

High Electron Mobility in Indium-Rich Pseudomorphic $\text{In}_x\text{Ga}_{1-x}\text{As}/\text{In}_y\text{Al}_{1-y}\text{As}/\text{InP}$ HEMT Containing a Linearly-Graded Buffer Structure Grown by MBE

홍삼기, 이해권, 이재진, 김상기
한국전자통신연구소, 반도체연구단, 재료기술연구실

Abstract:

Both high electron mobility and high carrier concentration $\text{In}_{0.75}\text{Ga}_{0.25}\text{As}/\text{In}_{0.65}\text{Al}_{0.35}\text{As}$ heterostructure have been fabricated on InP substrate by MBE. The measured electron mobility were $10,700 \text{ cm}^2/\text{V}\cdot\text{s}$ at 300K and $45,000 \text{ cm}^2/\text{V}\cdot\text{s}$ at 77K for a 2DEG concentrations of $4.7 \times 10^{12} \text{ cm}^{-2}$ and $4.5 \times 10^{12} \text{ /cm}^2$. The high electron mobility and concentration were resulted from the dislocation-free, relatively thick (200Å), and high indium content (75%) channel layer. The high quality $\text{In}_{0.75}\text{Ga}_{0.25}\text{As}$ channel layer was successfully grown at the growth temperature of 520°C after introducing a linearly-graded $\text{In}_y\text{Al}_{1-y}\text{As}$ (from $y=0.52$ to $y=0.75$) buffer structure grown at the reduced growing temperature of 420°C. The cross-sectional TEM observation revealed that the dislocations generated due to a large lattice mismatch between $\text{In}_{0.75}\text{Ga}_{0.25}\text{As}$ (or $\text{In}_{0.65}\text{Al}_{0.35}\text{As}$) and InP substrate were locked up in the middle of a graded buffer layer. We believed that we have achieved the highest room temperature conductivity (mobility x carrier concentration) of $5.0 \times 10^{16} \text{ /V}\cdot\text{s}$ to date for this materials system.

1. 서론

$\text{InGaAs}/\text{InAlAs}/\text{InP}$ P-HEMT (Pseudomorphic-High Electron Mobility Transistor)의 전자이동도는 전도층의 In 조성을 증가 함에 따라 향상 되는 널리 알려져 있다. 하지만 높은 In 조성의 전도층을 성장할 경우, 큰 격자부정합으로 인하여 발생하는 스트레인이 탄성한계를 넘을 때 생성 및 번식하는 dislocations은 운반자를 산란하여 이동도를 크게 감소시킨다. 그러므로 전도층의 성장두께는 부정합 스트레인이 탄성한계를 넘지 않는 두께 즉, misfit-dislocation 생성 두께 보다 작아야 ($t < t_{\text{crit}}$) 되는 제한을 받게 된다. 한편, 충분한 운반자 농도 ($n_s > 3.0 \times 10^{12} \text{ cm}^{-2}$)를 갖기 위한 전도층의 최소 두께 ($t > 200 \text{ Å}$)가 보고 된 바 있다. 그러므로, 전도층에서의 In 조성을 최대로 하면서, 위의 두께 요구 조건들을 최대한 만족하는 전도층 성장이 최근 P-HEMT 구조 연구 중 가장 큰 이슈가 되고 있다. 그중 최근 가장 많이 연구 되고 있는 방법으로는 전도층의 In의 조성을 계단형 혹은 선형으로 증가시켜 전도층의 두께를 증가시키는 방법과 스트레인 보정층을 전도층에 끼워넣는 방법 등이다.

본 연구에서는 선형경사 조성 완충층을 도입하여, 위에서 언급한 두께 제한들을 모두만족하면서 높은 In 조성을 갖는 defect-free 전도층을 갖는 HEMT소자용 고품위 에피층 성장하였다. 높은 격자부정합으로 인하여 생성되는 dislocations은 In 조성이 52%에서 75%까지 점차적으로 선형변화시킨 $\text{In}_y\text{Al}_{1-y}\text{As}$ 완충층을 저온성장 함으로써, 완충층의 중간에 가둘수 있었다. 그리고 완충층 위에 In의 조성이 75%이며 두께가 200Å인 $\text{In}_{0.75}\text{Ga}_{0.25}\text{As}$ 전도층을 완충층과 격자정합으로 고온성장하였다. 성장된 에피층의 전기적, 광학적, 구조적 특성을 관찰하여, 선형경사 조성 완충층이 이러한 특성들에 미치는 영향을 분석하였다.

2. 실험

In의 조성이 52%에서 75%로 선형적으로 점차 증가하는 InAlAs 완충층을 갖는 P-HEMT 구조를 반절연 InP 기판에 성장하였다. 성장된 P-HEMT 구조는 그림 1에서 보여지고 있다. 성장시 성장실의 분위기로는 약 $2.5 \times 10^{-7} \text{ torr}$ 의 압력으로 유지하였으며 V/III 분자선속 비는 약 13이었다. 선형경사 조성 완충층의 성장온도는 420°C였고 그 외의 에피층 성장온도는 520°C로 고정

하였다. 기판표면의 산화막제거는 약 530℃에서 (4x2) RHEED pattern을 얻음으로 확인하였다.

뚜껑층	i-In _{0.65} Ga _{0.35} As	400 Å
공핍층	i-In _{0.65} Al _{0.35} As	300 Å
	Si δ-doping	50 sec
격리층	i-In _{0.65} Al _{0.35} As	50 Å
전도층	i-In _{0.75} Ga _{0.25} As	200 Å
	i-In _{0.75} Al _{0.25} As	1000 Å
완충층	linearly-graded i-In _y Al _{1-y} As	y# 0.75 ↑ y# 0.52
	S/L(i-In _{0.52} Al _{0.48} As/i-In _{0.53} Ga _{0.47} As) (50 Å/50 Å) x10 periods	
	i-In _{0.52} Al _{0.48} As	1000 Å
기판	s.i. InP (100)	

그림 1. P-HEMT Structure

성장구조는 이차원 질량분석 스펙트럼(SIMS)의 In, Ga, Al 분포 깊이분석으로 확인하였다. 에피에 생성된 결함은 단면 TEM 분석으로 관찰하였다. 전기적 특성인 이차원 전자의 농도와 이동도는 Van der Pauw 방법 Hall effect 분석으로 측정하였다. 이중접합 계면의 평탄도 및 결정상태는 PL측정으로 고찰하였다.

3. 결과 및 논의

단면 TEM 분석에서 In조성변화에 의한 스트레인 형성과 이완에 의해 생성된 tangled dislocation loops은 완충층의 중앙 부위에서만 관찰되었고 전도층에서는 관찰 되지 않았다. Tangled dislocation loops은 선형경사조성 In_xGa_{1-x}As(0 ≤ x ≤ 0.53)/GaAs 구조에서 보고된 multiple dislocation loops과 매우 흡사하며, Frank-Read 메커니즘에 의하여 생성된 것으로 사료된다. 기판을 향한 번식 dislocations은 420℃에서 성장된 선형경사완충층에서는 발견 되지 않았으나, 520℃에서 성장된 선형경사완충층 에서는 전도층으로 향한 번식dislocations 이 관찰 되었다. 이는 glissile dislocations이 420℃의 성장온도에서는 부분 마찰력의 벽을 넘지 못하기 때문이다.

Hall effect 측정에 의한 이동도는 상온에서 이차원전자개스층의 농도 $4.7 \times 10^{12}/\text{cm}^2$ 일때 $10700 \text{ cm}^2/\text{V.s}$ 로 일반적인 InP based P-HEMT에서 발표된 이동도에 비하여 높은 값이다. 이는 전도층의 높은 In 조성과 전도층과 격리층 계면에 생성된 coherent-strain 외에도 증가된 전도층의 두께가 운반자와 운반자 간의 산란을 줄였기 때문으로 사료된다.

4. 결론

선형적 In조성변화 완충층을 저온성장하여 두께제한이 없는 고 In조성 InAlAs 전도층을 성장시켰다. 증가된 전도층의 두께는 상온에서 $4.7 \times 10^{12}/\text{cm}^2$ 의 전자농도에서 약 $10700 \text{ cm}^2/\text{V.s}$ 의 높은 이동도를 갖는 이차원전자개스층을 얻었다.