

알고리즘의 구현에 있어서는 처리 속도가 빠르고, 판별 조건을 간단하게 적용할 수 있도록 이진 영상을 이용하고 Morphology filter를 이용하였다.

2. HARDWARE의 구조

제작한 장치의 외관을 그림 1에 나타내었다.

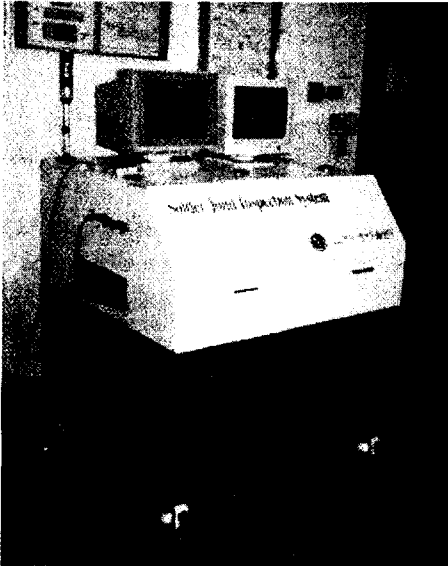


그림 1. 제작된 장치의 외관

2.1 전체 시스템의 구성

본 연구에서 제작한 검사 장치의 구성은 그림 2와 같으며 다음에 각각의 주요 구성 요소에 대하여 설명한다.

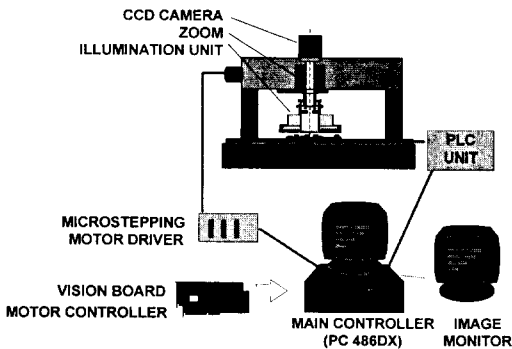


그림 2. 장치의 구성 요소

㉞ 영상획득부

영상획득부는 LED 조명, Diffuser, 확대 lens부, CCD 카메라로 구성되며, 이에 대해서는 다음절에서 설명한다.

㉟ 영상처리장치부

본 장치에서 사용하고 있는 영상처리장치는 이스라엘 BarGold사의 IVP 150 모델이다. 이 장치는 TI사의 DSP 칩 (TMS320C50 40MIPS)을 사용하여 고속의 영상처리가 가능하고, 9개의 영상입력과 3개의 영상출력 가지며, 최고 64 frame의 영상을 저장할 수 있다. 또한, PC에 장착하여 사용할 뿐 아니라 Standalone Mode로도 사용할 수 있다.

㊱ 위치 결정부

영상획득장치의 이송을 위해 2축의 직교좌표형 로봇이 사용되었다. 로봇은 DAEDAL사의 500000ET이며, 모터 및 제어기는 Parker사의 25000 pulse/rev의 마이크로 스텝핑 모터와 AT6400 이다. 이 제어기는 4축까지 제어할 수 있으며, 여분의 축은 확대장치의 구동과 PCB 이송장치의 폭조정 장치 구동에 사용하였다.

㊲ PLC 및 PCB 이송부

전체 시스템의 전원관리, PCB의 이송, 위치 감지, 결과 표시를 위하여 PLC가 사용되었다. 이것은 Conveyor를 타고 들어오는 PCB의 유입을 감지하고, 검사 위치에서 고정시킨 후 Main 제어 장치에 검사 준비 완료 신호를 알려준다. 또한, 검사 후에는 PCB를 방출하고, 검사 결과(OK, NG)를 타워 램프에 표시하여 준다.

㊳ 전체 시스템 제어부

검사 알고리즘이 구현되는 부분으로 전체 검사 흐름을 관장하고, 작업자와의 Interface를 담당하기 위하여 486 PC (80486DX2)을 사용하였다.

이 장치에서 각종 데이터가 관리되고, 검사에 필요한 형태의 파일로 데이터를 가공하며 수정이 된다. 또한, 검사 알고리즘의 수행과 결과의 표시가 이루어지며 검사 결과의 통계처리가 이루어진다.

2.2 영상획득부의 구조

본 장치에서 사용한 영상획득부의 구조를 그림 3에 나타내었다. 2단 조명의 구조를 가지며, 고휘도 LED를 이용하였으며, 제어장치를 제작하여 고속 점멸이 가능하고 PC에서 밝기를 조절할 수 있도록 하였다.

㉞ LED 조명

적색의 고휘도 LED를 사용하였다. 2단의 ring 형태로 배열되어 있으며 각 단은 상하로 조정이 가능하도록 설계하였다.

㉟ DIFFUSER

Diffuser는 LED에서 발산되는 빛을 부드럽게 하여 균일한 조명이 되도록 한다.

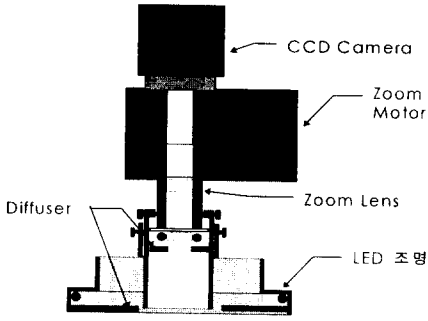


그림 3. 영상확대부의 구조

㉔ 확대 LENS부

영상을 확대시켜 카메라의 CCD array상에 상이 맺히도록 한다. 가변 확대가 가능(40~10 μ m/pixel)하도록 설계되어 적절한 확대비의 영상을 얻을 수 있고, PC에서 확대비를 조절할 수 있다.

㉕ CCD 카메라

TOSHIBA IK-C41MF 흑백 카메라를 사용하였다. 이것은 CCD array와 제어부가 분리되어 설치가 용이하고, 이송부의 무게를 줄일 수 있는 장점이 있다.

3. 검사 알고리즘

부품의 검사는 이전 공정의 상태를 파악하고 제어하기 위하여 불량률의 종류까지 판별하는 것이 유리하다. 불량률의 종류는 크게 위치 검사와 납상태 검사로 분류할 수 있다. 위치 검사의 항목으로는 부품의 유·무, 뒤집힘, 위치 이동, 극성다름, 부품삽 등이 있으며, 납상태 검사의 항목으로는 납의 양(무, 부족, 정상, 과다), 브릿지, 리드뚝, 납볼 등이 있다.

전체 검사 순서도를 그림 4에 나타내었으며, 다음에 구현된 각각의 알고리즘에 대하여 설명한다.

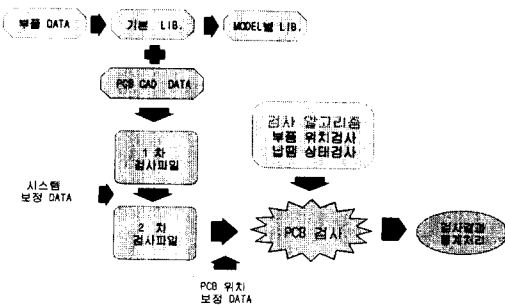


그림 4. 전체 검사의 순서도

3.1 검사 준비 파일

검사 알고리즘을 적용하기 위하여는 부품과 PCB 데이터를 검사 알고리즘을 적용하기에 편리하도록 가공하여 준비하여 주는 것이 필요하다. 본 시스템에서는 다음과 같은 파일이 사용된다.

부품 데이터 파일 : 부품의 외형 치수를 기술한 파일

PCB CAD 파일 : PCB에 장착된 부품의 위치와 각도를 기술한 파일

라이브러리 파일 : 부품별로 검사 위치와 크기, 검사 기준치를 기술한 파일

1차 검사 파일 : PCB 좌표계를 기준으로 검사 데이터를 모두 기술한 파일

2차 검사 파일 : 적절한 확대비의 각 Frame별로 1차 검사 파일을 영상좌표계로 변환하여 분할한 파일로서 검사에 필요한 최종적인 데이터 파일

3.2 위치 검사 알고리즘

㉔ 부품의 유무

각칩의 장착위치에 인쇄된 mark와 부품간의 밝기 차이와 검색된 부품 edge의 거리조건을 이용하여 유무를 판별한다.

㉕ 뒤집힘

부품의 앞뒷면의 형상 차이(인쇄된 문자, mark 등)를 이용하여 판별한다.

㉖ 위치이동

부품의 edge를 정확하게 검색하기 위하여 Morphology filter를 이용하였다. Morphology filter를 이용하여 noise를 제거하고, edge 부분만 남도록 구성하였다. Morphology filter에 대하여 다음절에 설명한다.

㉗ 극성다름

탄탈 콘덴서에 대해서만 수행하였으며, 양단의 밝기차이를 이용하였다.

3.3 Morphology Filter

Morphology라는 단어는 동물과 식물의 형태와 구조를 다루는 생물학의 한 분야를 지칭하는 말이다. 여기서는 영역 형태의 표현과 기술에 유용한 영상 부분을 추출하기 위한 도구로서의 mathematical morphology를 의미한다. 이것은 집합론으로 기술되며, 이때 집합은 영상에서의 대상의 형태를 나타낸다.⁴⁾

다음에서 기본적인 mathematical morphology의 몇 예를 설명한다.

㉔ 기본적인 정의

A와 B를 Z²내에서 a = (a₁, a₂)와 b = (b₁, b₂)라는 요소로

구성된 집합이라 하자.

▶ translation of A by $x = (x_1, x_2)$

$$(A)_x = \{c | c = a + x, \text{ for } a \in A\}$$

▶ reflection of B

$$\hat{B} = \{x | x = -b, \text{ for } b \in B\}$$

▶ complement of set A

$$A^c = \{x | x \notin A\}$$

▶ difference of two sets A and B

$$A - B = \{x | x \in A, x \notin B\} = A \cap B^c$$

㉔ Dilation

B에 의한 A의 dilation은 \hat{B} 와 A가 최소한 하나의 0이 아닌 요소로 교집합을 갖는 모든 x 이동의 집합이다.

$$\begin{aligned} A \oplus B &= \{x | (\hat{B})_x \cap A \neq \emptyset\} \\ &= \{x | [(\hat{B})_x \cap A] \subseteq A \} \end{aligned}$$

여기서, B를 structuring element라고 한다.

㉕ Erosion

B에 의한 A의 erosion은 B가 x만큼 translation되었을 때 A의 부분집합이 되는 모든 점 x의 집합이다.

$$A \ominus B = \{x | (B)_x \subseteq A\}$$

㉖ Opening

일반적으로 영상의 외형을 부드럽게 하고, 좁은 부분을 끊고, 가는 돌출부를 제거한다.

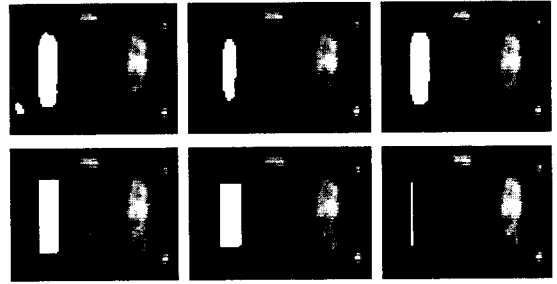
$$A \circ B = (A \ominus B) \oplus B$$

㉗ Closing

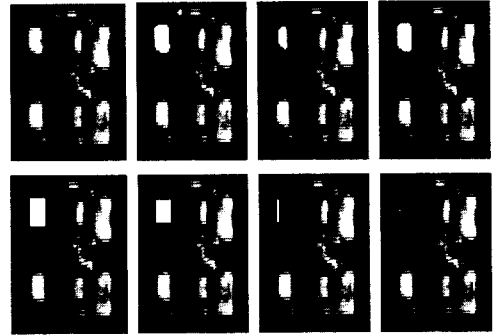
외형을 부드럽게 하지만, opening과는 다르게 좁은 단절부와 길고 가는 틈을 융합시키고 작은 구멍을 제거하며 외형상의 틈을 메운다.

$$A \bullet B = (A \oplus B) \ominus B$$

그림 5에 획득한 영상에서 noise를 제거하고 edge를 찾는 과정을 나타내었다.



㉔ 콘덴서 칩의 edge 추출 과정



㉕ lead가 있는 칩의 lead부 edge 추출 과정

그림 5. 위치 측정을 위한 edge 추출 과정



㉔ 콘덴서 칩의 납상태 검사

(납에 의해 PAD부가 거의 가려져 있다 (정상))

3.3 납상태 검사 알고리즘

㉔ 납의 양

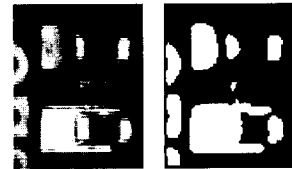
납이 형성되었을 때, 가려지는 PAD의 면적 및 길이를 기준치와 비교하여 그 양에 따라 무납, 납부족, 정상, 과납으로 분류한다. 그림 6에 예를 도시하였다.

㉕ 브릿지

Lead 사이에 검사 영역을 설정하고, 연결고리를 탐색하여 브릿지를 검출한다.



(lead 끝단에 납이 형성된 부분이 어둡게 나타난다)



(lead 끝단에 납이 형성되지 않아 lead의 끝이 나타나지 않는다)

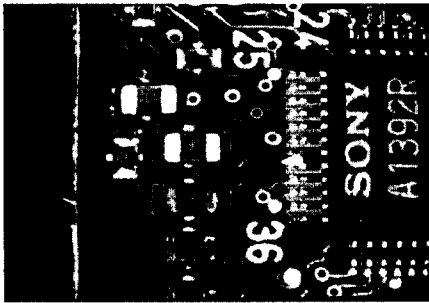
㉕ lead가 있는 칩의 납상태 검사

그림 6. 납 상태 검사 영상

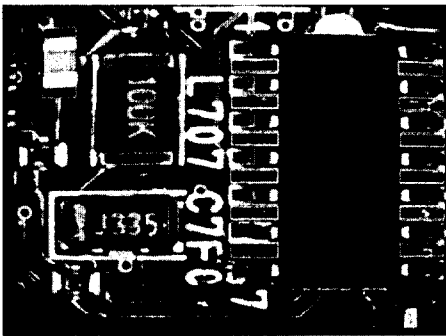
4. 검사결과 및 고찰

앞에서 설명한 알고리즘을 적용하여 검사를 수행하였다. 검사 대상 PCB는 LG 전자 8mm Camcorder PCB이며 대상 부품의 수는 370개, 검사 point는 1040개이다. 전체 PCB를 검사하는데 소요되는 시간은 105초 정도이며 이것은 100ms/pt에 해당하는 것으로 상용품에는 아직 미치지 못하나, 추후 고속 알고리즘의 개발과 Hardware의 이용으로 대폭 단축시킬 수 있을 것으로 생각된다.

그림 7에 검사가 수행된 예를 보여주고 있다.



오른쪽 QFP에 브릿지가 발생했다.



오른쪽 SOP에 납부족이 발생했다.

그림 7. 실제 검사 영상

현재 구현된 알고리즘은 위치 오차가 크게 발생한 경우에는 신뢰도가 다소 떨어지는 경향을 보이며, 조밀한 부문에서 납상태의 분별에 어려움이 있다. 따라서, 위치의 정확성, noise의 영향 배제를 위하여 향후 다양한 알고리즘을 복합적으로 사용할 계획이며 납상태의 정확성 부족을 보완하기 위하여 다중 확대비를 이용한 검사 방법을 적용할 계획이다.

5. 결 론

본 연구에서는 PCB 제조 공정에서 Machine Vision을 이용

하여 부품의 장착 상태 및 납땜 상태 검사 장치를 제작하였다. 본 장치에서는 고휘도 LED의 고속 점멸, 광량 조절로 영상처리에 적합한 상태를 유지할 수 있도록 하였으며 Morphology filter를 이용하여 빠르게 noise의 제거 및 위치의 추출이 가능하였다. 영상처리에 의한 PCB의 검사는 기존의 방법들의 단점을 극복할 수 있을 것으로 기대되며, 관련 공정에 응용할 수 있으므로 이 분야의 연구가 앞으로도 지속적으로 수행되어야 할 것으로 생각된다.

6. Reference

- 1) Sandra L. Bartlett, Paul J. Besl, et al, "Automatic Solder Joint Inspection", IEEE Trans. Pattern Anal. Machine Intell., Vol. 10, No. 1, Jan. 1988, pp. 31~43
- 2) Yuuji Takagi, Seiji Hata, et al, "Visual Inspection Machine for Solder Joints Using Tiered Illumination", SPIE Vol. 1386 Machine Vision Systems Integration in Industry, 1990, pp. 21~29
- 3) David W. Capson, Sai-Kit Eng, "A Tiered-Color Illumination Approach for Machine Inspection of Solder joints", IEEE Trans. Pattern Anal. Machine Intell., Vol. 10, No. 3, May 1988, pp. 387~393
- 4) Rafael C. Gonzalez, Richard E. Woods, Digital Image Processing, Addison Wesley, 1992