

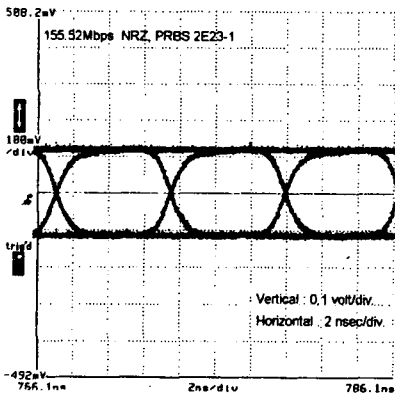
## 155Mbps 광수신 모듈의 제작

### Fabrication of 155Mbps Optical Receiver Module

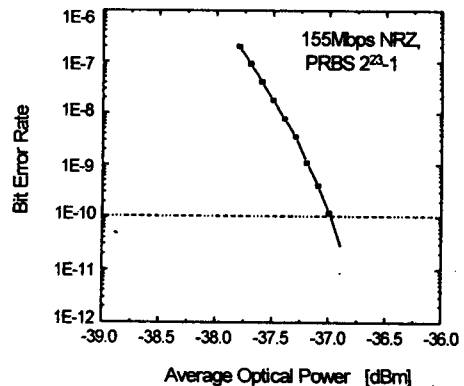
박기성\*, 이상환, 박성수, 문종태, 황남, 김홍만, 송민규, 편광의  
한국전자통신연구소, 화합물반도체연구부

본 논문은 가입자망 및 장거리 국간 통신망에 적용 가능한 장파장 대역의 155Mbps 급 광통신용 광수신 모듈의 설계, 제작 및 특성 측정 결과에 관한 것이다. 광수신 모듈은 단일 모드 광섬유를 통하여 전송된 1.3  $\mu\text{m}$  또는 1.55  $\mu\text{m}$  파장의 광신호를 광검출기에서 전류로 변환한 후 전치증폭기 및 리미팅 증폭기에서 디지털 레벨 까지 증폭시키고 이를 재정형하여 ECL 레벨로 출력시키는 기능을 갖는다. 또한 PLL (Phase Locked Loop) 회로를 사용하여 데이터 신호로부터 155MHz 클럭 신호를 추출하여 ECL 레벨로 출력시키는 기능도 아울러 가지고 있다. 이러한 기능을 수행하기 위하여 본 광수신 모듈은 InGaAs PIN-PD (PhotoDiode), transimpedance형의 GaAs preamplifier, 클럭 추출 기능을 포함하는 Rx (Receiver) ASIC, 광패키지를 위한 V-grooved 실리콘 기판, 및 이들을 소형의 모듈로 집적시키기 위한 하이브리드 IC 등으로 구성되어 있다. 특히 본 광수신 모듈에서는 V-grooved 실리콘 기판과 flip chip bonding을 이용한 수동 광정렬 방식의 광패키징 기술을 개발 적용함으로써 모듈의 두께를 5 mm (부피 : 3 cc) 까지 줄여 클럭 추출 회로가 포함된 광수신 모듈로서는 가장 작은 부피를 실현하였으며, SC 커넥터가 부착된 20 pin DIP (Dual In-line Package) 형태로 제작되었다.

제작된 광수신 모듈은 +5 V 단일 전원만을 사용하며 전력 소모는 500 mW 미만으로 낮을 뿐 아니라,  $2^{23}-1$  PRBS (Pseudo Random Bit Sequence) NRZ 데이터에 대한  $1 \times 10^{-10}$  이하의 BER (Bit Error Rate)을 갖는 수신감도는 -37 dBm이고 overload 입력 광출력은 +2 dBm으로 측정되었다. PLL 회로에 의한 클럭의 locking 영역은 130MHz 부터 170MHz이며 재생된 155MHz 클럭의 랜덤 jitter는 0.0048 UI<sub>RMS</sub> 이다. (그림-1)은 입력 광출력이 -36 dBm인  $2^{23}-1$  PRBS 신호에 대한 출력 eye diagram이며 (그림-2)는 입력 광출력에 따른 출력 데이터의 BER 곡선이다.



(그림-1) 광수신모듈의 출력 데이터 eye diagram



(그림-2) 입력 광출력에 따른 BER 곡선