

이중 에피층을 갖는 쇼트키 다이오드의 항복전압 모형

정진영, 한승엽*, 정상구*, 최연익*
*아주대학교 전기전자공학부

An Analytical Model for Breakdown Voltage of the Schottky diode with Double Epitaxial Layer

Jin-Young Jung, Seung-Youp Han*, Sang-Koo Chung*, Yearn-Ik Choi*
School of Electrical Engineering, Ajou University

ABSTRACT

Analytical expression for the breakdown voltage of the Schottky diode with double epitaxial layer has been obtained. Analytical results agree reasonably with the numerical simulations using MEDICI. It is expected that our results can be used for the optimum design of power MOSFET as well as the Schottky diodes with double epitaxial layer.

I. 서 론

는 펀치드루(non-punchthrough) 다이오드에서 ON 저항을 최소화하기 위해서는 에피층의 두께가 항복이 일어날 때의 공핍층의 두께와 같도록 설계하여야 한다. 그림 1(a)는 단일 에피층을 갖는 쇼트키 다이오드의 전하와 전계분포를 나타내고 그림 1(b)는 이중 에피층(double epitaxial layer)을 갖는 쇼트키 다이오드의 전하와 전계분포를 나타낸다. 같은 전압에서 최대전계(E_c)는 이중 에피층을 갖는 구조가 단일 에피층을 갖는 구조보다 낮으므로 이중 에피층을 갖는 구조가 더 높은 항복전압을 가지게 된다.^[1] 이중 에피층을 갖는 쇼트키 다이오드의 항복전압은 n- 및 n 에피층의 농도 및 두께에 의존하며, 소자의 최적설계를 위하여 항복전압에 대한 해석적인 식을 유도하는 것이 필수적이다.

본 연구에서는 이중 에피층을 갖는 쇼트키 다이오드의 전계를 구하고, 이온화 적분을 수행하여 해석적인 항복전압을 이중 에피층의 농도와 두께의 함수로 유도하고자 한다.

II. 항복전압에 관한 해석적인 식

1. 단일 에피층을 갖는 경우

단일 에피층을 갖는 경우 금속-실리콘 접합은 계단형 p-n접합의 경우와 동일하므로 이에 대한 Poisson 방정식은

$$\frac{d^2 V}{dx^2} = -\frac{dE}{dx} = -\frac{qN_{uni}}{\epsilon_s} \quad (1)$$

로 주어진다. 여기서 N_{uni} 은 에피층의 농도, ϵ_s 는 실리콘의 유전율을 나타낸다. 그림 1(a)의 전계분포는 식(1)로부터 다음과 같다.

$$E(x) = \frac{qN_{uni}}{\epsilon_s} (x - W_{pp}) \quad (2)$$

이때 W_{pp} 는 항복이 일어날 때의 공핍층의 폭이며 식(2)로부터 항복전압은

$$BV_{pp} = \frac{qN_{uni}}{2\epsilon_s} W_{pp}^2 \quad (3)$$

와 같이 구할 수 있다. 이온화 적분 식을 사용하여 항복이 일어날 때의 공핍층의 두께와 항복전압을 구하면 다음과 같다.^[1]

$$W_{pp} = 2.615 \times 10^{10} N_{uni}^{-0.875} \quad (4)$$

$$BV_{pp} = 5.238 \times 10^{13} N_{uni}^{-0.75} \quad (5)$$

2. 이중 에피층을 갖는 경우

그림 1(b)와 같이 이중 에피층의 농도구간에 따라 1차원 Poisson 방정식을 풀어 전계를 구하면 다음과 같다.

$$E(x) = \frac{\gamma q N_d}{\epsilon_s} \left[x + \frac{1}{\gamma} \{ (1-\gamma)k - 1 \} W_s \right] \quad (6a)$$

for $0 \leq x \leq kW_s$

III. ON 저항

$$E(x) = -\frac{qN_d}{\epsilon_s}(x - W_s) \quad (6b)$$

for $kW_s \leq x \leq W_s$

여기서 W_s 는 항복시의 공핍층의 폭이며 γ 는 이중 에피층의 농도 비율($0 < \gamma \leq 1$)이고 k 는 W_s 에 대한 n 에피층 두께의 비율($0 < k \leq 1$)로 주어진다.

식(6)으로부터 다이오드에 인가된 전압은 다음과 같다.

$$V(x) = -\frac{\gamma q N_d}{2\epsilon_s} \left[x^2 + \frac{2}{\gamma} \{ (1-\gamma)k-1 \} x \right] \quad (7a)$$

for $0 \leq x \leq kW_s$

$$V(x) = -\frac{qN_d}{2\epsilon_s} \{ x^2 - 2W_s x + (1-\gamma)k^2 W_s^2 \} \quad (7b)$$

for $kW_s \leq x \leq W_s$

항복시 공핍층폭, W_s 는 다음과 같은 이온화 적분식

$$1.8 \times 10^{-35} \int_0^{W_s} |E|^7 dx = 1 \quad (8)$$

을 만족하여야 한다.¹²⁾

식(6)을 식(8)에 대입하여 풀면

$$W_s = 2.615 \times 10^{10} N_d^{-0.875} \times$$

$$\left[\frac{1}{\gamma} \{ ((1-\gamma)k-1)^8 - (1-k)^8 \} + (1-k)^8 \right]^{-0.125} \quad (9)$$

로 주어지며, 이를 식(7b)에 대입하면 항복전압을 다음과 같이 구할 수 있다.

$$BV_s = 5.238 \times 10^{13} N_d^{-0.75} \{ 1 - (1-\gamma)k^2 \} \times \left[\frac{1}{\gamma} \{ ((1-\gamma)k-1)^8 - (1-k)^8 \} + (1-k)^8 \right]^{-0.25} \quad (10)$$

여기서 $\gamma=1$ 및 $k=0$ 이면 단일 에피층인 경우와 같게 되며, 즉 식(9)와 (10)은 단일 에피층을 갖는 단방향 계단형 접합의 식 (4)와 (5)가 되는 것을 확인할 수 있다.

그림 2는 해석적으로 구한 항복전압을 보여주고 있다. k 가 증가함에 따라 항복전압이 증가하며, k 가 0에 가까워지면 단일 에피층을 갖는 경우와 같아진다. 또한 시뮬레이션결과와 해석적으로 구한 항복전압을 비교하여 그림 3에 나타냈다. 시뮬레이션시 사용된 소자 치수는 $N_d=10^{15} \text{cm}^{-3}$, $k=0.5$ 이며 그림에서 실선은 해석적으로 구한 항복전압을, 점선은 시뮬레이션 결과를 나타낸다. 해석적으로 구한 항복전압이 시뮬레이션 결과보다 높은 이유는 유효 이온화계수를 사용하여 해석적인 식을 유도했기 때문인 것으로 판단된다.

이중 에피층을 갖는 쇼트키 다이오드의 ON 저항에 대한 식은

$$R_{ON} = \int_0^{W_s} \frac{1}{q\mu_n N(x)} dx \quad (11)$$

$$= \frac{W_s}{q\mu_n N_d} \left(\frac{k}{\gamma} + 1 - k \right)$$

이다. 단일 에피층을 갖는 구조의 ON 저항은 다음식 (12)와 같고 W_{pp} 와 N_{uni} 은 식(4), (5)를 이용하여 각 구할 수 있다.

$$R_{ON} = \int_0^{W_{pp}} \frac{1}{\rho} dx = \frac{W_{pp}}{q\mu_n N_{uni}} \quad (12)$$

또한 R_{ON} 을 항복전압에 관한 식으로 표현하면 이중 에피층인 경우는

$$R_{ON} = 6.052 \times 10^{-9} BV_s^{2.5} \times \left(\frac{k}{\gamma} + 1 - k \right) \{ 1 - (1-\gamma)k^2 \}^{-2.5} \times \left[\frac{1}{\gamma} \{ ((1-\gamma)k-1)^8 - (1-k)^8 \} + (1-k)^8 \right]^{0.5} \quad (13)$$

이며 단일 에피층인 경우는

$$R_{ON} = 6.052 \times 10^{-9} BV_{pp}^{2.5} \quad (14)$$

와 같이 나타낼 수 있다.

그림 4는 항복전압이 같은 경우에 대하여 이중 에피층을 갖는 경우와 단일 에피층을 갖는 경우의 ON 저항을 보여주고 있다. 실선은 단일 에피층을 갖는 경우에 대한 ON저항을 나타내며 각 점들은 이중 에피층을 갖는 경우에 대하여 같은 항복전압을 갖는 여러 가지 γ 와 k 의 조합에 대한 ON저항을 나타낸다. 그림에서와 같이 단일 에피층을 갖는 경우의 ON저항보다 낮은 값을 갖는 γ 와 k 를 선택하여 소자를 설계하면 같은 항복전압에 대하여 이중 에피층을 갖는 구조가 더 낮은 순방향 전압강하(forward voltage drop)를 갖게 되리라 기대된다.

IV. 결론

이중 에피층을 갖는 쇼트키 다이오드의 항복전압에 대한 해석적인 식을 유도하였으며 주어진 항복전압에 대하여 단일 에피층을 갖는 경우와 이중 에피층을 갖는 경우를 비교하였다. 해석적으로 구한 항복전압을 MEDICI시뮬레이션에 의한 값들과 비교하여 이를 검증하였다.

본 연구에서 유도한 항복전압에 대한 해석적인 식은 이층 에피층을 갖는 전력소자의 최적설계에 응용되리라 기대된다.

이 연구는 95년도 기초전력공학 공동연구소 연구비 지원에 의한 결과임(과제번호 : 95 - 63)

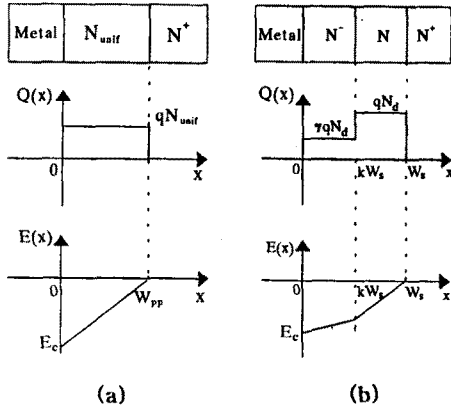


그림 1. 쇼트키 다이오드의 일차원 단면구조
(a) 단일농도분포를 갖는 경우
(b) 이층에피층을 갖는 경우

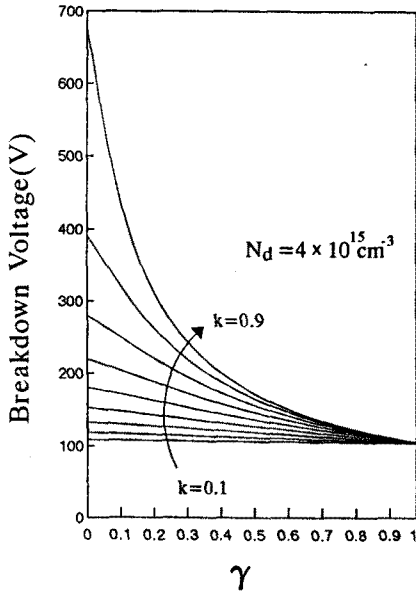


그림 2. 해석적으로 구한 항복전압

V. 참고 문헌

- [1] B. J. Baliga, *Power Semiconductor Devices*, PWS Publishing Co., pp. 177-178, 1996.
- [2] W. Fulop, "Calculation of avalanche breakdown voltage of silicon P-N junction," *Solid-St. Electron*, vol. 10, p. 39-43, 1967.

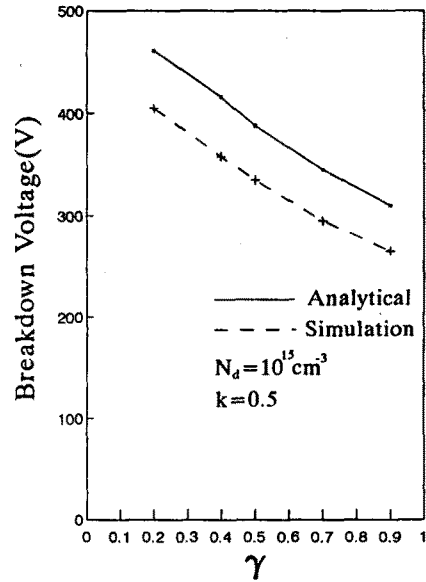


그림 3. 항복전압의 시뮬레이션 및 해석식 결과

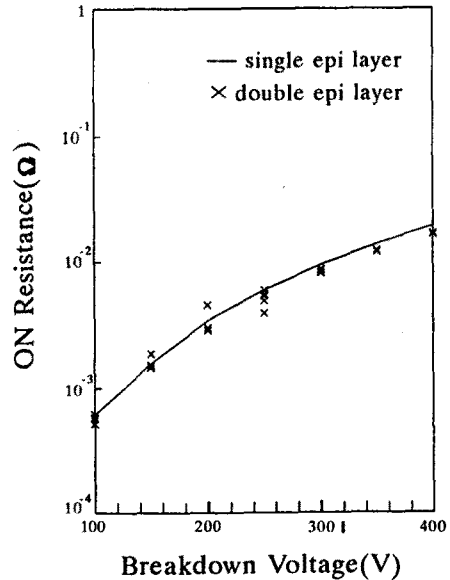


그림 4. 동일한 항복전압에 대한 ON 저항