

## DLTS 측정에 의한 접합 SOI 웨이퍼내의 결함 분석 Observation of defects in DBSOI wafer by DLTS measurement

김홍락, 강성건, 이성호, 서광, 김동수, 류근걸, \*홍필영  
산업과학기술연구소 반도체연구팀  
\* 포스코홀스(주) R&D팀

### 요 약

기존의 웨이퍼 박막속에 절연박막이 삽입된 SOI(Silicon On Insulator) 웨이퍼 구조와 관련한 반도체 기판 재료가 커다란 관심을 끌어 왔으나, SOI 평가기술은 아직까지 체계적으로 확립된 것이 없으며, DLTS(Deep Level Transient Spectroscopy) 등을 이용한 전기적 평가는 거의 이루어지지 않은 상태이다. 본 연구에서는 직접접합된 웨이퍼를 약 10 $\mu$ m내외의 활성화층을 형성시킨 6인치 P-형 SOI 웨이퍼를 제작하여 DLTS로 측정, 평가를 하였고, DLTS 측정후 관찰될 수 있는 에너지 트랩(Energy Trap)과 후속 열처리에서의 트랩의 변화등을 관찰하여, 후속 열처리조건에 따른 접합된 SOI 웨이퍼 계면의 안정화된 조건을 확보하였다.

### I. 서 론

DLTS를 이용한 직접접합 SOI 웨이퍼의 접합계면 평가는 표면 활성화층에 형성된 Schottky 접합에 전기적으로 역방향 전압인가시 표면 활성화층으로부터 전개된 공핍층(Depletion region)으로부터 이루어진다. SOI 웨이퍼의 경우, Si/SiO<sub>2</sub>/Si의 구조로 인하여 활성화층이 표면의 얇은 영역으로 이루어져 있어, 충분한 결함여기 및 인가되는 역방향 전압에 대해서 Si/SiO<sub>2</sub> 계면에 직접 인가되어 상대적으로 접합 계면부근에 전개된 결정결함 등의 정확한 결함분석하는 것은 어렵다. 본 연구에서는 활성화층을 약 10 $\mu$ m 내외로하여 역방향 전압인가가 표면 활성화층으로부터 절연막 경계면까지인 Si/SiO<sub>2</sub> 계면과는 얼마간의 간격을 두고 접합계면에서 파생되어 활성화층으로 전개된 결정결함을 측정, 분석한다.

### II. 실 험

비저항 10 $\Omega$ -cm인 6인치 P-형 CZ(100) 산화막(1000Å) 실리콘 웨이퍼를 이용하여 청정실에서 경면 산화막쪽을 직접접합하고 난 다음, 고온 열처리로에 넣어 1000 $^{\circ}$ C, N<sub>2</sub> 분위기에서 약 1시간 열처리를 통한 완벽한 기계적, 물리적 접합을 하였다. 접합된 웨이퍼는 IR-Topo. 시스템을 이용하여 Void 결함유무를 관찰하고, 기계적 연마, 표면식각을 통해서 10 $\mu$ m 내외의 최종 활성화층을 형성시키고, 5 $\mu$ m으로 잘라서 아무런 열처리를 하지 않은 것과 500 $^{\circ}$ C, 700 $^{\circ}$ C, 900 $^{\circ}$ C, 1100 $^{\circ}$ C로 2시간씩 열처리한 것으로 구분하여, 각각의 시편들은 DLTS 측정을 위해서 Schottky 다이오드 전극인 Al을 증착하고, Ohmic 접촉은 뒷면에 Ga으로 문질러 형성한다. 측정은 역방향 전압을 -6V로하여 공핍층을 형성하고, 폭 300msec<sup>-1</sup>, 5V의 주기적인 펄스파를 인가하여 공핍층 변화를 유도하고 325-40K까지 온도를 변화시키면서 관찰하였다.

### III. 결과 및 토의

접합 SOI 제작 공정인 열처리로 두장의 웨이퍼는 각각 산화막의 결함부분에서부터 기계적, 열적 Dislocation이 생성되고 이것에 의해 활성화층으로 파생되어 전개된다. 그림 1은 아무런 후속 열처리를 하지 않는 SOI 웨이퍼를 공핍층 형성과 공핍층 변화유도로 온도를 325K-40K하여 관찰한 결과로, 각각의 스펙트럼은 rate window(RW)를 변화시켜 가면서 구한 DLTS 결과이다. RW가 8.6msec일 경우에 312K에서 최대의 결함 피크가 나타나며 나머지 온도구간에서는 결함이 관찰되지 않는다. 관찰된 결함의 양은  $2.8E13atoms/cm^3$ 이며, 에너지준위는 0.52eV이다. 그림 2는 이러한 직접접합 SOI 웨이퍼에서 유기된 결함을 제거할 목적으로  $N_2$  분위기에서 2시간씩 후속 열처리한 시편을 DLTS로 측정된 결과이다. 500°C에서 접합시 열처리로 유기된 결함이 사라지며, 이것은 결함이 저온을 통해서만 소멸됨을 알 수 있었다. 이상에서 SOI 웨이퍼에서 유기된 결함을 DLTS로 관찰하였는데, 결함생성은 주로 SOI 웨이퍼 접합단계인 고온 열처리시 두장의 웨이퍼의 기계적, 열적 접합으로 생성되며, 이 결함들은 SOI 제조공정에 따라 다르게 유기되며, 저온의 후속 열처리에 의해서 제거됨을 알 수 있었다.

### IV. 참고 문헌

1. D. V. Lang, J. Appl. Phys., 45, 3023(1974)
2. R. Stengl, J. J. Appl. Phys., 28(1987)
3. W. P. J. Electrochem. Soc., 138(1991)

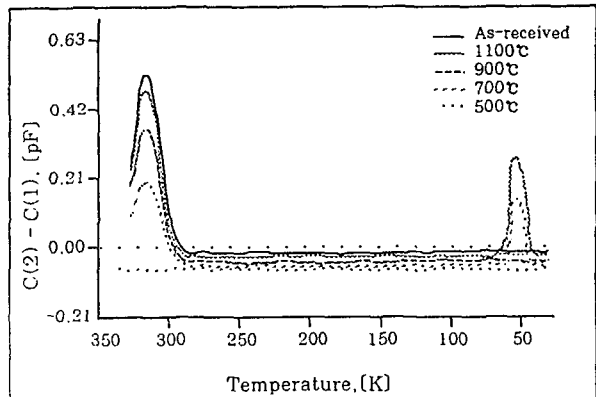
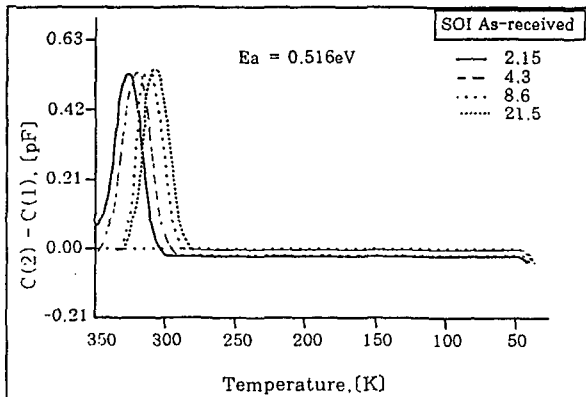


그림 1. SOI 웨이퍼에 대한 DLTS 스펙트럼

그림 2. 후속 열처리후 DLTS 스펙트럼