

# 전 디지털화된 PWM파의 실시간 발생 기법 및 단일칩 마이크로프로세서에 의한 실현

田 奉 煥<sup>○</sup>, 鄭 碩 權<sup>\*\*</sup>, 金 相 奉<sup>\*\*\*</sup>

\* 부산수산대학교 대학원, \*\* 부산수산대학교 기관공학과, \*\*\* 부산수산대학교 기계공학과

## A Real Time Generation Technique of Fully Digitalized PWM Wave and Its Realization by Single Chip Microprocessor

Bong Hwan Jeon<sup>○</sup>, Seok Kwon Jeong<sup>\*\*</sup>, Sang Bong Kim<sup>\*\*\*</sup>

\* National Fisheries University of Pusan Department of Mechanical Engineering Graduated School  
\*\* National Fisheries University of Pusan Department of Marine Engineering  
\*\*\* National Fisheries University of Pusan Department of Mechanical Engineering

### Abstract

The pulse width modulated inverters based on fully digitalized method are becoming an industrial standard. This paper describes a real time generation of fully digitalized PWM pulses and its realization by single chip microprocessor. To verify the effectiveness of the proposed technique, the algorithm is implemented by using single chip microprocessor, 8097BH. The proposed method is compared with the well known triangular comparison method through experimental results, and the speed control of a motor is experimentally done by voltage-to-frequency constant control based on the proposed PWM generation method.

### 1. 서론

최근 인버터의 펄스폭 변조방식으로 회로기술에 기초한 아날로그 발생법에 비해 디지털적인 발생법이 일반화되고 있다. 디지털 펄스폭 변조방식은 크게 SPWM법과 공간벡터법으로 나누어질 수 있다. Subharmonic PWM, Sine-PWM, Suboscillation PWM, Sine-Triangular PWM, Natural PWM 등을 총칭하여 주로 SPWM법이라고 부르고 있고, SPWM방식은 디지털 PWM방식중 가장 일반적인 방식으로, 이론과 실현에 관한 문제가 잘 정립되어 있어 현재까지 널리 쓰이고 있다 [1][2]. 그러나 SPWM방식은 출력전압 및 주파수의 변화에 따라 스위칭각을 계산하는 시간이 소요되기 때문에 상용주파수(60Hz)보다 높은 주파수에서의 응용이 어렵고, 스위칭 횟수가 많아 손실이 크며, 최고 출력전압이 낮다는 단점을 갖고 있어 [1][3] 대용량의 인버터에서는 직합하지 않아 공간벡터법이나 수정된 SPWM방식 등이 연구되고 있다. 그러나 SPWM방법은 전압이용률이 크게 분해되지 않는 소용량 인버터나 300Hz 이상의 고속 운전을 필요로 하지 않는 범용인버터에서는 단일칩화가 용이하므로 적합하다.

소용량, 범용인버터는 대부분 전압형이며, 제어알고리즘으로는 주로 V/f제어가 사용되어지고 있다. 전압형 인버터에서는 파워소자의 동시단락에 의한 파손을 막기 위하여 단락방지시간이 필수적인데, 디지털 인버터에서도 이러한 단락방지시간의 설정은 지향과 콘덴서의 시정수에 의한 하드웨어 의존하는 경우가 대부분이다. V/f제어는 알고리즘이 간단하므로 DSP와 같은 고속의 연산소자보다는 단일칩에 의한 인버터가 가격면에서 유리하다. 단일칩에 의한 인버터의 전 디지털화는 마이크로프로세서와 파워소자 사이의 하드웨어 인터

페이스를 크게 줄일 수 있고, 인버터의 소형화, 고신뢰성, 유연성 등의 면에서도 많은 발전을 가져올 수 있다.

본 논문에서는 단일칩 마이크로프로세서에서 쉽게 실현되어 스위칭 손실 등이 크게 문제되지 않는 소용량의 범용인버터에서 응용될 수 있는 펄스폭 변조이론을 실현 중심으로 개설했다. 그 실현방법을 제안한다. 제안된 방법은 SPWM방법중 Sine-PWM방식의 일종이라 할 수 있고, 스위칭각의 계산과 펄스출력 시간을 줄이기 위해 반파 비대칭형으로 실현하였다. 특히, 단락방지 시간을 소프트웨어적으로 설정할 수 있도록 하여 하드웨어 인터페이스를 최소화할 수 있도록 하였고, 변조이론을 실제 실현문제에 중점을 두어 전개함으로써 실제 변조파형의 전압값이 전압 지령값에 보다 근사할 수 있을 것으로 예상된다. 실험을 통하여, 제안된 방법을 범용인버터에서 널리 이용되는 V/f제어 알고리즘과 함께 단일칩에서 실현하였고 실제 유도전동기에 적용하여 그 유효성을 확인하였다.

### 2. 변조 이론

그림2.1과 같은 인버터 회로에서 Sine-PWM방법을 이용해 펄스폭 변조하면, 변조된 펄스폭은 다음과 같이 나타낼 수 있다.

$$i_{pu}^* = T_c m \cos(\omega_m t) \tag{2-1}$$

여기서  $T_c$ 는 샘플링 주기,  $\omega_m$ 은 변조파의 주파수,  $m$ 은 변조비로  $0 \leq m \leq 1$  이다 [4]. (2-1)식을 그림2.1에 맞추어 음의 부분을 없애면 (2-2)식으로 나타낼 수가 있다.

$$i_{pu}^* = \frac{1}{2} T_c m (\cos(\omega_m t) + 1) \tag{2-2}$$

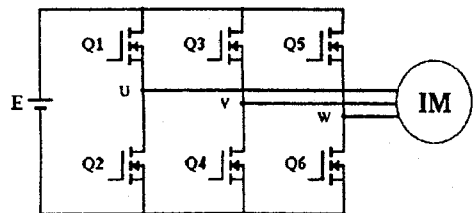


그림2.1 3상 인버터 회로  
Fig.2.1 3 Phase inverter circuit

(2-2)식에서 디지털 실현을 위해 샘플링 구간내의 최소 펄스폭을 고려하여 최소 펄스폭을  $t_b$ 라고 하면 다음식과 같다.

$$t_{pu}^{\mu} = \frac{1}{2} T_c m (\cos(\omega_m t) + 1) + t_{\beta} \quad (2-3)$$

$$m_{\max} = \frac{T_c - t_{\beta}}{T_c}$$

$t_{\beta}$ 는  $m$ 이 0일 때의 펄스폭을 나타내고 있지만 상과 상사의 출력전압에서는 나타나지 않는 값이고, 변조지수  $m$ 의 최대값은  $t_{\beta}$ 에 따라 제한되어야 함을 알 수 있다.

변조파형의 주파수를  $f_m$ , 샘플링 주파수를  $f_c$ ,  $f_m$ 과  $f_c$ 의 비를  $N$ 이라 하여 이산화 하면, (2-3)식은 다음과 같이 나타낼 수 있다.

$$t_{pu}^{\mu}(k) = \frac{1}{2Nf_m} m (\cos(2\pi Nf_m k) + 1) - t_{\beta} \quad (2-4)$$

$$N = \frac{f_c}{f_m} \quad k=1, 2, \dots, N$$

펄스패턴은 대칭 변조법이 출력의 고조파 성분을 억제하는데 유리하다는 것이 알려져 있으나[5], 본 논문에서는 소용량 범용인버터의 단일칩 실현을 목표로하고 있으므로 고조파 성분의 억제보다는 스위칭각 계산의 시간을 줄이기 위해 비대칭형으로 실현하였다. 즉, 그림2.2와 같이 샘플링 지점에서 3상의 펄스가 동시에 온되고 각각의 펄스폭  $t_{pu}$  후에 오프되도록 하였다.

그림2.1의 Q2에 인가해야 할 변조펄스는 Q1에 인가하는 변조펄스의 반전된 형태이고, Q1, Q2에 인가되는 펄스를 그림으로 나타내면 그림2.3과 같다.

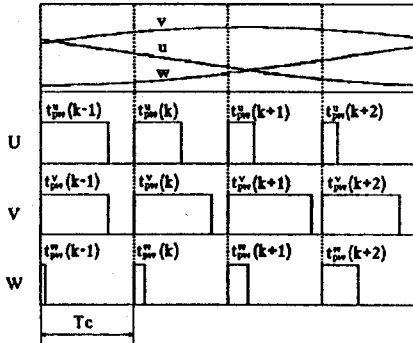


그림2.2 펄스패턴

Fig.2.2 Pulse pattern

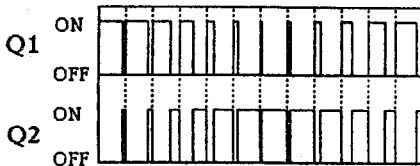


그림2.3 Q1과 Q2에 대한 게이트 신호의 파형

Fig.2.3 Wave forms of base signals for Q1 and Q2

### 3. 단락방지시간

그림2.3은 파워소자의 오프지연시간에 따른 단락방지시간이 고려되어 있지 않은 경우로 실제로는 Q1과 Q2의 동시 도통 시간을 없애기 위해서 단락방지시간  $t_d$ 가 고려되어야 한다. 그림2.3의 한 샘플링 구간을 단락방지시간을 고려해서 확대하여 그리면 그림3.1과 같다.

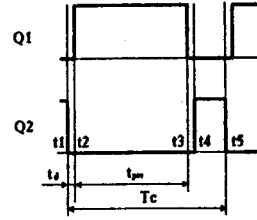


그림3.1 단락방지시간을 고려한 펄스패턴

Fig.3.1 Pulse pattern with dead time

그림3.1에서와 같이 Q1과 Q2는 각각  $t_d$ 만큼 지연되어 온되어야 하므로 (2.4)식의  $t_{pu}$ 는 (3-1)식과 같이  $t_d$ 만큼 줄여져야 한다.

$$t_{pu}^{\mu}(k) = \frac{1}{2Nf_m} m (\cos(2\pi Nf_m k) + 1) - t_{\beta} - t_d \quad (3-1)$$

결국  $t_{\beta}$ 와  $t_d$ 는  $t_{pu}$ 의 최대값과 최소값을 제한하는 요소로 작용하며 최대 최소값은 다음과 같이 제한된다.

$$t_{pu}^{\max} = T_c - 2t_d - t_{\beta}$$

$$t_{pu}^{\min} = t_{\beta} \quad (3-2)$$

(3-1)식을 그림2.1의 Q1에 인가되는 파형으로 하면, Q2, Q3, Q4, Q5 및 Q6에 인가되는 파형은 다음식으로 나타낼 수 있다.

$$Q1: t_{pu}^{\mu}(k) = \frac{1}{2Nf_m} m (\cos(2\pi Nf_m k) + 1) - t_{\beta} - t_d$$

$$Q2: t_{pu}^{\mu}(k) = T_c - t_{pu}^{\mu}(k) - 2t_d$$

$$Q3: t_{pu}^{\mu}(k) = \frac{1}{2Nf_m} m (\cos(2\pi Nf_m k - \frac{2}{3}\pi) + 1) - t_{\beta} - t_d$$

$$Q4: t_{pu}^{\mu}(k) = T_c - t_{pu}^{\mu}(k) - 2t_d$$

$$Q5: t_{pu}^{\mu}(k) = \frac{1}{2Nf_m} m (\cos(2\pi Nf_m k + \frac{2}{3}\pi) + 1) - t_{\beta} - t_d$$

$$Q6: t_{pu}^{\mu}(k) = T_c - t_{pu}^{\mu}(k) - 2t_d$$

$$T_c = \frac{1}{Nf_m} \quad (3-3)$$

(3-3)식은 3상 펄스폭 변조를 실행함에 있어, 마이크로 프로세서에서 펄스를 출력하는데 소요되는 최소의 시간과 단락방지시간이 고려된 펄스폭 계산식으로 PWM과 발생 프로그램에 직접 사용되는 식이다.

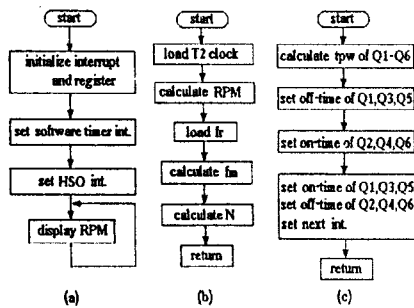
### 4. 단일칩 실현을 위한 소프트웨어

펄스폭 변조 알고리즘과 제어알고리즘을 단일칩 마이크로 프로세서로 실현시키기 위해서 인텔사의 8097BH를 사용하였다. 8097BH에는 CPU의 부담을 최소화하면서 주어진 시간마다 A/D변환의 시작, 타이머 2의 리셋, 4개의 소프트웨어 플래그에 대한 설정, 6개의 고속출력 채널(HSO)에 대한 스위칭 등의 기능을 발휘할 수 있는 고속 출력 장치인 HSO(High Speed Output)의 기능이 있다. HSO는 6채널의 온·오프 명령과 그 명령이 수행될 시간을 홀딩레지스터에 써넣음으로써 원하는 시간에 채널의 스위칭이 가능하고 명령이 수행되는 시간마다 HSO 인터럽트를 발생시킬 수도 있다[7].

전체 프로그램은 그림4.1와 같이 세 부분으로 구성되어 있다. 메인 루틴은 각종 레지스터와 출력 채널을 초기화하고, HSO 인터럽트와 소프트웨어 타이머 인터럽트의 초기 발생시간을 설정하며, 진동기의 현재 속도를 표시한다. 소프트웨어 타이머 인터럽트 루틴은 V/f제어 루틴으로써 지정된 주파수

증감의 기울기에 따라 주파수를 연산하고,  $V/f$ 패턴에 따라 변조지수를 연산한다. 또한, T2 클럭을 이용하여 엔코더의 펄스수를 카운트하여 전동기의 회전속도를 연산한다. HSO 인터럽트 루틴에서는 변조지수와 주파수에 따라 (3-3)식에 의해  $t_{po}$ 를 연산하고 HSO의 여섯 채널을 스위칭한다. 그림2.4의  $t_1$ 은 HSO 인터럽트가 발생하는 시간이다. 즉, HSO 인터럽트 루틴은 매 샘플링 시간마다 발생한다. 인터럽트 루틴 내에서  $t_2, t_3, t_4, t_5$ 를 연산하여 각 시간마다 채널의 스위칭 상태를 설정한다. Q3~Q6에 대해서는  $t_3$ 와  $t_4$ 만 각각 연산하고  $t_1, t_2$  및  $t_5$ 는 Q1, Q2의 경우와 같다.

소프트웨어 타이머 인터럽트는 5ms 마다 발생하도록 하였으며 그 수행시간은 12MHz 클럭을 사용하였을 경우 최대 54  $\mu$ s이고, HSO 인터럽트 루틴의 수행시간은 최대 180 $\mu$ s 정도이다. 따라서  $N$ 을 12, 30, 60, 120 으로 선택했을 경우, 최대 출력 주파수는 각각 462, 185, 92, 46Hz로 된다.



int.: interrupt fr: reference frequency fm: next frequency tpw: pulse width

- (a) 메인 루틴
  - (b) 소프트웨어타이머 인터럽트 루틴
  - (c) HSO 사건 인터럽트 루틴
- 그림4.1 PWM파 발생 프로그램 흐름도

Fig.4.1 Flow chart of PWM generation program

## 5. 하드웨어 구성

하드웨어는 컨버터부, 인버터부, 게이트 구동회로부 및 8097BH 마이크로프로세서부로 구성되어 있으며 모두 자작하였다. 인버터부의 파워 MOSFET는 SanRex사의 FBA50BA (VDS 500V, ID 50A)를 사용하였고, 8097BH 보드는 EPROM 27C256을 사용하여 구성하였다. 그림5.1은 본 알고리즘에 의해 발생된 PWM파를 실제 3상 유도모터에 적용시키기 위해 구성한 전체 실험 장치를 보인 것이다. PC(Personal Computer)는 A-D/D-A 변환기(PCL-812) 그리고 디지털 스토리지 오실로스코프 인터페이스카드(GPIB)를 내장시켜 속도지령 및 데이터 수집에 이용하였다.

먼저 PC는 속도 지령치를 8097BH에 입력한다. 8097BH는 속도 지령치에 따라 제어입력 주파수와 그에 따른 전압치를 연산하고, 이에 따라 3상 PWM파를 발생시켜 게이트 드라이브 회로로 출력한다. 게이트 드라이브 회로는 8097BH에서 입력받은 3상 PWM파를 증폭하고 MOSFET를 구동하여 전동기를 회전시킨다. 8097BH에서 출력되는 PWM파와 전동기로 입력되는 3상의 전류는 디지털 스토리지 오실로스코프를 통해, 각각 PC로 전송된다. 또한 전동기의 회전속도는 엔코더에서 8097BH의 T2 클럭핀으로 입력되어 그 속도가 계산된 다

음 D/A포트로 출력되어, PC의 A/D변환기로 입력된다. PC는 입력받은 데이터를 그래픽하고 프린트한다. 시험에 사용된 유도전동기는 출력 1.5kw, 4극의 것으로, 정격전압 및 정격주파수는 각각 220V, 60Hz이며, 정격회전수는 1710rpm의 전동기를 사용하였다.

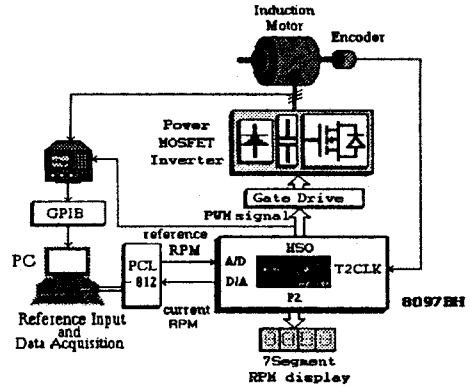
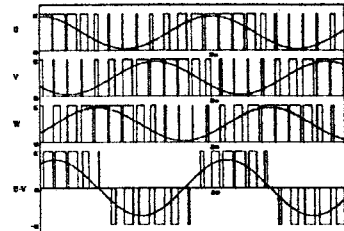


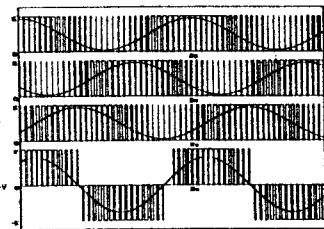
그림5.1 시스템의 하드웨어 구성  
Fig.5.1 System hardware configuration

## 6. 실험 결과

그림6.1에  $N$ 이 12일 때와 30일 때, 제안된 방법에 따라 시뮬레이션하여 각 상의 전압과 상간전압(U-V)를 나타냈다.



(a)  $N = 12$



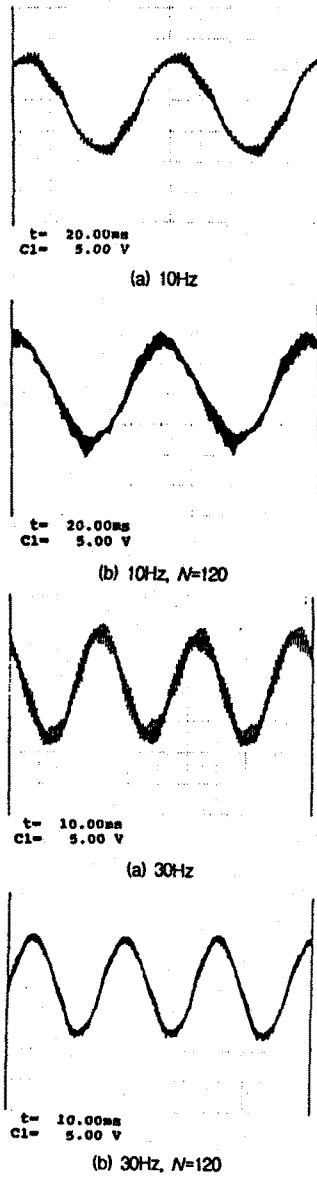
(b)  $N = 30$

그림6.1 제안된 방법에 의한 PWM파형의 시뮬레이션

Fig.6.1 simulation of PWM with proposed method  
그림6.2는 범용인버터에 널리 채택되고 있는 삼각파 비교법에 의한 펄스폭 변조법과 본 방법에 의한 펄스폭 변조방법으로 각각 유도전동기를 구동시켰을 때의 전류파형을 보인 것이다. 삼각파 비교법은 제품으로 시판되고 있는 인버터중 선택했으며, 본 방법은 자작한 인버터를 이용했다. 본 방법은  $N$ 이 일정한 동기식이지만 주파수 구간별로  $N$ 을 120, 60, 30, 12로 나누어 0~180Hz까지 실험을 행하였다. 주파수 구간별  $N$ 은 다음과 같다.

주파수(Hz)	1~ 30	31~ 60	61~120	121~200
N	120	60	30	12

그림에서 알 수 있듯이 주파수가 높을 수록 삼각파 비교법에 비해 제안된 방법은 왜형률이 낮게 나타나고, 낮은 주파수에서도 구간별로 N을 달리 함으로써 왜형률을 낮게 유지할 수 있음을 알 수 있다. 이것은 병용인버터에서 펄스폭 연조를 위한 하드웨어와 마이크로 프로세서 주변회로를 대폭 줄이면서도 보다 나은 성능을 소프트웨어적으로 구현할 수 있음을 의미한다.



(a) : triangular comparison method  
(b) : proposed method

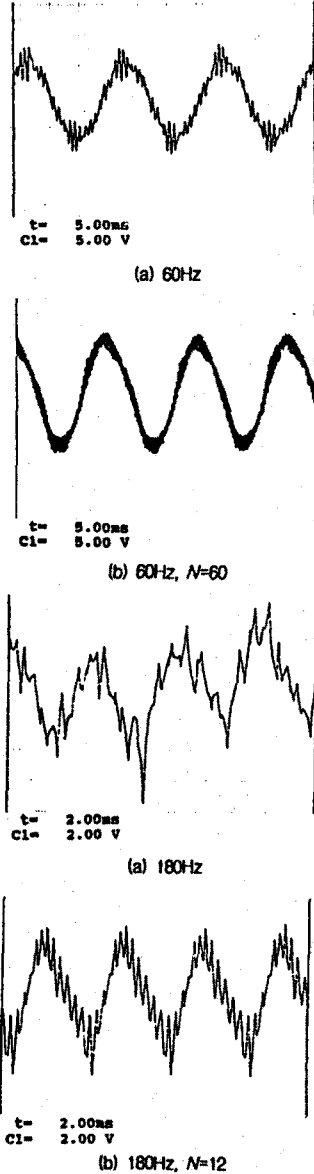


그림6.2 삼각파비교법과 제안방법의 전류파형 비교  
Fig.6.2 Comparison of output current wave forms between triangular comparison method and proposed method

## 7. 결론

본 논문에서는 병용인버터의 단일침화를 위해, Sine-PWM 방법을 프로그램의 수행시간을 줄일 수 있는 간단한 알고리즘으로 단락방지시간을 고려하여 제안하였고, 단일침 마이크로프로세서에서 쉽게 실행하기 위한 소프트웨어와 하드웨어에 대해 설명하였다. 본 방법의 유효성을 검증하기 위해, 전압 파형의 시뮬레이션을 보였고, 단일침 마이크로프로세서 8097BH를 이용하여 본 알고리즘을 실현하여, 실제 유도전동기에 적용하여 실험함으로써 종래의 삼각파 발생법과 그 전류 파형을 비교 검토하였다.

실험을 통해, 단일칩 마이크로프로세서에 의해 프로세서와 게이트 드라이브회로 사이의 인터페이스회로를 전혀 필요로 하지 않고도 단락방지시간을 고려한 변조파형을 소프트웨어적으로 실현할 수 있었고, 실제 유도전동기를 구동할 경우에도 전류파형의 왜형률이 기존의 인버터에 비해 낮게 나타남을 알 수 있었다. 따라서 범용인버터에 유용하게 이용될 수 있을 것으로 생각되고, 이 경우 인버터의 소형화 고신뢰성, 보수성 및 유연성을 향상시키는 데 크게 도움이 될 수 있을 것으로 생각된다.

앞으로 수행되어야 할 문제는 고조파의 함유율의 억제나 출력전압의 증가 등의 문제를 해결하는 방법이 알고리즘 내에 추가되어야 하겠다. 단일칩 마이크로프로세서의 기능이 향상되어 그 연산속도가 더욱 빨라짐에 따라 어렵지 않을 것으로 생각된다.

## 참 고 문 헌

- [1]김중구,최옥돈, "IGBT 지압대용량 유도전동기의 구동 시스템", 전기학회논문지, 43권 2호, pp.36-44, 1994
- [2]An Efficient Microprocessor-Based Pulse-Width Modulator using Spacd Vector Modulation Strategy
- [3]金權浩의 5명, "線形化한 스위칭角 特性波형을 搬送波로 使用한 SIME PWM 인버터에 관한 研究" 전기학회논문지, 39권 7호, 1990
- [4]김한태, 권봉한, "농형유도전동기의 전 디지털화된 PWM 발생 및 벡터제어", 전기학회논문지, 40권 6호, pp.567-573, 1991
- [5]H.V.D.Broeck, "Anlalysis of the Harmonics in Voltage Fed Inverter Drives Caused by PWM Scheme with Discontinuous Switching Operation" EPE, Firenze, Vol3, pp.261-266, 1991
- [5]B.K.Bose, "Power Electronics and AC Drives", Prentice-Hall, Englewood Cliffs, New Jersey, 1986
- [6]電氣書院編輯部編, "汎用インバータ活用ガイドブック", 電氣書院, 1985
- [7]16-bit Embedded Controller Handbook, Intel Corporation, 1991
- [8] S.R.Bowes, "Advanced Regular-sampled PWM Control Techniques for Drives and Static Power Converters", IECON'93, P.662-669, 1993
- [9] S.R.Bowes, "Efficient Microprocessor Real-Time PWM Drive Control Using Regular-Sampled Harmonic Minimisation Techniques", IECON'93, P.211-217, 1993
- [10]S.K.Sethuraman and M.G.Saravanan, "PWM Strategies for the Real-Time Embedded Control and Condition Monitoring of AC. Drives", IECON'93, P.219-224, 1993
- [11]A.Boglietti, G.Griva, M.Pastorelli, F.Progunt, T.Adam,