

고상결정화 방법으로 형성된 다결정 실리콘 박막의 구조 연구

(Structure of Polycrystalline Silicon Thin Films
Prepared by the Solid Phase Crystallization)

송운호, 박경호, 이용일, 남기수, 백종태, 유형준
한국전자통신연구소 반도체연구단

박막 트랜지스터(Thin Film Transistor: TFT)의 활성층으로 사용되는 다결정 실리콘(Poly-Si) 박막은 비정질 실리콘(a-Si)의 고상결정화(Solid Phase Crystallization) 또는 액상결정화로 제작된다. 고상결정화 방법을 이용한 종래의 Poly-Si 형성 방법은 a-Si을 600°C 이하, 비활성 기체 분위기의 상압 이하에서 20시간 이상 장시간 열처리하는 것으로, 형성된 다결정실리콘의 결정립은 크나 열처리 시간이 매우 길어 제조 생산성이 낮은 단점을 지니고 있다. 또한, 결정화 시간이 길기 때문에 각 결정립의 결정핵 생성 시기 및 결정립 성장 시간이 제각기 달라 최종 얻어지는 다결정 실리콘의 결정립 크기가 매우 불균일하다. 본 논문에서는 이와 같은 단점을 개선하기 위해 a-Si 박막을 상압 이상의 고압하에서 열처리하는 새로운 고상결정화 방법을 제안하고, 형성된 다결정 실리콘 박막의 구조에 관하여 보고한다.

본 실험에 사용된 비정질 실리콘은 Si_2H_6 가스를 이용하여 저압화학기상증착법으로 증착하였으며, 증착 온도는 470°C이다. 고상결정화 공정은 고압 열처리 장비를 이용하여 압력을 상압에서 10 atm 까지 변화시키면서 수행하였다. 열처리 분위기는 질소 또는 산소이며, 열처리 온도는 590°C이다. Poly-Si의 구조는 투과전자현미경(TEM), 라만산란(Raman scattering), X-선회절(XRD), 원자간력현미경(AFM) 등을 이용하여 분석하였다.

비정질 실리콘의 고상결정화 시 열처리 압력이 증가함에 따라 전체 결정화 시간이 급격히 감소함을 확인하였으며, 10 atm에서 800 Å의 a-Si 박막이 완전히 결정화되는데 6시간이 소요되었다. 이것은 종래의 20시간 이상의 열처리 시간에 비하여 대폭 감소한 것이다. 최종 얻어진 Poly-Si의 결정립 크기도 2 μm로, 기존의 열처리 방법에 비해 약간 작으나(종래의 방법: 2 ~ 3 μm), 고이동도의 Poly-Si TFT를 제작할 수 있을 만큼 충분히 크다. 또한, XRD와 라만산란으로 분석한 Poly-Si의 결정방향 및 결정성도 종래의 방법으로 제작한 것과 거의 동일하게 관찰되었다.

본 실험을 통하여 고압 열처리에 의한 고상결정화 방법이 비정질 실리콘의 결정화 열처리 시간을 단축하는데 큰 효과가 있음을 확인하였다. 이것은 고상결정화의 결정핵 생성 및 결정립 성장 과정이 열처리 온도 뿐만 아니라 열처리 압력에도 크게 영향을 받음을 나타낸다. 자세한 메카니즘은 학회에서 논의하겠다.