

전력전자 응용을 위한 TMS320C31 범용 실시간 제어기의 개발

석 줄기*, 설 승기
서울대학교 전기공학과

A New General Purpose On-Line Digital Controller
For Power Electronic Applications Using TMS320C31

Jool-Ki Seok, Seung-Ki Sul
Department of Electrical Eng. Seoul National Univ.

Abstract

Modern control theory and high speed switching device such as IGBT have been developed day by day, but it hardly has been applied practically to the various fields of industry, specially power electronic fields, because there is no cost effective hardware that accommodates modern control theory. Thus, in our study, DSP based ultra high speed general controller which may be exclusively used for power electronic applications is developed.

1. 서 론

첨단 제어이론의 발달은 전력전자 응용분야에서 실시간으로 많은 수학적 연산을 요구하게 되었다. 기존의 PI제어기등으로 제어하는 경우 저속 16Bit 제어기로도 무난하게 제어를 수행할 수 있었으나 Kalman Filter를 제어에 응용하려면 5×5 행렬연산을 실시간에 수행하여야 하는데 이는 고속486PC 등을 사용하여도 연산해내기가 어렵다. 또한, IGBT와 같은 고속 스위칭 소자의 발달로 20KHz까지 스위칭 주파수가 증가하여 이 경우 제어에 필요한 모든 연산을 50 μsec 이내에 수행해야 한다. 또한 고속연산을 수행할 수 있는 제어기가 있다하더라도 가격이 문제되기 때문에 일반 사용자의 접근이 어려운 실정이다. 본 연구실에서는 이러한 목적에 부합하는 새로운 저가의 범용 실시간 제어기를 개발하였다. TMS320C31을 주 처리소자로한 이 제어기는 33.33 MFLOPS의 고속 연산이 가능하며 각종 아날로그, 디지털 입출력이 지원되도록 설계되었다. 또한 게이팅 모듈과 프로텍션, 그 외 전력전자 응용에 필요한 대부분의 기능들을 EPLD(Erasable Programmable Logic Devices)에 구현하였다. 본 논문에서는 개발된 제어기의 제반 성능을 고찰하고 이를 적용한 응용 사례에 대하여 살펴보고자 한다.

2. 3세대 DSP TMS320C31

DSP는 Digital Signal Processing의 약자로 디지털 신호 처리를 의미한다. 따라서 DSP전용 칩이란 원래 디지털 신호를 신속하게 처리하기 위해 개발 되어진 소자를 뜻한다. DSP소자는 빠른 연산을 주 목적으로하여 개발되어졌기 때문에 범용 CPU가 갖는 여러가지 입출력기능이 빈약하지만 고속연산이 가능하다는 점과 비교적 저가라는 점에 힘입어 현재 군사용을 비롯하여 항공우주, 의료, 해양, 기상등의 여러분야에 폭넓게 사용되어지고 있다.

일반적인 범용 CPU는 컴퓨터나 워크스테이션등의 응용을 위하여 개발되어졌지만 DSP는 제어용 혹은 신호처리용으로 개발되어졌기 때문에 융합성 및 인식, 로보틱스, 전력전자제어, 레이다제어 등에 쉽게 응용되어 질수 있다. 한편 범용 CPU는 방

대한 프로그램을 효율적으로 처리하기 위하여 다양한 어드레스 모드와 복잡한 메모리처리부 및 풍부한 마이크로 명령어 등을 보유하고 있으나 DSP에서는 연산효율의 향상을 위하여 될수 있는 한 간단한 어드레스 및 메모리구조를 갖도록 설계되어 있다.

본 연구에서 사용한 TI사의 TMS320C31 역시 이러한 DSP 전용소자의 한 종류로 32Bit 부동소수점연산이 가능하고 타이머, 통신포트, DMA 등 다른 소자에비해 여러가지 기능을 내장하고 있는 우수한 성능의 디지털 제어소자이다[1]. 특히 33.33 MFLOPS (Mega Floating - point Operation Per Second.)의 연산 속도는 현재 일반적인 워크스테이션의 수배에 이른다. 참고로 표1.에 대표적인 몇가지 CPU의 연산속도를 비교하였다.

기 종	연산 속도(MIPS)	부동소수점연산 처리속도(MFLOPS)
IBM-PC 386	8.12	약 2.0(80387 포함)
SPARC server2	28.5	4.2
Apollo 720PA-RISC	17.0	55.5
TMS320C31	16.7	33.3

표1. 대표적인 CPU의 연산속도 비교

TMS320C31은 범용 제어CPU에서 볼 수 있는 다양한 입출력 기능을 보유하고 있으며 다른 DSP소자와는 다르게 상당히 광대한 메모리 공간을 직접 제어 할 수 있도록 설계되었다. 또한 하버드 아키텍처에 의한 독특한 버스 구조를 갖추고으로써 연산 효율을 극대화하여 여타 DSP소자에 비해 월등한 연산 능력을 발휘하고 있다. TMS320C31이 연산속도에서 월등히 우수한 이유는 32bit의 하드웨어 곱셈기를 내장하고 있으며 두가지 명령의 병렬처리가 가능하기 때문이다. 즉 주사이론 60 nSec 마다 A*B의 연산을 수행하면서 동시에 C를 D에 저장하거나 더하는 명령을 동시에 처리할 수 있다. 더우기 하버드 아키텍처에 의한 3라인 파이프(Pipe)구조를 가지고 명령어의 페치(fetch), 해석, 수행을 동시에 처리함으로써 명령의 처리 및 연산에서 최대한의 효율을 올리고 있다.

TMS320C31의 주요 기능은 다음의 표2와 같다.

3. 시스템의 구성

본 연구에서는 TMS320C31을 주 제어소자로 하는 범용의 고성능 디지털제어 시스템의 개발을 목표로하여 여러가지 제어 응용이 가능하도록 최대한의 용동성과 신뢰성을 부여하는데에 주안점을 두어 설계하였다. 또한 전력전자분야에의

응용을 위하여 전원의 내결연성 및 내잡음성을 최대한 고려했으며 전력소자의 Gate신호를 발생시키기 위한 GPG(Gate Pulse Generator) 모듈을 부착하였다.

초고속 연산 (60 nSec single cycle Instruction)
33.33 MFLOPS
16.7 MIPS
4K × 32 bit 고속 ROM 내장
2K × 32 bit 고속 RAM 내장
32 bit Data, 24 bit ADDRESS (Primary) BUS
40/32 bit Floating Point/Integer 곱셈기 내장
DMA, 1 Serial Port, 32 bit Timer
Boot Loader (MCBL/MP=1)

표2. TMS320C31의 주요 기능

3.1 하드웨어 구성

TMS320C31은 고속의 CPU이므로 그 연산 속도를 충분히 활용하기 위해서는 고속의 응답을 갖는 주변장치가 필요하다. 본 실험실에서 개발한 시스템은 전력전자에의 응용을 기본 취지로하여 연구된 것이므로 제어계를 구성하는 모든 소자 및 모든 폴리량을 취급할 수 있도록 설계되었다. 또한 이러한 제어계를 제어하는데 있어서 반드시 고려되어야 할 여러가지 제약조건들 - 예를 들어 전력부와 제어부 사이의 절연문제, 스루칭으로 인한 잡음(noise)문제, 외부 시스템과의 통신문제 등 - 을 최대한 고려하였다. 또한 내잡음성을 최대한 높이기 위해 버퍼를 제외한 모든 로직소자는 EPLD (Electrical Programmable Logic Device [2],[3])로 구현하였으며 4층(4-Layer)기판으로 제어기를 제작하였다.

다음 표3에 제어기를 구성하고 있는 각종 소자 및 기능들을 열거하였다.

CPU	TMS320C31 Texas Inst. 33.33 MFLOPS fast CPU 2K × 32 bit Internal RAM	
MEMORY	EPROM 32K × 8bit 150nSec	1EA
	SRAM 128 K × 8 bit 20nSec	4EA
	NOVRAM 2K × 8 bit	1EA
	SRAM access time : 45nSec Store time : 10mSec Recall time : 20uSec	
Digital I/O	엔코더 입력	6port
	범용 출력	4port
	IPM Fault 입력	6port
Analog	MAX122 12 bit 3.2uSec ADC	2EA
	AD664 12 bit 4CH DAC	1EA
	ADG529 Dual 4CH MUX	1EA
	INA117 Instrumentation Amp	4EA
통신	MKY28 256 × 8 bit SRAM 내장	2EA
	19.6608MHz 클럭 소스	
	시리얼 전송	
	통신속도 설정	
	동기 통신 모드	
GPA	광 케이블 통신 입력력 각각	2port
	광 케이블 7 bit × 2port	

표3. 시스템의 하드웨어 구성

그림 1에는 제작된 제어기의 블럭도도 도시하였다.

3.2 아날로그신호 처리부의 구조

DC Link 전압, 출력단 AC전류 등을 측정하기 위한 아날로그 신호 입력부는 3.2μsec의 변환 시간을 갖는 고속 AD 컨버터 2개로 구성되어 있다. 설정된 MAX122은 최대 3.2μsec 변환시간을 갖는 고속 ADC소자로서 이를 2개를 설치하여 동시에 4가

지의 전압 혹은 전류 신호를 입력받을 수 있도록 설계되었다. 또한 여러개의 아날로그 신호를 취득하기 위해 각 ADC 앞단에 Dual 4채널 아날로그 멀티플렉서를 설치하여 하나의 ADC당 1개의 입력을 취급할 수 있도록 하였다. 모든 입력포트의 전단에 제장용앰프와 필터를 장착한 차동앰프를 실장하여 내잡음성을 강화하였다.

연속적인 아날로그 폴리량을 출력하여 운전 상태를 확인할 수 있도록 하기 위하여 4채널 DAC(Digital to Analog Converter) 1개가 실장되었다. AD664는 4채널 DAC로 동시에 4가지의 신호를 오실로스코프에 출력함으로써 시각적으로 제어 프로그램의 정상 동작 여부를 쉽게 확인할 수 있도록 하였다. 각 채널의 출력단에는 그리치(glitch)를 제거하기 위한 2차 저역통과필터가 설치되어 있다. 그리고, 각각의 아날로그 신호가 동축 케이블을 통하여 입출력 되도록 하여 노이즈에 의한 영향을 최소화 하였다.

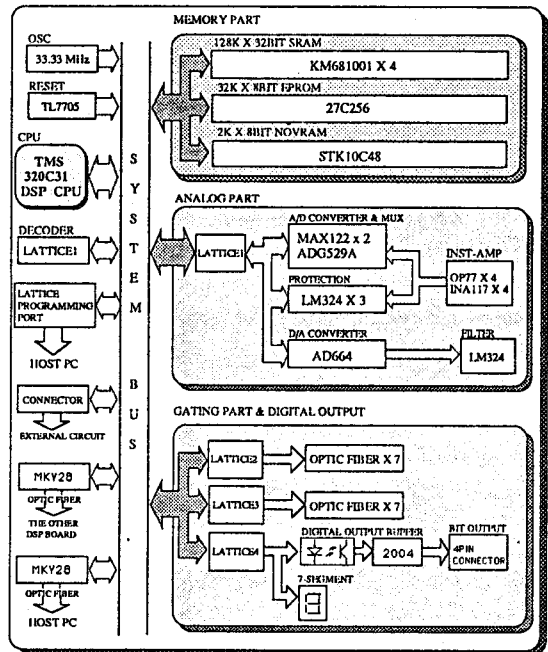


그림 1. 개발된 제어기의 블럭도

3.3 디지털신호 처리부

제어기가 여러가지 종류의 전자의 차단기 및 접점입력등을 직접 제어할 수 있도록 On-Off 신호를 입출력할 수 있는 디지털 신호 처리부가 실장되어 있다. 제어기에 입력 또는 출력되는 신호들은 대부분 대전력을 취급하는 전력부에 연결되어 있기 때문에 제어기와 전력회로 사이의 절연문제에 중점을 두어 제어기를 설계하였다. 디지털 신호를 출력하기 위한 설비로는 4개의 절연된 포토커플러가 설치되어 있다.

3.4 엔코더(Encoder)신호 처리부

엔코더신호는 전동기의 속도가 펄스형태로 출력되는 것으로서 전동기의 속도를 측정할 때 가장 일반적으로 사용되는 신호이다. 엔코더 신호는 자체내에서 절연된 상태로 출력되지만 실제적으로 신호전달 과정에서 쉽게 잡음등의 영향을 받을 수 있기 때문에 이를 방지하기 위한 절연회로 및 적절한 필터를 설계 해야 한다. 제작된 제어기에서는 입력된 엔코더 신호를 차동 앰프 형식을 지닌 T형 필터로 잡음을 제거한 다음, 고속 포토커플러로 절연하고 다시 T형 필터를 거쳐서 실제로 제어에 사용 되도록 설계하였다. 본 시스템에서는 2상의 Z-펄스를 포함한 모두 6개의 엔코더 신호 입력부가 마련되어 있다.

시스템에 입력된 2상 엔코더신호는 신호처리부에서 4채널의

어 정밀도를 높이고 M/T 방식을 사용하여 최종적으로 정확한 속도를 CPU에게 알릴 수 있게 설계되었다.

3.5 제어 통신부

제어 시스템이 완전하게 동작할 수 있으려면 외부의 시스템과 연계되어 각종 지령 및 정보를 입력받고 필요한 경우에는 정보를 출력할 수 있어야 한다. 이를 위하여 통신 전용의 One-Chip MKY28을 사용하고 있으며 두 DSP간의 통신을 지원하고 있다.

3.6 GPG(Gate Pulse Generation)모듈

전력전자회로의 핵심은 전력소자의 On, Off를 어떻게 제어하는가에 관한 문제라고 할 수 있다. 각종 제어 이론에 따라 제어가 복잡한 연산을 하지만 실질적인 제어기의 출력은 전력용 반도체를 제어하는 신호이기 때문이다. 모든 응용분야가 그러하지만 특히 전동기제어에 있어서 중요한 제어신호는 3상 브리지형 인버터의 전력소자에 대한 Gate신호라고 할 수 있다. 본 제어기에는 이를 위하여 CPU의 부담을 최소화 하도록 특별히 설계된 GPG모듈이 설치되어 있다. 이 모듈은 사용자가 결정할 수 있는 일정 제어주기마다 3개의 시간정보 및 전압배터정보를 입력받아서 원하는 시간에 Gate신호를 발생시켜 주는 회로이다. 이 회로에는 입의의 시간만큼의 Deadtime을 매 스위칭시마다 자동적으로 삽입하여주는 기능과 전류정보로부터 Deadtime효과를 분석하여 이를 보상하는 기능까지 첨부되어 있다. 이 모든 기능은 하나의 EPLD에 구현되어 있으며 일반사용자는 제공되는 전류제어 프로그램에 전류명령치만 입력함으로써 간편하게 이상적인 전류제어를 행할 수 있다.

GPG모듈에서 출력되는 신호는 내결연성(3000V 이상)및 신뢰성을 확보하기 위해 설치된 광파이버 신호선을 이용하여 Gate램프보드로 입력된다.

3.7 보호기능(Protection)부

전력용반도체소자를 사용할 때에는 반드시 그 소자의 경계범위안에서 소자가 사용되도록 제어하여야 하지만 CPU가 정상동작을 하지 못하거나 혹은 불의의 사고가 발생할 경우에는 전력용 소자를 모두 소호시킴으로써 전체 시스템을 보호하는 동작이 수행되어야 할 필요성이 있다. 이러한 동작을 수행하는 부분이 보호회로로써 CPU의 동작과는 무관하게 실제의 전류,전압치를 규정된 상한치와 비교하는 감시동작을 수행한다. 만일 정격치보다 큰 전류 혹은 전압이 이 회로에 입력되면 Gate신호를 무조건 소호하고 CPU에 인터럽트(Interrupt)를 걸어준다. 개발된 제어기는 3상전류 및 DC Link 전압등을 감시하는 보호회로를 장착하고 있다.

4. 전력전자분야 응용사례

*압연용 대용량 전동기 구동 시스템의 개발

그림 2는 전력회로와 제어블록선도이다. 시스템은 전원측컨버터, 부하측컨버터 그리고 직류링크로 구성되어 있다. 전원측컨버터는 3상 PWM 모듈레이터(Modulator)가 인터페이스 인덕터(Interface Inductor)를 통하여 3상 입력전압에 연결되어 있다. 부하측컨버터는 22KW급 유도전동기가 연결되어 있다. 전력 예측기(Power Estimator)는 부하측전류와 전동기 속도, 그리고 전동기 상수로부터 부하측에서 소비하는 유효전력을 계산하고, 링크전압 제어기(Link Voltage Regulator)는 직류링크의 전압이 일정제어범위로 제한되도록 제어한다. 전력예측기와 링크전압 제어기로부터 전원측 전류의 명령치가 계산된다. 부하측의 전류명령치는 속도제어기(Speed Controller)와 자속기준제어기(Field Oriented Controller or Vector Controller)로부터 구해지며, 전원측 및 부하측의 전류제어기(Current Regulator)는 각 컨버터의 전류의 크기 및 위상을 제어한다. 따라서, 부하측 컨버터에서는 PWM알고리즘을 연산하면서 동시에 벡터제어를 위한 복잡한 연산이 실시간에 수행되어야 하고 전원측 컨버터에서는 전력예측과 링크전압제어가 동시에 수행되어야 하므로 고성능의

연산기능이 필요하다.

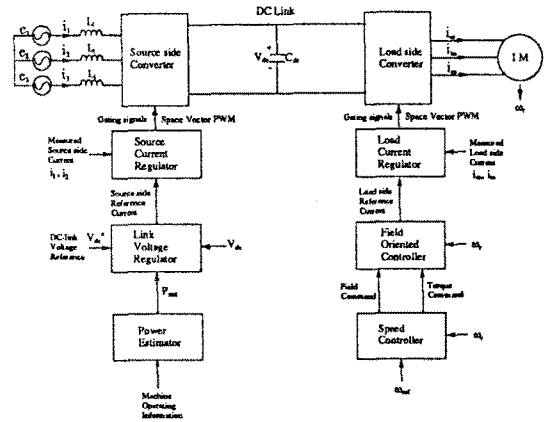


그림 2. 압연용 대용량 전동기 구동시스템의 전력회로와 제어블록선도

5. 결 론

본 연구에서는 전력전자분야에 전용으로 사용될 수 있는 DSP를 이용한 범용 고속제어기를 개발하였다. 개발된 제어기는 초고속의 연산능력을 기본으로 각종 입출력장치 및 GPG모듈, 통신장치, 보호장치 등을 부가하여 전력전자 전용의 목적에 사용될 수 있도록 만전을 기하였다. 시스템의 범용성을 위하여 EPLD를 사용한 융통성 있는 설계를 하였으며 "C"언어를 이용한 소프트웨어 개발을 가능케 하여 사용의 편의성을 도모하였다. 또한 개발된 제어기를 여러분야의 연구에 응용하여 밝으로써 제어기의 우수성 및 신뢰성을 확인 하였다.

6. 참 고 문 헌

- [1] Texas Instrument "TMS320C3X User's Guide", 1993.
- [2] Viewlogic Reference manual, 1991.
- [3] Lattice pLsi and isPLsi Data Book, 1994.
- [4] Texas Instrument "TMS320C30 Emulator User's Guide", 1993.
- [5] Texas Instrument "TMS320C30 C compiler Release Note 4.00", 1993.
- [6] Texas Instrument "TMS320C30 C source Debugger User's Guide", 1993.
- [7] Texas Instrument "TMS320C30 C source Simulator User's Guide", 1993.