A15

금속 표면에 형성된 잔류막의 제거를 위한 RF sputter의 효과.

(The effect of RF sputter for residue removal on the metal surface)

성균관대학교 :진 승대, 염 근영

한국전자통신연구소 :강 진영, 구 진근, 권 광호

현 영철, 이 진호, 박 형호

1. 서론

반도체 소자의 집적도가 증가함에 따라 다층배선 기술의 이용이 일반화되고 있다. 이러한 다층배선 형성시 contact 및 via의 저항은 집적소자의 작동속도에 집적적인 영향을 미치는 요소로서 이들의 저항을 줄이려는 노력이 다방면으로 이루어 지고 있다[1]. 특히 contact 및 via에 금속을 증착하기전에 RF sputter etch를 적용함으로서 계면저항을 줄이는 방법이 이용되고 있으며 이는 contact 및 via hole식각시 반응가스와 감광막 및 시료물질과의 반응에 의해 형성되는 표면 잔유물[2]을 제거하여 금속이나 실리콘을 노출시켜 저항을 감소시키는데 목적이 있다. 따라서 본 실험에서는 1층 금속배선 형성후 via hole에 대한 RF sputter의 효과에 대해 고찰하였다.

2. 실험방법

시료 제작을 위하여 (100)방향으로 결정성장시킨 P형 웨이퍼에 저온 산화막을 6000Å증착한 후 1층 금속배선 공정을 실시하고 층간 절연막(Inter Metal Dielectric) 으로 굴절률이 0.49인 PECVD 실리콘 산화막을 12000Å 증착하였다. Via식각은 Quad484 dry etcher장비를 이용하여, 반응가스는 CHF3:C2F6 = 50:25(sccm)인 조건에서 공정을 수행하였다. 2nd metal증착전에 RF sputter를 실시하여 via 식각시 발생한 잔유물을 제거하고 연속적으로 Al-1%Si sputtering하여 오염을 방지하였다. 전기적 특성 평가는 HP4145A 전기적 변수 측정기를 사용하여 1024개의 via string저항을 측정하였다. 또한 RF sputtering에 따른 금속 표면 잔류막의 변화를 VG Scientific ESCALAB 200-R 광전자 분광기를 이용하여 관찰하였다.

3. 결과

Via hole 식각후 노출된 금속 표면에서 Al, C, O, F 등의 원소가 검출되었고, 감광막 제거를 위한 O_2 plasma strip공정을 수행하였으나 금속 표면에서는 F의 량이 크게 변화되지 않았다. 그러나 RF sputtering후 수행된 Fluorine narrow scan analysis결과 F가 크게 감소됨을 보여 주었다. 이와 동시에 via hole의 전기적 특성 또한 크게 향상됨을 알 수 있었다.

4. 참고문헌

1. J.Vac.Sci.Technol.,19(3),761,Sept./Oct.1981

2. J.Electrochem.Soc.,Vol.137,No.12,3885,Dec.1990