

# PECVD 방법으로 증착한 Si 박막의 SPC 성장

## SPC Growth of Si Thin Films Prepared by PECVD

문 대규\* 한국과학기술원 박사과정  
임 호빈 한국과학기술원 교수

D.G. Moon\* KAIST  
H.B. Im KAIST

### ABSTRACT

The poly silicon thin films were prepared by solid phase crystallization at 600°C and 650°C of amorphous silicon films deposited on Corning 7059 glass and (100) silicon wafer with thermally grown  $\text{SiO}_2$  substrate by plasma enhanced chemical vapor deposition with varying rf power, deposition temperature, total flow rate. Crystallization time, microstructure, absorption coefficients were investigated by RAMAN, XRD analysis and UV transmittance measurement. Crystallization time of amorphous silicon films was increased with increasing rf power, decreasing deposition temperature and decreasing total flow rate.

### 1. 서 론

TFT(Thin Film Transistor)는 insulating material에 MOS(Metal Oxide Semiconductor)구조를 가진 소자로서 substrate로 대면적의 유리를 사용할 수 있으므로 LCD(Liquid Crystal Display), linear image sensor 등에 사용될 수 있고, SRAM(Static Random Access Memory)등에 사용될 수 있다[1,2].

CdSe,poly-Si,amorphous-Si 등이 TFT용 재료로 사용되어왔으며, poly-Si TFT는 amorphous-Si TFT에 비해 mobility가 크고[2], CdSe TFT의 제조시 생기는 stoichiometry 문제[3]가 없어 관심의 초점이 되고 있다.

많은 방법을 사용하여 poly-Si을 제조할 수 있으나 high mobility poly-Si을 얻는 가장 적합한 방법으로는 a-Si의 SPC(Solid Phase Crystallization) Growth, Laser Anneal[2] 등으로 알려져 있다. a-Si의 SPC Growth 방법은 공정이 간단하고, 대량 생산에 적합하며 uniformity가 우수하여 TFT 제조에 쉽게 응용할 수 있다. SPC 용 a-Si의 제조로는 LPCVD(Low Pressure Chemical Vapor Deposition)[2], Si ion implantation[4] 등의 방법이 적용되고 있으나 PECVD(Plasma Enhanced Chemical Vapor Deposition) 방법에 의한 보고는 적다.

본 실험에서는 PECVD 방법으로 제조 조건을 변화시키며 a-Si을 제조하고, 증착 조건 변화에 따른 SPC Growth 특성 변화를 살펴보았다.

### 2. 실험 방법

Intrinsic amorphous Si을 capacitively coupled PECVD 방법에 의해 증착하였다. electrode 간의 거리는 5cm였으며, 13.56MHz의 rf discharge를 사용하였다.

Substrate로 Corning 7059 glass와  $\text{SiO}_2$ 가 9000Å 입혀진 (100) silicon wafer를 사용하였다. silicon source gas로 Ar으로 희석된  $\text{SiH}_4$  gas를 사용하였다.

증착 압력은 0.4Torr로 고정되었으며, 증착 온도를 200-400°C, rf power를 10-120W, total flow rate를 30-150sccm 까지 변화시켰다. silicon film의 growth rate는 50-150Å/min 이었으며 증착층의 두께를 1±0.1  $\mu\text{m}$ 로 고정시켰다.

증착된 막은 SPC growth를 억제하는 hydrogen을 제거하기 위해 450°C의 질소 분위기에서 30분동안 전처리를 한 후, 600°C와 650°C의 질소분위기에서 1-72시간 열처리를 하였다.

Silicon film의 수소량과 결합 방식을 알아보기 위해 FTIR transmittance를 측정하였으며, 막의 결정성은 XRD(X-ray diffraction), Raman 분석 등을 하였다. Film 내에서 결정질의 상대량은 Raman 산란 분석을 이용하여 crystalline peak( $520\text{cm}^{-1}$ )의 면적(Ic)과 amorphous peak( $480\text{cm}^{-1}$ )의 면적(Ia)을 구하여  $I_c/(I_c + I_a)$ 로 부터 구하였다. Si film의 UV 흡수 계수는 UV transmittance를 측정하여 구하였다.

### 3. 결과 및 고찰

그림 1은 0.4Torr, 50sccm, 400°C에서 rf power를 변화시키며 중착시킨 amorphous Si film을 650°C에서 24시간 열처리한 후 XRD 분석한 결과를 나타낸 것이다. 열처리에 의해 poly Si으로 결정화된 시편에서 우선 방위가 없었고 random한 방위로 결정화 되었다. 10W에서 중착한 film을 열처리한 시편의 intensity가 가장 커졌으며, rf power가 증가할 수록 peak의 intensity가 감소하여 40W에서 중착된 막은 24시간 열처리하여도 결정화가 진행되지 않았음을 알 수 있다. 그림 2는 그림 1과 같은 조건에서 중착된 amorphous Si film을 650°C에서 10시간 열처리한 후 Raman 산란 분석을 한 것으로 10W에서 중착된 막을 열처리한 시편에서는 amorphous peak에 해당하는  $480\text{cm}^{-1}$  영역에서의 broad한 peak이 거의 없고, crystalline silicon peak에 해당하는  $620\text{cm}^{-1}$  peak이 크게 나타난 것으로 보아 열처리된 막은 거의 대부분 결정화 된것으로 사료되며 20W에서 중착하고 열처리한 시편에서는 broad한 amorphous peak에 crystalline peak이 겹쳐 나타나는 것으로 보아 amorphous matrix에서 결정화가 약간 이루어졌음을 알 수 있고 40W에서 중착하고 열처리한 시편은 broad한 amorphous peak 이외에 crystalline peak이 나타나지 않는 것으로 보아 결정화가 진행되지 않았음을 알 수 있다. 그림 3은 그림 1과 같은 조건에서 중착된 amorphous Si film을 650°C에서 열처리 한 후 Raman 분석을 하여 계산한 crystalline volume fraction 을 나타낸 것이다. 10W에서 중착된 막은 결정화되는데 약 10시간 정도 걸렸으며, 20W에서 중착된 막은 결정화하는데 약 24시간 정도 걸렸다. 40W에서 중착된 막은 중착된 막은 24시간 열처리하여도 결정화가 진행되지 않았다. 그림 4는 그림 1과 같은 조건에서 중착된 amorphous Si film을 650°C에서 열처리 한 후 UV 흡수계수 변화를 나타낸 것이다. 10W에서 중착된 막은 열처리 시간이 10시간 까지 결정화가 진행됨으로 인해 흡수 계수가 감소하였으며, 그이상에서는 결정화가 진행되지 않아 흡수계수가 일정하였다. 20W에서 중착된 막은 3시간 까지 흡수계수가 증가하다 그 이상으로 열처리 시간이 증가하면 결정화의 진행으로 인해 다시 감소하였으며, 40W에서 중착된 막도 20W에서 중착된 막과 같은 경향을 나타내어 3시간 까지 흡수 계수가 증가하다 그 이상으로 열처리 하면 흡수 계수가 약간씩 감소 하였다. 흡수 계수는 결정화가 진행될수록 감소하는데 4W에서 중착된 막은 결정화 속도가 느려 흡수계수의 시간에 따른 감소율이 작은 것으로 사료된다. 또한 열처리 초기에 ESR(Electron Spin Resonance) spin density가 증가하였으며 이는 중착시 도입된 hydrogen이 열처리 초기에 outdiffusion되

며 이에 의해 dangling bond가 생성되어, film의 disorder가 증가하는 것으로 사료되며 이로 인해 열처리 초기에 흡수계수가 증가하는 것으로 사료된다.

그림 5는 0.4Torr, 50sccm, 10W, 300°C와 400°C에서 중착시킨 amorphous Si 막을 650°C에서 3시간 열처리 한 후의 X-ray 회절 분석 결과를 나타낸 것으로 300°C에서 중착시킨 막은 결정화가 진행되지 않았으나 400°C에서 중착시킨 막은 결정화가 진행되었음을 알 수 있다. 300°C 막은 결정화의 진행이 느려 2.1eV에서 측정한 UV 흡수계수가 열처리 전의  $6.25 \times 10^4 \text{ cm}^{-1}$ 에서 열처리 후의  $6.0 \times 10^4 \text{ cm}^{-1}$ 로 약간 감소한 반면 400°C에서 중착된 막은 열처리 전의  $5.9 \times 10^4 \text{ cm}^{-1}$ 에서 열처리 후의  $3.3 \times 10^4 \text{ cm}^{-1}$ 으로 감소량이 더 커졌다. 200°C에서 중착시킨 막은 열처리 후 막의 균열이 생겨 막이 peel up되었다. 따라서 중착 온도가 낮으면 결정화 속도가 빠르나 중착 온도가 너무 낮으면 막의 균열로 인해 실제 device에 용용될 수 없다.

그림 6은 0.4Torr, 10W, 400°C에서 total flow rate 을 50sccm에서 150sccm까지 변화시키며 중착된 비정질 Si 막을 650°C에서 1시간 열처리 한 후의 X-ray 회절 분석 결과를 나타낸 것으로 중착시 total flow rate가 50sccm인 비정질 Si 막은 아직 결정화가 진행되지 않았으며, 100sccm인 Si 막은 peak의 intensity가 150sccm인 시편보다 작은 것으로 미루어 보아 중착시 total flow rate가 증가할수록 결정화 속도가 증가함을 알 수 있다. UV 흡수 계수는 결정화가 진행됨에 따라 많은 결정화가 진행된 시편에서 더 작았다. 0.4Torr, 10W, 400°C, 150sccm의 조건에서 중착된 시편을 600°C에서 열처리하면 24 시간 만에 결정질 Si으로 전이하였다.

### 4. 결론

Ar으로 회석된 SiH<sub>4</sub> gas를 사용하여 PECVD에 의해 중착된 amorphous Si 막의 결정화 속도는 중착시의 온도, rf power, total flow rate등의 제조 조건에 따라 달라 지며 중착 온도가 증가할수록 결정화 속도가 감소하며, rf power가 감소할수록, 중착시의 flow rate이 감소할 수록 결정화 속도가 감소한다. 결정화가 진행됨에 따라 film 내에서 spin density가 감소하고 disorder가 감소함으로 인해 산란이 감소되어 UV 흡수계수는 감소한다.

### Reference

- Hiroyuki et al., SSDM 1991 Extended Abstract (1991) 577.
- A. Chiang et al., SSDM 1991 Extended Abstract (1991) 586.
- Fang Chen Luo et al., IEEE Trans. Electron Devices, ED-28(1981) 740.
- Ichiro Mizushima, Jpn.J.A.P. 12(1988) 2310

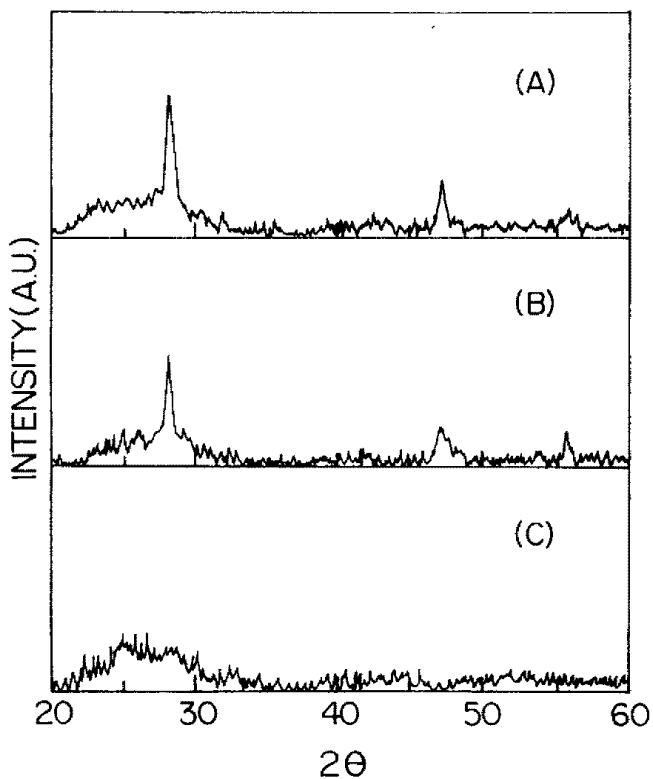


Fig.1 X-ray diffraction patterns for SPC Si films deposited at 400°C, 0.4 Torr, 50 sccm, various rf power and then annealed at 650°C for 24hr  
 (A)10W (B)20W (C)40W

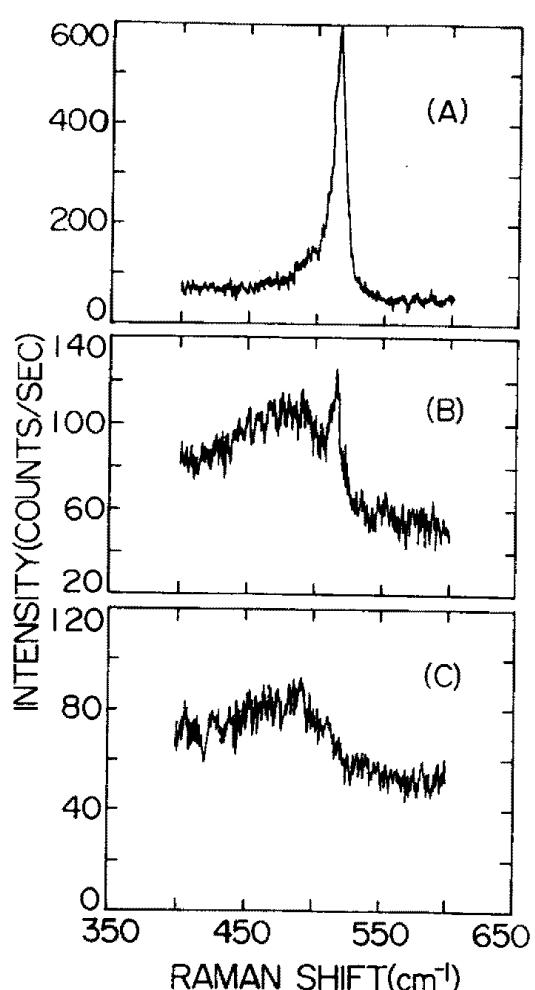


Fig.2 Raman spectra for SPC Si flims deposited at 400°C, 0.4Torr, 50sccm, various rf power and then annealed at 650°C for 10hr.  
 (A)10W (B)20W (C)40W

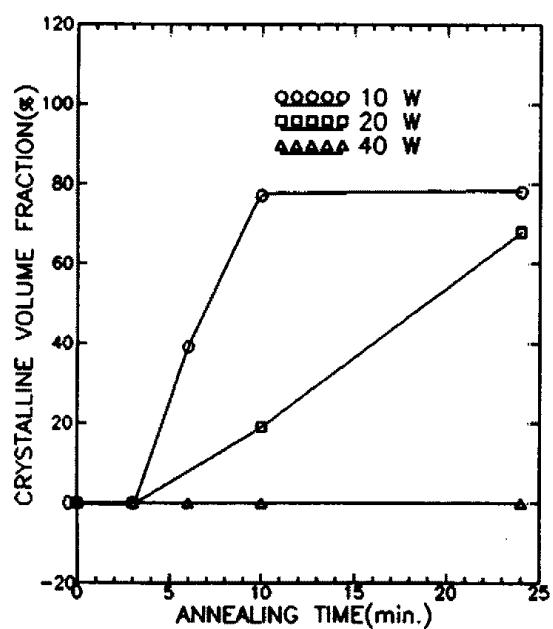


Fig.3 crystalline volume fractions for SPC Si films deposited with varying rf power at 400°C, 0.4Torr, 50sccm and then annealed at 650°C.

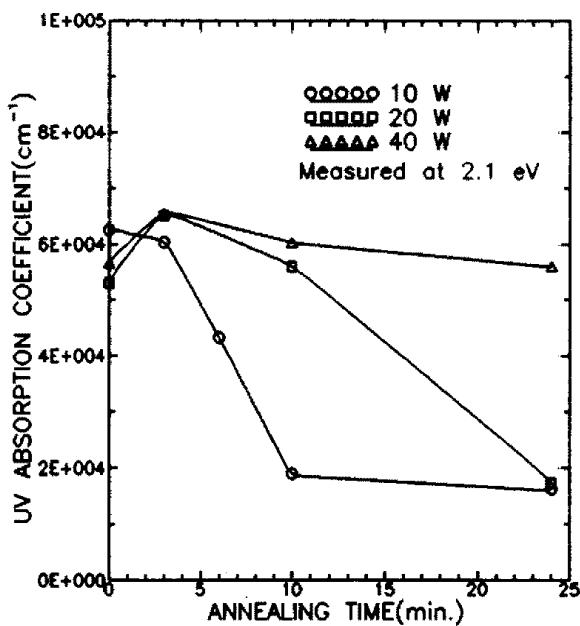


Fig.4 UV absorption coefficients for SPC Si films deposited with varying rf power at 400°C, 0.4Torr, 50sccm and then annealed at 650°C.

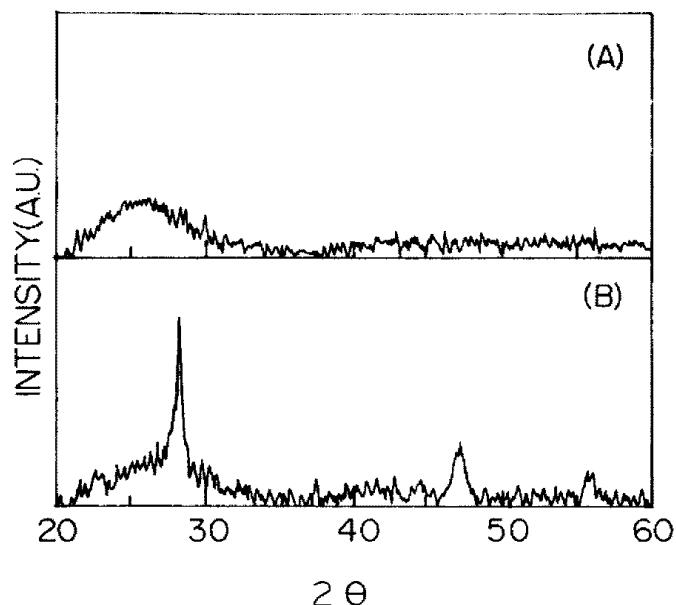


Fig.5 X-ray diffraction patterns for SPC Si films deposited at 10W, 0.4Torr, 50sccm, various temperature and then annealed at 650°C.  
(A)400°C (B)300°C

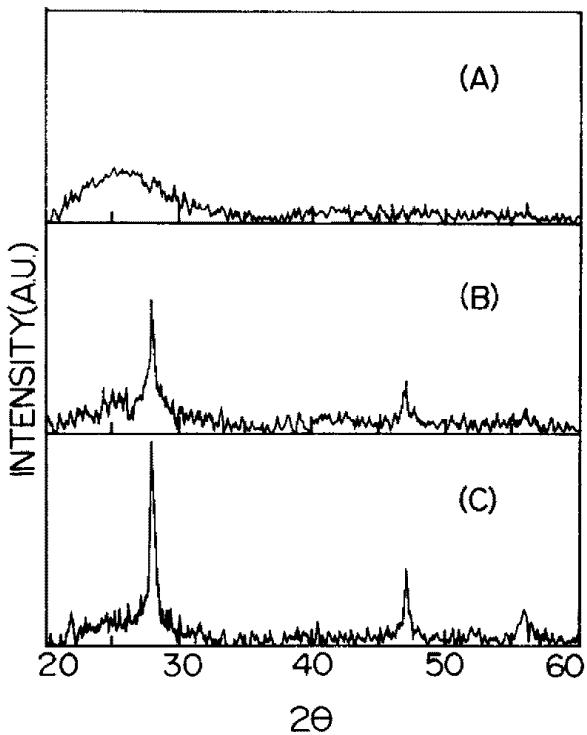


Fig.6 X-ray diffraction patterns for SPC Si films deposited at 400°C, 0.4Torr, 10W, various total flow rate and then annealed at 650°C for 1hr.  
(A)50sccm (B)100sccm (C)150sccm