

유도전동기의 고성능 구동을 위한 고신뢰성 제어시스템

김 상훈* 설 승기 박 민호
서울대학교 전기공학과

A Fault-Tolerant Control System for High Performance Induction Motor Drive

Sang-Hoon Kim Seung-Ki Sul Min-Ho Park
Dept. of Electrical Eng. Seoul Nat'l Univ.

Abstract

This paper describes a fault-tolerant control system for high performance induction motor drive. A new fault-tolerant scheme using three processor-based controllers is presented. The proposed scheme guarantees the high reliability and provides the flexibility of controllers utilization. Through the comparison of estimated reliability, it is verified that the proposed scheme gives higher reliability than TMR to the control system for induction motor drive.

1. 서론

예전부터 신뢰도는, 제어 시스템의 잘못으로 인한 결과가 전체 시스템에 치명적인 영향을 미치게 되거나 인간의 생명과 직결되는 곳, 즉 우주, 항공, 통신, 핵관련 분야 등에서 중요한 관심사였으나, 요즘에는 일반 산업분야에서도 제어 시스템의 역할이 중요해짐에 따라 그 신뢰성에 대한 관심이 높아지고 있다[1].

기존의 전력전자 분야에서의 연구 동향은 보다 효율적이고 안정한 제어기법의 개발이나 전력용 반도체의 효율적 사용 등 주로 시스템 성능 향상에 관한 것에 집중되어 왔음에 비해, 이러한 고성능 제어기법들을 구현하는 제어기의 신뢰성 향상에 관한 연구는 미비하였다. 제어기법이 점점 발전되고 복잡해짐에 따라, 그 알고리즘을 수행하는 제어기도 높은 신뢰성을 가져야 하는데, 이를 위하여 제어 시스템에 결함허용성(fault-tolerant) 기법을 제안하였다.

결함허용성 시스템(Fault-tolerant system)이란, 내부의 하드웨어의 결함이나 소프트웨어의 오류하에서도 맑은 일들을 올바르게 수행할 수 있는 능력을 지닌 시스템으로, 높은 신뢰성과 이용성, 안정성 등을 가지게 된다. 여러 결함허용성 기법 중 가장 대표적인 것은 중복의 하드웨어를 이용한 TMR(Triple Modular Redundancy) 시스템으로[2], 제어기의 이용이 효율적이지 못하고 신뢰도 향상에도 제한이 있다. 따라서, 보다 높은 신뢰성을 얻을 수 있는 결함허용성 기법이 요구된다.

이에 본 논문에서는, 높은 신뢰성이 요구되는 제철공정의 압연기와 전철의 전인전동기 구동에 사용되는 PWM GTO 인버터 제어 시스템을 위하여, 3개의 동일한 제어기를 사용한 결함허용성 기법으로써, 기존의 TMR보다 더 효율적이고, 더 높은 신뢰성을 얻을 수 있는 기법을 제안하고자 한다.

2. 결함허용성 기법의 비교

전체 시스템 구성도는 그림 1과 같이, 유도전동기, GTO 인버터, 입력센서와 결함허용성 제어기로 구성되어 있다.

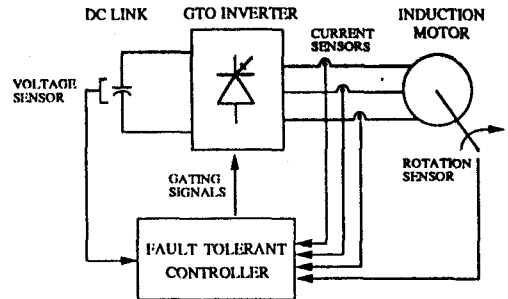


그림 1. 전체 시스템 구성도

위 시스템의 결함허용성 제어기로서 사용할 수 있는 TMR 시스템과 제안된 시스템의 구성도가 각각 그림 2, 3 이다.

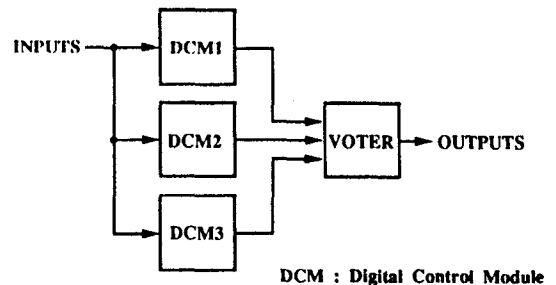


그림 2. TMR 시스템

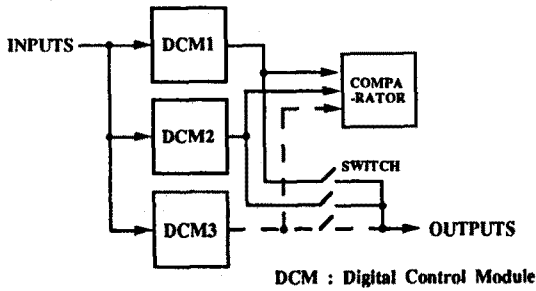


그림 3. 제안된 시스템

TMR 시스템에서는 3개의 똑같은 제어기로 하여금, 시스템 제어에 필요한 모든 알고리즘을 동시에 수행하도록 하여, 각각의 결과를 다수결(majority voting)함으로써 올바른 출력을 결정하도록 하는데 비해, 제안된 시스템에서는, 3개의 제어기 중 2개가 주(main)제어기로서, 시스템 제어에 필요한 제어 알고리즘을 동일하게 실행하여 필요한 결과를 제각기 내며, 나머지 하나는 보조(auxiliary)제어기로, 부수적인 알고리즘을 담당하게 된다. 주제어기들은 서로의 결과들을 상호 비교하여 그 값들이 일치하였을 경우에만 시스템 제어를 위한 신호를 출력하게 되고 불일치인 경우에는, 보조제어기로 하여금 주제어기가 수행하였던 제어 알고리즘을 실행시켜, 그 결과로써 어느것이 고장인가를 알아내도록 한다. 이 두 시스템을 비교하여 볼때, TMR 기법은 제어에 필요한 전체 알고리즘을 모든 제어기가 동시에 수행해야 하는데 비하여, 제안된 기법에서는 2개의 제어기만으로 제어 알고리즘을 수행하고, 나머지 하나의 제어기는 부수적인 알고리즘을 병행하여 수행시킬 수 있는데, 제어기의 이용률 면에서 제안된 기법이 더 효과적이라 할 수 있다.

3. 신뢰도 분석 및 비교

시스템에서의 결합허용성에 대한 효과를 분석하기 위해서는 보통 마르코프(Markov) 모델을 사용하는데, 이 모델을 적용하는데 사용된 가정은 다음과 같다[3].

- 가. 시스템은 보수되지 않는다.
- 나. 한 시점에서의 고장은 오직 한 지점에서만 일어난다.
- 다. 제어기는 λ 의 일정한 고장률을 갖는 지수 고장법칙에 따른다.

이에 따라 어느 시점 t에서 동작중인 한개의 제어기가 시점 $t+\Delta t$ 에서 고장일 확률은 (1)식의 좌변과 같이 주어진다.

$$1 - \exp(-\lambda\Delta t) \approx \lambda\Delta t \quad (1)$$

또한 좌변은, Δt 를 매우 작은 값으로 하고, 테일러식을 이용하면 (1)의 우변으로 근사화 할 수 있다. 따라서, Δt 시간내에 한개의 제어기에서 고장이 발생할 확률은 $\lambda\Delta t$ 라 할 수 있다. 이를 사용하여 제안된 시스템에 대한 마르코프 모델을 구하면 그림 4와 같고, 이것으로부터 상태방정식을 구하면 (2)식과 같이 나타낼 수 있다.

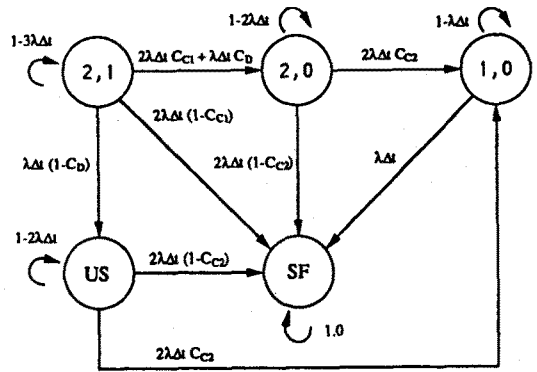


그림 4. 시스템의 마르코프 모델

- (2,1) : 두개의 제어기와 보조제어기가 고장이 없는 상태.
- (2,0) : 보조제어기가 고장인 제어기와 교체된 상태.
- (1,0) : 하나의 제어기가 제어를 담당하고 있는 상태
- US : 보조제어기의 고장을 감지하지 못한 상태
- SF : 제어 시스템이 정지된 상태
- C_{C1} : (2,1)에서 (2,0)로의 고장 처리 요소
- C_{C2} : (2,0)나, US에서 (1,0)로의 고장 처리 요소
- C_D : 보조제어기의 고장 감지 요소

$$P(t+\Delta t) = A \cdot P(t) \quad (2)$$

$P(t+\Delta t)$: $t+\Delta t$ 시점에서 확률 상태벡터
 $P(t)$: t 시점에서 확률 상태벡터
 A : 전이 행렬

$$P(t+\Delta t) = \begin{bmatrix} P_{21}(t+\Delta t) \\ P_{20}(t+\Delta t) \\ P_{US}(t+\Delta t) \\ P_{10}(t+\Delta t) \\ P_{SF}(t+\Delta t) \end{bmatrix} \quad P(t) = \begin{bmatrix} P_{21}(t) \\ P_{20}(t) \\ P_{US}(t) \\ P_{10}(t) \\ P_{SF}(t) \end{bmatrix}$$

$$A = \begin{bmatrix} 1 - 3\lambda\Delta t & 0 & 0 & 0 & 0 \\ \lambda\Delta t(2C_{C1} + C_D) & 1 - 2\lambda\Delta t & 0 & 0 & 0 \\ \lambda\Delta t(1 - C_D) & 0 & 0 & 1 - 2\lambda\Delta t & 0 \\ 0 & 2\lambda\Delta t C_{C2} & 1 - \lambda\Delta t & 2\lambda\Delta t C_{C2} & 0 \\ 2\lambda\Delta t(1 - C_{C1}) & 2\lambda\Delta t(1 - C_{C2}) & \lambda\Delta t & 2\lambda\Delta t(1 - C_{C2}) & 1 \end{bmatrix}$$

$$\begin{aligned} P_{21}(t) &= \exp(-3\lambda\Delta t) \\ P_{20}(t) &= (2C_{C1} + C_D) \cdot [\exp(-2\lambda\Delta t) - \exp(-3\lambda\Delta t)] \\ P_{US}(t) &= (1 - C_D) \cdot [\exp(-2\lambda\Delta t) - \exp(-3\lambda\Delta t)] \\ P_{10}(t) &= C_{C2} \cdot (2C_{C1} + 1) \cdot [\exp(-\lambda\Delta t) - 2 \exp(-2\lambda\Delta t) \\ &\quad + \exp(-3\lambda\Delta t)] \end{aligned}$$

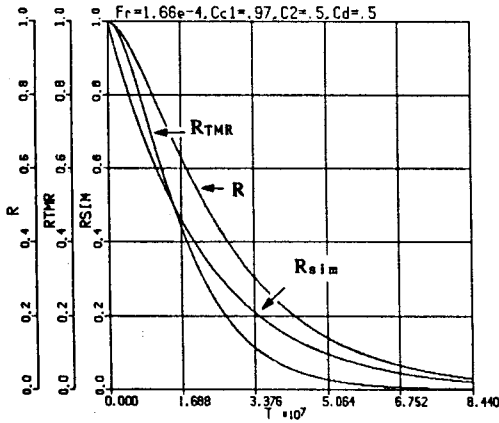
첫 식들에서 C_{C1}, C_{C2} 는 하나의 고장을 적절히 처리할 확률을 나타내는 요소이다. 신뢰도는 시스템이 (2,1) 또는 (2,0), (1,0), US 상태에 있을 확률이므로, 신뢰도 $R(t)$ 는

$$R(t) = P_{21}(t) + P_{20}(t) + P_{10}(t) + P_{US}(t) \quad (3)$$

가 된다. 동일한 방법으로 TMR 시스템의 신뢰도 $R_{TMR}(t)$ 를 구하면 (4)식과 같다[3].

$$R_{TMR}(t) = 3 \cdot \exp(-2\lambda\Delta t) - 2 \cdot \exp(-3\lambda\Delta t) \quad (4)$$

신뢰도를 구하는데 있어서 TMR 시스템의 voter와 제안한 시스템의 비교기는 이상적이라 가정한다. 그림 4는 각 시스템들의 신뢰도를 나타낸다. 제어기의 고장률 λ 는 $1.66(고장/10^4 \text{시간})$ 으로, MIL-HDBK-217E을 이용하여 구하였다.[5]



R_{sim} : 단일 제어기 시스템의 신뢰도
 R_{TMR} : TMR 시스템의 신뢰도
 R : 제안된 시스템의 신뢰도

그림 4. 신뢰도 비교

그림 4를 통하여, 3개의 동일한 제어기를 사용한 시스템의 결합 허용 기법으로써, 제안된 기법은 TMR 보다 더욱 신뢰도를 향상시킬 수 있음을 알 수 있고, 오히려 TMR 시스템은 일정시간 후에는 단일 제어기 시스템보다 더 낮은 신뢰도를 갖게 됨을 알 수 있다.

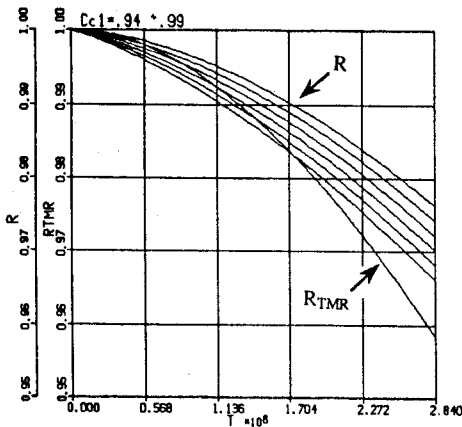


그림 5. 여러 고장처리요소 값에 대한 신뢰도

그림 5는 여러 C_{c1} 의 값에 대한 신뢰도의 변동을 나타내는 것으로, 시스템의 신뢰도는 (2,1)상태에서 고장인 제어기를 적절히 처리하여 (2,0)상태로 전이될 확률에 영향을 받는다는 것을 알 수 있다.

3. 결합허용성 시스템의 구성과 제어기법

제안된 결합허용성 제어시스템은 그림 6과 같이, 3개의 제어기와 하나의 공유(Common) 보드로 구성되어 있다. 각 제어기들은 유도기 운전을 위해 필요로 하는 제어를 단독으로 감당할 능력이 있다. 각각의 제어기들은 CPU로서 내부 4K워드 EPROM과 256워드 RAM이 내장된 16비트 DSP(TMS320E14)와 12비트 A/D 컨버터, 아날로그 입력 처리부분과 D/A 컨버터를 확충숏등으로 이루어져 있고, 공유보드는 비교기, 공유메모리로서 $1k \times 8$ 비트의 Quad-port RAM과 게이트 펄스를 발생시키는 부분으로 구성되어 있다. 비교기는 EPLD를 사용하여 하드웨어로 구현하였다.

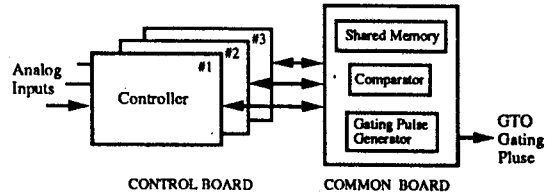


그림 6. 결합허용성 시스템의 구성

유도전동기의 PWM 제어를 위해서 벡터제어기법을 이용하였으며, 이를 위한 전류제어기법으로 공간벡터법을 사용하였다. 올바른 제어를 위해서, 제어기는 알고리즘 실행에 필요한 시스템 입력정보들을 정확히 받아야 하고, 또한 인버터 게이팅을 정확한 시점에 출력하여야 한다. 이를 위한 결합허용 제어기법은 다음과 같다.

제어모드는 크게 결합허용성 모드와 결합감지 모드, 단일모드로 나눌 수 있다. 결합허용성 모드일 경우, 주제어기 1,2는 유도전동기 제어를 위한 알고리즘을 수행하며, 보조제어기 3은 GTO 소자의 고장과 과전류 검출, 공유메모리 고장검색 그리고 센서 이상유무를 판단하는 알고리즘을 수행하게 된다.

(1) 결합허용성 모드

고장 판단을 위한 비교는 2시점에서 실행하게 되는데, 각 제어기가 아날로그 입력을 받았을 경우와 계산 결과에 의한 최종 출력값을 내보낼 경우에 실시하게 된다.

① 아날로그 입력에 대한 비교 : 각 샘플링 시점에서 모든 제어기들은 필요한 입력값(i_a, i_b, i_c, V_{dc})을 받아들여진다. 그후 주제어기들은 비교기를 통하여 서로의 입력값들을 비교하게 되는데, 이 값들이 일치하지 않을 경우에는 보조제어기의 값과 비교하여 올바른 값을 취한다. 이때 보조제어기는 센서와 각 제어기의 A/D변환부분의 이상여부를 판단하게 된다.

② 출력값에 대한 비교 : 주제어기들은 인버터 게이팅 신호 즉, GTO 소자들의 턴 온,오프 시점을 각각 계산하게 되는데, 이 값들 또한 비교대상이 된다. 보조제어기는 이들의 비교 결과를 받아서, 불일치인 경우에는, 자신의 작업을 중단하고, 그대신 주제어기가 수행하였던 제어 알고리즘을 실행하여, 그 결과로써 주제어기중 어느것이 고장인가를 알아내게

된다. 제어기의 고장은 영구적인 경우보다는 순시적인 경우가 많으므로[6], 보조제어기가 알고리즘을 실행하는 동안 주제어기들도 다시 한번 동일한 알고리즘을 실행하여, 그 결과를 가지고 영구적인 고장과 순시적인 것을 구분하는 재시도(retry) 기법을 사용한다.

(2) 결합감지 모드

순시적 고장인 경우에는 다시 결합허용성 모드에서 동작을 하게되며, 영구적인 것인 경우에, 예를들어 제어기 2가 고장이라면 그 주제어기를 격리시키고, 보조제어기 3가 주제어기의 역할을 맡게 된다. 따라서, 제어 시스템은 제어기 1,3 둘이 서로의 결과를 비교하는 결합감지 모드로 전환된다. 이때 제어기들은 보조제어기가 수행하는 역할 중에서 필요한 부분과 제어 알고리즘을 병행하여 수행하도록한다. 이 모드에서는 비교의 결과가 불일치인 경우에, 고장인 제어기를 알아낼 수 없으므로, 시스템 제어를 안전하게 증지시킨다. 그러나, 위와 같이 출력값을 비교하는 기법 이외에, 일정 시간마다 자기 시스템의 상태를 공유메모리를 통하여 서로에게 알리도록 하여, 각 제어기의 상태를 감시하도록 하고 있다. 이를 통하여, 어느 하나가 고장일이 확인되면 단일 모드로 전환된다.

(3) 단일 모드

이 모드에서는 한개의 제어기만으로 모든 제어를 담당하게 된다.

위의 기법 이외에, 각 제어기들은 상호 시스템의 watch dog timer의 overflow를 점검한다.

4. 결론

유도전동기 구동용 제어기의 신뢰성 향상을 위한 결합허용성 제어 시스템을 제안하였다. 신뢰도 비교를 통해, 동일 갯수의 제어기를 이용한 결합허용성 기법으로서, 제안된 기법이 TMR 보다 더 높은 신뢰도를 얻을 수 있었고, 또한 보다 효율적인 제어기의 이용이 가능함을 알 수 있었다. 현재, 제안된 기법의 타당성을 검증하기 위한 실험이 진행 중에 있다.

Reference

- [1] A. Avziennis. "Fault-Tolerance : The Survival Attribute of Digital Systems." Proc. IEEE, Vol.66, Oct. 1978.
- [2] P. K. Chande. et.al. "Modular TMR Multiprocessor system" IEEE Trans. Ind. Electron., Vol.36, No.1, Feb. 1989.
- [3] B. W. Johnson, *Design and Analysis of Fault Tolerant Digital Systems*. Addison-Wesley Publishing Company, Inc. pp. 199-214. 1989.
- [4] H. Broeck et.al. "Analysis and Realization of a Pulsewidth Modular Based on Voltage Space Vectors" IEEE Trans. Ind. App., Vol.24, No. 1, Jan./Feb. 1988.

- [5] Reliability Prediction of Electronic Equipment, MIL-HDBK-217E, 1984.
- [6] J. Sosnowski "Transient Fault Tolerance in Micro-processor Controllers" Proc. the 1st European Workshop on Fault Diagonastics, Vol.1, Aug. 1986.