

SPICE를 이용한 GTO의 단일 운전과 스너버의 영향

김 윤호, 윤 병도, 이 장선
 중앙대학교 전기공학과

Single Operation of GTO's and Effect of Snubber Using SPICE

Yoon-Ho Kim, Byung-Do Yoon, Jang-Sun Lee^o
 Dept. of Electrical Eng. Chung-Ang University

Abstract

A gate-turn-off thyristor (GTO) that has a function of self-commutation is a device that can be turned on like a thyristor with a single pulse of gate current and turned-off by injecting a negative gate current pulse.

GTOs have been in existence almost from the beginning of thyristor era, recently are these devices being developed with large power-handling capabilities and improved performance, and they are gaining popularity in conversion equipment.

In this paper, the effects of internal parameters of GTO model using a circuit containing two transistors and three resistors the switching operation and the turn-off snubber characteristics is investigated using SPICE program.

I. 서론

최근 전력용 반도체 소자는 설계 및 제작 기술의 발달과 고전압, 대용량화, 고속화도 전력 변환 분야에서 많은 발전을 가져왔다. 그 중 GTO(Gate Turn Off thyristor)는 자기소호 기능을 가진 소자로서 소자의 대용량화와 함께 무정전 전원이나 일반 가변속 전동기에 적용되어 장치의 효율 향상이나 소형화에 기여하였고 차량용 인버터나 전기 철도용 컨버터나 인버터에 많이 이용되고있다.

본 논문에서는 SPICE를 이용하여 간략화된 2개의 트랜지스터와 3개의 저항(2T-3R)으로 구성된 GTO 모델을 이용하여 내부 파라미터의 변화에 대해서 고찰하고 또한 턴-오프 스너버가 수거시의 특성에 대해서도 고찰하였다. 시뮬레이션한 GTO의 특성에 적합한 Gate의 전압, 전류, 스위칭 시간등의 특성을 분석하고 이 특성에 적합한 Gate 드라이브 회로를 설계하였다.

II. 이론적 고찰

2-1. GTO의 모델링

전력전자 회로에 있어서 가장 중요한 점은 소자들의 정적, 동적인 동작을 넓은 범위에서 정확히 나타낼수 있는 전기적 모델의 개발이다. GTO의 턴-온은 게이트에 양의 전류 펄스를 인가함으로써 시작되고 신속히 턴-온상태에이르게하기 위해서는 상당히 큰 초기 전류 펄스와 고속 상승시간을 갖는 게이트 전류를 필요로한다. 턴-오프는 게이트에 음의 전압을 인가함으로써 얻어지고 음의 게이트 전류는 게이트 회로의 인덕턴스와 적용된 게이트 회로 전압에 의해 상승비율이 결정된다. 본 논문에서는 이러한 특성을 갖는 GTO 모델을 이용하여 SPICE 시뮬레이션을 행하였다. 그림 2-1은 본 논문에서 이용한 GTO 모델을 나타낸다.

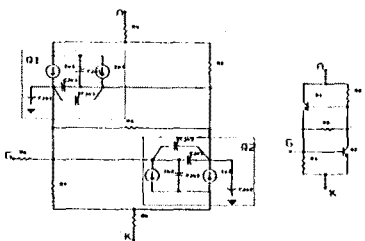


그림 2-1. GTO의 2T-3R 모델

2-2. 모델 파라미터 설정

그림 2-1의 모델에서 볼수있는 바와같이 GTO 모델에는 3개의 저항 R1, R2, R3와 2개의 트랜지스터로 구성되어있다. 여기에서 R1은 (에노드 단락)저항을 나타내며 R2는 GTO의 유지전류에, R3는 항복전압에 영향을 미치는 파라미터이다. 본 논문에서는 모델 내부의 각 트랜지스터는 Ebers-Moll 모델을 활용하여 SPICE 시뮬레이션을 행하였다.

2-2-1. 송전포화전류 I_S 와 최대전류증폭률 β_F, β_R 의 설정
 균일한 바이어스 트랜지스터에 있어서 에미터 전류 I_E 와 컬렉터 전류 I_C 는 아래와 같이 나타낼수있다.

$$I_E = -A_E \left[\frac{qD_n \cdot n_p}{L_n} \coth \left[\frac{W_B}{L_n} \right] + \frac{qD_p \cdot P_n E}{L_p E} \coth \left[\frac{W_E}{L_p E} \right] \right] \left[e^{qV_{BE}/kT} - 1 \right] + A_E \left[\frac{qD_n n_p}{L_n} \operatorname{cosech} \left[\frac{W_B}{L_n} \right] \right] \left[e^{qV_{BC}/kT} - 1 \right] \quad (1)$$

$$I_C = + \left[A_E \frac{qD_n n_p}{L_n} \operatorname{cosech} \left[\frac{W_B}{L_n} \right] \right] \left[e^{qV_{BE}/kT} - 1 \right] - A_E \left[\frac{qD_n \cdot n_p}{L_n} \coth \left[\frac{W_B}{L_n} \right] + \frac{qD_p \cdot P_n C}{L_p C} \coth \left[\frac{W_C}{L_p C} \right] \right] \left[e^{qV_{BC}/kT} - 1 \right] \quad (2)$$

$$I_E = -a_{11} \left[e^{qV_{BE}/kT} - 1 \right] + a_{12} \left[e^{qV_{BC}/kT} - 1 \right] \quad (3)$$

$$I_C = a_{21} \left[e^{qV_{BE}/kT} - 1 \right] - a_{22} \left[e^{qV_{BC}/kT} - 1 \right] \quad (4)$$

(1)-(4)식의 상호 관계에 있어서 계수 $a_{11}, a_{12}, a_{21}, a_{22}$ 를 다음과 같이 구할수 있으며 내장 TR 모델의 순, 역방향 최대 전류 증폭율과 전송포화 전류는 다음과 같이 구하여진다.

$$\alpha_F = \frac{a_{12}}{a_{11}} \quad \beta_F = \frac{a_{12}}{a_{11} - a_{12}} \quad (5)$$

$$\alpha_R = \frac{a_{12}}{a_{22}} \quad \beta_R = \frac{a_{12}}{a_{22} - a_{12}} \quad (6)$$

$$I_S = a_{12} - a_{21} \quad (7)$$

2-2-2. R1, R2, R3의 설정

각 저항치에따라 특성이 대폭 변화하며 시뮬레이션에 사용되는 R1, R2, R3의 값은 데이터 시트를 이용하여 값을 선정할수 있다.

이상과 같이 기본적인 모델 파라미터를 선정할수있다.

2-3. GTO 운전을 위한 스너버

전력용 반도체의 적용에 있어서의 신뢰도는 스트레스 경감을 위한 회로 기술에 달려있다. 회로 설계에 있어서 이용될수 있는 방법은 스너버, 부하변화, 전압 클램프, 스트레스 경감회로를 포함한 추가적인 회로 등을 들수있다.

전력용 반도체에 적용된 스너버 기능을 요약하면,

- 과전류 제어
 - 전압 전류 상승률 제어
 - 2차 항복
- 등이다.

GTO 회로설계에 사용된 스너버 회로에는 R-C-D 스너버를 사용하였다. 여기에서 다이오드는 턴-오프시 전력손실을 줄이기 위해 보통 고속 다이오드를 사용하고 Cs의 값은 일반적으로 다음과 같이 결정된다.

$$C_s > \frac{I_{LOAD}}{(dv/dt)} \quad R_s < \frac{GTO의\ 최소\ On\ 시간}{5 \cdot C_s} \quad (8)$$

이때 전력 손실은 다음과 같이 주어진다.

$$W_s = 1/2 \cdot C_o \cdot V^2 \cdot f \quad (9)$$

2-3. 스위칭 동작의 분석

GTO의 스위칭 특성은 다음의 4구간으로 구분할 수 있고 그림 2-2는 각 구간의 동작 파형을 나타낸 것이다.

- (1) 턴-온 구간
적절한 크기의 초기전류펄스와 고속상승시간을 갖는 게이트전류를 공급하면 턴-온 시간이 단축된다. 이때 di/dt 내량을 고려하여야 한다.
- (2) 온 구간
GTO의 도통저항은 트랜지스터보다 작아서 턴-온후 에노드 전류가 유지전류 이상이되면 정태관작용에 의해 턴-온 게이트 펄스를 제거한후에도 온상태가 유지된다.
- (3) 턴-오프 구간
하강시간 직전에 발생하는 전류 집중은 에노드-케소오드 간에 발생하는 스파이크 전압과 함께 안정동작영역을 결정하는 중요한 요인이 된다.
- (4) 오프 구간
GTO는 SCR과 비슷한 케소드-에미터 단락구조를 가지므로 dv/dt에 의한 원하지 않는 재점화를 발생하기 쉬워 오프상태에서는 내압이나 dv/dt 내량을 향상시키기 위해 게이트-케소오드 간에 역 바이어스를 인가하거나 저항을 접속한다.

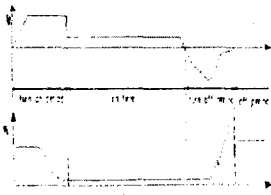


그림 2-2. GTO의 스위칭 파형

2-4. SPICE 시뮬레이션 회로도

그림 2-3은 본 논문에서 사용한 시뮬레이션 회로도를 나타낸다. 그림에서 Lk는 Common source 인덕턴스를 나타내고 La는 회로 인덕턴스로서 전선에 존재하는 기생 인덕턴스를 삽입하여 시뮬레이션의 정확도를 기하였다.

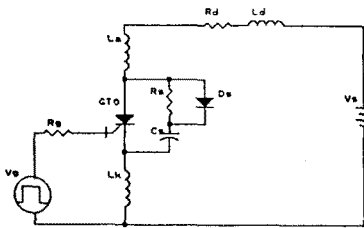


그림 2-3. 스너버를 포함한 시뮬레이션 회로도

III. 시뮬레이션 결과 분석

GTO는 게이트 바이어스만을 반전시킴으로써 온상태에서 오프상태로 할수있는 소자이다. 따라서 본 논문에서는 그림 2-1의 2T-3R GTO 모델을 적용하여 내부 파라메타 변화시 각각의 스위칭 특성을 시뮬레이션 하였다. 또한 스너버가 없는 경우와 스너버 추가시의 경우 각각의 스위칭 특성을 SPICE 프로그램에 적용하여 시뮬레이션 하였다.

3-1. 내부 파라메타 변화시의 시뮬레이션 결과 분석

(1) 게이트 저항 Rg

게이트 저항 Rg가 스위칭 시간에 미치는 영향을 그림 3-1에서 보여준다. Rg가 증가함에 따라 에노드 전류의 상승, 하강 시간과 전력손실은 증가한다. 이는 Rg가 증가함에 따라 상승, 하강 시간에대한 시정수가 증가한다는 사실로 설명될수있다. 또한 Rg가 어느정도 증가했을때 턴-온은 가능하나 턴-오프가 되지 않는 영역이 나타남을 알수있다. 이는 턴-오프시 필요한 게이트 전류가 턴-온시 필요한 게이트전류보다 더욱 크기 때문에 설명될수있다. 따라서 게이트 저항 Rg는 과도상태의 스위칭 동작에 영향을 미치는 중요한 파라메타 중에 하나임을 알수있다.

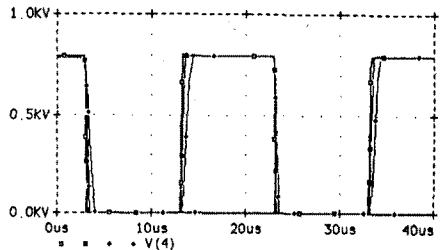


그림 3-1. a) Rg 변화시 에노드 전압파형

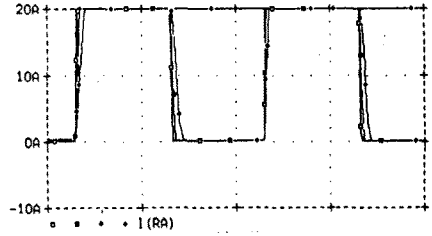


그림 3-1. b) Rg 변화시 에노드 전류파형

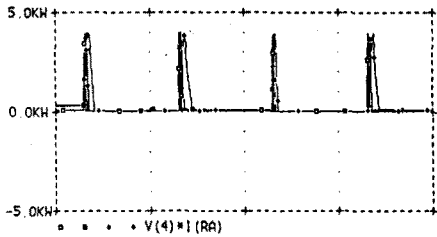


그림 3-1. c) Rg 변화시 전력손실파형

(2) 에노드 저항 RA
그림 3-2는 RA 증가시 스위칭 파형과 전력손실을 보여준다. Rg의 경우와는 달리 RA 증가시 과도 상태의 전력손실은 변화가 없지만 정상상태의 전력손실은 크게 증가함을 알수있다. 따라서 에노드 저항은 정상상태의 스위칭 동작에 영향을 미치는 하나의 파라메타임을 알수있다.

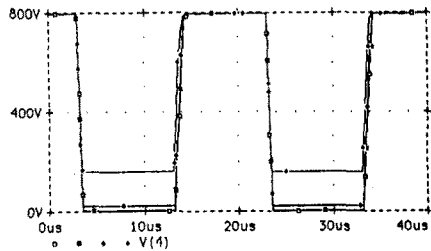


그림 3-2. a) RA 변화시 에노드 전압파형

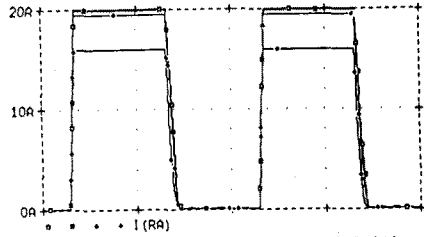


그림 3-2. b) RA 변화시 에노드 전류파형

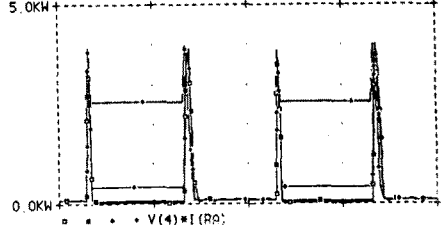


그림 3-2. c) RA 변화시 전력손실파형

(3) 캐스드 저항 R_K
 캐스드 저항 R_K 가 증가함에 따라 상승시간과 턴-온시의 전력 손실은 증가하고, 하강시간과 턴-오프시의 전력손실은 감소함을 알 수 있었다. 이는 GTO의 캐스드저항이 커짐에 따라 충분히 도통상태에 이르지 못하기 때문이고 도통상태에서도 충분히 에너지를 전달할 수 없다는 사실로 설명될 수 있다. 따라서 캐스드 저항은 정상상태의 스위칭 동작에 영향을 미치는 하나의 파라메타임을 알 수 있다.

(4) 에노드 인덕턴스 L_A
 에노드 인덕턴스 L_A 변화시 턴-온시 상승시간과 턴-오프시 하강시간에 영향을 미치지 못하나 어느정도 커지면 진동이 일어남을 알 수 있었다.

(5) 캐스드 인덕턴스 L_K
 캐스드 인덕턴스 L_K 가 증가함에 따라 턴-온, 턴-오프시의 상승, 하강시간이 길어져 전력손실이 증가함을 알 수 있다. 따라서 L_K 는 과도상태의 스위칭 동작에 영향을 주는 하나의 파라메타임을 알 수 있다.

(6) 게이트-캐스드 저항 R_I
 게이트-캐스드 저항 R_I 은 GTO의 턴-온과 턴-오프를 결정하는 파라메타로 턴-온, 턴-오프시의 상승, 하강시간과 스위칭시 전력손실에는 영향을 미치지 못하는 파라메타로써 기준치를 중심으로한 일정범위에서는 R_I 이 작을 경우 스위칭 되지 않음을 알 수 있었다.

(7) 유지전류 저항 R_2
 일반적인 경우 유지전류 저항 R_2 는 일정한 값을 갖고 GTO의 도통시 유지전류를 결정하는 파라메타로써 작용하며 게이트 전류를 줄일 경우 유지전류로 스위칭을 행하나 만일 R_2 의 값이 너무 작을 경우 게이트 전류가 가해지지 않는 상태에서도 턴-오프됨을 알 수 있고 일정범위내에서의 상승, 하강시간에는 거의 영향을 미치지 않는 파라메타임을 그림 3-3에서 알 수 있다.

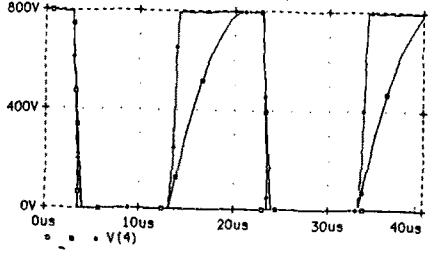


그림 3-3. a) R_2 변화시 에노드 전압파형

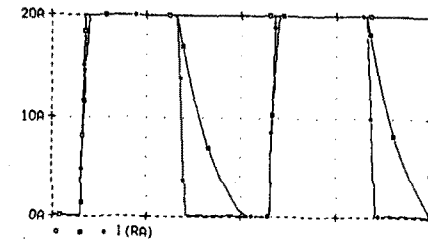


그림 3-3. b) R_2 변화시 에노드 전류파형

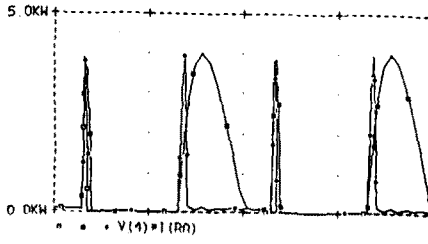


그림 3-3. c) R_2 변화시 전력손실파형

(8) 항복전압 저항 R_3
 항복전압 저항 R_3 는 턴-온, 턴-오프시의 상승, 하강시간에는 거의 영향을 미치지 않으나 R_3 의 어느값 이하로 될 때는 GTO가 항복현상을 일으켜서 게이트 필스에 관계없이 항상 도통상태가 되는 것을 알 수 있었다.

(9) TR 내부 베이스-컬렉터 커패시턴스 C_{JC}
 그림 3-4는 베이스-컬렉터 커패시턴스 C_{JC} 변화시의 전압, 전류, 전력손실의 파형이다. TR 내부 베이스-컬렉터 커패시턴스 C_{JC} 의 값이 커짐에 따라 상승, 하강시간이 길어져 전력손실이 증가함을 알 수 있고 C_{JC} 의 값이 상당히 커질 경우 스위칭 횟수가 늘어 날수록 시간이 지연되어 스위칭을 하지 못함을 알 수 있다. 이는 스위칭 주파수에 최대 스위칭 주파수가 영향을 미치는 것을 의미한다. 따라서 C_{JC} 는 과도상태의 스위칭 동작에 영향을 주는 하나의 파라메타임을 알 수 있다.

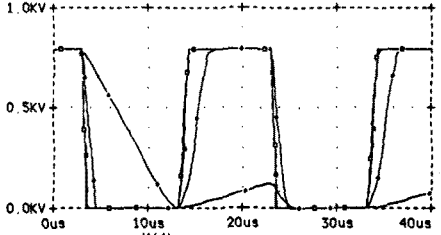


그림 3-4. a) C_{JC} 변화시 에노드 전압파형

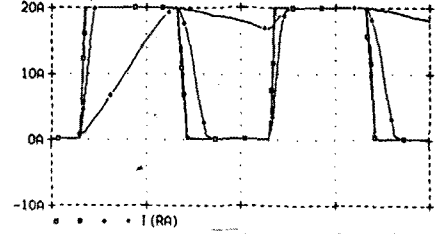


그림 3-4. b) C_{JC} 변화시 에노드 전류파형

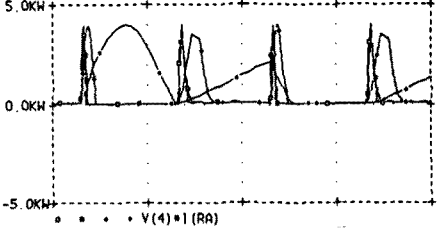


그림 3-4. c) C_{JC} 변화시 전력손실파형

(10) TR 내부 베이스-에미터 커패시턴스 C_{JE}
 TR 내부 베이스-에미터 커패시턴스 C_{JE} 값의 변화에 대해 턴-온, 턴-오프시의 상승, 하강시간에 영향이 없고 전력손실 또한 영향이 없어 C_{JE} 는 과도상태와 정상상태의 스위칭 동작에 영향을 미치지 않는 파라메타임을 알 수 있고 또한 C_{JE} 의 값이 상당히 커질 경우 스위칭 횟수가 늘어 날수록 시간이 지연되어 스위칭을 하지 못함을 알 수 있다. 이는 스위칭 주파수에 최대 스위칭 주파수가 영향을 미치는 것을 의미한다.

(11) TR 내부 베이스-소스 커패시턴스 C_{JS}
 TR 내부 베이스-소스 커패시턴스 C_{JS} 의 값이 변화에 대해 턴-온, 턴-오프시의 상승, 하강시간에 영향이 없고 전력손실 또한 영향이 없어 C_{JS} 는 과도상태와 정상상태의 스위칭 동작에 영향을 미치지 않는 파라메타임을 알 수 있고 또한 C_{JS} 의 값이 상당히 커질 경우 스위칭 횟수가 늘어 날수록 시간이 지연되어 스위칭을 하지 못함을 알 수 있다. 이는 스위칭 주파수에 최대 스위칭 주파수가 영향을 미치는 것을 의미한다.

(12) TR 내부 커패시턴스 X_{CJC}
 X_{CJC} 는 TR의 내부 베이스로부터 연결된 베이스-컬렉터간 커패시턴스로 파라메타의 변화에 따라 턴-온, 턴-오프시의 상승, 하강시간과 전력손실에 영향을 주지 못하는 파라메타임을 알 수 있었다.

3-2. 스너버 추가시의 시뮬레이션 결과분석
 (1) R-C-D 스너버 추가시
 R-C-D 스너버 추가시 스너버가 없을 때에 비해 턴-오프시 전압파형의 상승시간이 길어져 dv/dt 가 제어되어 턴-온시의 전력손실은 증가하나 턴-오프시에 전력손실이 감소됨을 그림 3-5에서 알 수 있다.

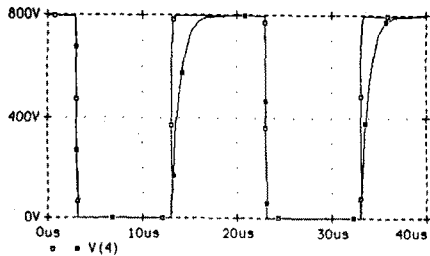


그림 3-5. a) 스너버 추가시 에노드 전압파형

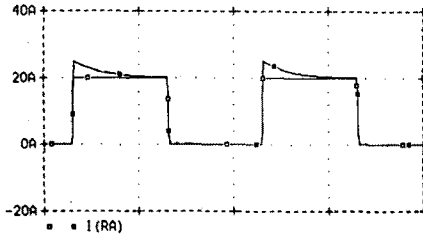


그림 3-5. b) 스너버 추가시 에노드 전류파형

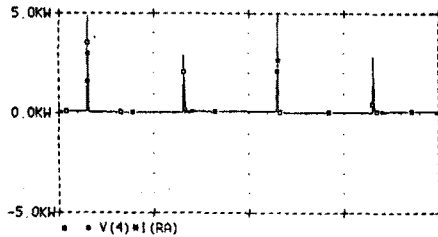


그림 3-5. c) 스너버 추가시 전력손실파형

(2) 스너버 커패시턴스 C_s
스너버 커패시턴스 C_s 가 일정한 값보다 작아질때 전압파형의 상승시간이 빨라져 턴-오프시의 전력손실은 증가하나 턴-온시의 전력손실은 감소됨을 알수있었다.

IV. Gate 구동회로의 설계

본 논문의 시뮬레이션 결과를 입증하기 위한 실험을 위해 Gate 구동회로의 설계가 중요하다. 대용량에 적합하고 안정된 동작특성을 얻기위해 2전원 방식의 채택하였고 입력의 절연을 위해 내절연성이 좋은 포도 커플러를 사용하였다.

GTO는 턴-온시에 소자의 최소 Gate 전류보다 보통 2-3배 정도 큰 Gate 전류를 흘려주어야 하고 턴-오프시에 Gate 전류의 피크치가 적어도 에노드전류의 1/3 - 1/5 이 되게 해야 한다. 그림 4에서 트랜지스터에 입력이 가해지면 트랜지스터가 도통 되어 컨덴서에 전하를 충전하고 저항에 의해 결정되는 GTO의 도통전류가 흐르게 되며, 트랜지스터가 오프되는 시점에서 펄스를 검출하고 그 신호가 SCR의 게이트 펄스로 인가되어 SCR이 도통됨과 동시에 컨덴서에 충전된 전하의 입력 전압이 역방향으로 GTO에 걸리어 턴-오프 전류가 흐르게된다.

V. 실험 결과

본 실험에서는 내부적으로 변화가 용이한 몇개의 파라메타에 대해서 실제 구동회로를 구성하여 GTO의 스위칭 특성과 스너버의 영향에 관해 실험하였다. 실제 사용된 GTO는 1200V, 20A 정격의 GFT20B이다.

그림 5-1은 에노드-캐소드 전압파형으로서 스너버를 추가했을 때 시뮬레이션 결과에서 예측된 바와 같이 턴-오프시 전압의 상승시간이 제어됨을 알수있고 그림 5-2는 스너버 커패시턴스 C_s 값을 변화하였을때의 에노드-캐소드 전압파형으로 C_s 값이 커질때 턴-오프시 전압의 상승시간이 제어됨을 볼 수있다. 그림 5-3은 에노드 저항 R_A 값이 증가했을때의 에노드-캐소드 전압파형으로 정상상태의 스위칭손실이 증가함을 알수있다.

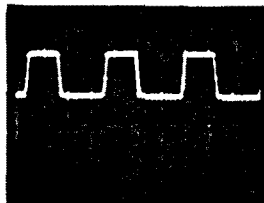


그림 5-1. a) 스너버가 포함되지 않은 에노드-캐소드전압

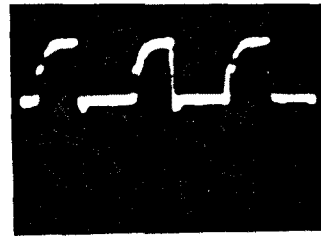


그림 5-1. b) 스너버가 포함된 에노드-캐소드전압(0.2uF)

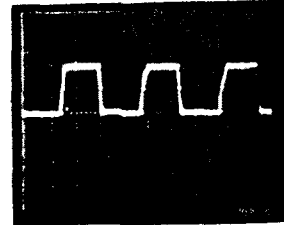


그림 5-2. a) C_s 변화시의 에노드-캐소드전압(0.01uF)

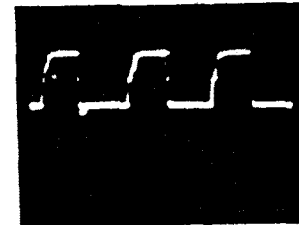


그림 5-2. b) C_s 변화시의 에노드-캐소드전압(0.1uF)

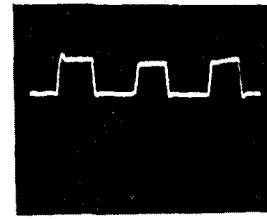


그림 5-3. R_A 변화시의 에노드-캐소드전압

VI. 결론

본 논문에서는 GTO의 내부 파라메타 변화시의 스위칭 특성과 스너버회로를 SPICE를 이용하여 시뮬레이션 하였으며 이때의 영향을 고찰하였다. 또한 Gate 구동회로를 설계하여 변화가 용이한 파라메타의 변화에 대해서 실험하였다.

본 연구를 통하여 2T-3R의 SPICE 회로 모델이 GTO의 스위칭특성을 이해하기 위해 타당한 모델임을 알수 있었다. 또한 시뮬레이션 결과 게이트 저항 R_g , 캐소드 인덕턴스 L_k , 베이스-컬렉터 커패시턴스 C_{JC} 는 과도상태의 스위칭 동작에 영향을 미치는 파라메타이고 에노드 저항 R_A , 캐소드저항 R_k 는 정상상태의 스위칭 동작에 영향을 미치는 파라메타임을 알수있었고 저항 R_1 , R_2 , R_3 는 GTO의 과도상태나 도통상태에는 영향을 미치지 못하나 GTO의 유지전류, 항복전압 소자의 특성에 영향을 미치는 파라메타임을 알수있었다. 또한 스너버 추가시 dv/dt 가 제어되어 턴오프시 스위칭 손실이 감소됨을 알수있었다. 앞으로 GTO는 대전력 분야에서 전력변환장치인 컨버터나 인버터에 응용되어 많은 연구가 되어야한다.

참고문헌

1. Paolo Antognetti, Giuseppe Massobrio, "Semiconductor Device Modeling with SPICE", McGraw-Hill Book Company, 1987
2. C. L. Tsay, R. Fischl, J. Schwartzberg, H. Kan, J. Barrow, "A High Power Circuit Model for the Gate Turn Off Thyristor", IEEE Trans, pp390-397, 1990
3. 宮崎 聰, 中島 達人, 常盤 幸生, 正田 英介 "SPICEによる GTO 모델의 靜特性", 1990
4. 廣 榮 隆, 金 倫 鎭, "MOSFET 並列運轉과 스너버의 影響" 전기학회 춘계학술대회, 1991
5. Hiromichi Ohashi, "Snubber Circuit for High-Power Gate Turn-Off Thyristor", IEEE Trans, pp655-664, 1983
6. Sujit K. Riswas, Biswarup Basak, Joseph Vithaythil, "An Autoprotecting Gate Drive Circuit for GTO Thyristors", IEEE Trans, pp121-126, 1988