

단상 정류회로의 입력 파형 개선 방법

유철로, 한우용*, 이수원*

전북대학교 전주공업전문대학*

A Method to improve the input current waveform in a single phase Rectifier

Chul-Ro Yu, Woo-Yong Han*, Su-Weon Lee*

Chonbuk Univ., Chunju technical college*

ABSTRACT

This paper deals with a method to improve the input current waveform in a single phase Rectifier. This method is based on the sophisticated utilization of the auxiliary circuit consisting of two SCRs and a Interphase reactor and the condenser necessary for reducing the fluctuating voltage in output side.

The basic theories of the proposed system is treated, and its validity is verified with simulation.

1. 서론

반도체 응용기기는 반도체 소자의 뛰어난 제어기능이나 저손실의 스위칭 기능을 활용하고 있으므로 기기의 성능 향상이나 에너지 절감에 기여하는 바가 크다. 그러나 이러한 전력용 반도체 소자를 응용한 각종 부하 기기의 광범위한 보급에 따라 종래에는 그다지 문제가 되지 않았던 전력계통의 고조파를 무시할 수 없게 되었으며, 그 대응책이 큰 과제가 되고 있다.

이와 같은 고조파를 저감하는 방법들 중에서 가장 바람직한 방법의 하나로 다상화 방법을 들 수 있는데, 3상 콘버터의 경우 교류 입력의 상수를 증가시키기 위한 방법으로 고조파 저감 효과가 뛰어나고 회로 구성이 간단한 상간리액터 탭 변환 방법이 제안되었다.

단상 정류회로 또한 개개의 용량은 작더라도 사용 시간의 동시성과 특정 시간에 부하가 집중되는 현상에 의해 대응량의 정류회로에 되지않을 만큼 고조파가 전력계통에 발생될 것으로 생각되며, 또한 UPS, 인버터 에어콘 등과 같이 단상 정류회로를 필요로 하는 장치의 수요가 점차 늘어나는 경향 때문에 단상 정류회로에서 발생하는 고조파에 대한 각종 개선 방법이 활발하게 연구되고 있다.

이에 본 연구에서는 상간리액터에 단상 브릿지 정류

회로와 콘덴서를 연결하여 정류회로의 출력 전압에 포함된 맥동분과 콘덴서 전압의 차를 이용함으로써 상간리액터 양단에 전압을 발생시키고, 이 전압의 변환제어를 위하여 상간리액터에 탭을 부가함으로써 단상 정류회로의 전원전류에 함유된 고조파 및 직류 출력 전압의 맥동을 저감시킬 수 있는 시스템을 제시하였으며 시스템의 고조파 저감 효과를 극대화하기 위하여 상간리액터 최적 권수비 및 탭 변환각을 시뮬레이션에 의하여 결정하고 이미 타당성을 입증하였다.

2. 회로의 구성

본 논문에서는 그림 1에 보인 것처럼 AB간에 주 정류회로를 접속하고 CA 간에는 평활용 콘덴서 Co 만을 접속한 방식으로 회로를 구성하였다.

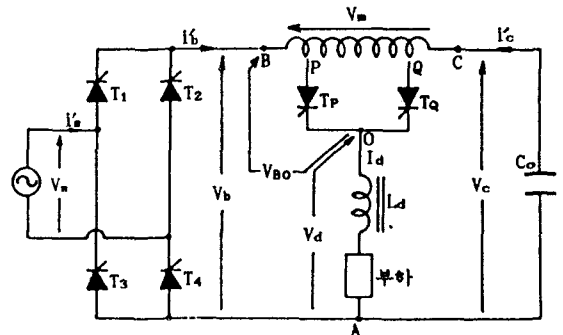


그림 1. 회로 구성

그림에서 보는 바와 같이 BA간에는 정류회로의 출력전압 v_b 를, 다른쪽의 CA사이에는 직류 정전압 V_c 를 주는 것으로 한다.

이 경우 상간리액터 전압 v_m 은

$$v_m = v_b - V_c \quad \dots \dots \dots (1)$$

로서 구할 수 있기 때문에 그림 2에서와 같이 $v_b > V_c$

로 되는 구간에서는 $v_m > 0$, $v_b < v_c$ 로 되는 구간에서는 $v_m < 0$ 로 된다.

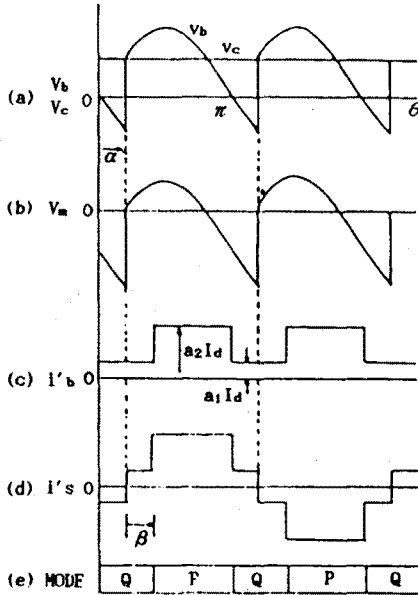


그림 2. 단상회로에서의 동작 원리

따라서 v_m 은 비대칭파이지만 전원 전압 2배의 주파수를 가지는 교류전압이다. 이 v_m 을 이용하면 자연전류에 의해서 상간리액터에 부가한 탭 변환을 할 수 있다. 즉, 그림 1의 경우, $v_m > 0$ 인 구간에서는 다이리스터 T_Q 에서 T_P 로 전류시키면, 탭을 Q→P로 변환할 수 있다. 마찬가지로 $v_m < 0$ 인 구간에서는 P→Q의 탭 변환을 행할 수 있다.

B점 및 C점에서 상간리액터로 유입되는 전류 i_b' 및 i_c' 는 탭 변환 동작에 따라서 변화한다. 다이리스터 T_Q 가 ON상태(모우드 Q)의 경우 등(等)압페어턴 법칙에 의하여

$$N_{BQ} i_b' = N_{QC} i_c' \quad \dots\dots (2)$$

$$i_b' + i_c' = I_d \quad \dots\dots (3)$$

가 성립한다. 단, 평활리액터 L_m 는 충분히 크고 부하 전류가 완전 평활하다면 I_d 는 일정하게 된다. 또한 N_{BQ} , N_{QC} 는 BQ간, QC간의 권수이다.

각각의 권수비를

$$a_1 = \frac{N_{QC}}{N_{BC}} \quad a_2 = \frac{N_{PC}}{N_{BC}}$$

로 놓으면,

$$\text{MODE P : } i_b' = a_2 I_d \quad \dots\dots (4)$$

$$\text{MODE Q : } i_b' = a_1 I_d \quad \dots\dots (5)$$

로 된다.

여기서 Q에서 P로의 변환각을 β (제어각 α 를 원점)로 하고, P에서 Q로의 변환을 $\pi - \beta$ 로 행한다. 이 탭 변환에 따라 정류회로의 출력전류 i_b' 는 그림 2(c)에서 보이는 계단파형의 직류전류로 된다. 이 결과 전원전류 i_m 은 정류회로의 전류(轉流) 때마다 그림 2(d)의 파형처럼 i_b' 의 구성을 반전시킨 파형으로 되어서 고조파 저감효과를 얻을 수 있다.

3. 전원전류의 고조파 저감효과

본 방식에서 효과적인 파형 개선을 위해서는 탭의 권수비 및 변환각을 얼마로 할 것인가가 문제이다. 탭의 수를 늘리는 만큼 개선 효과의 증대가 기대되지만 여기서는 2탭의 경우를 고찰한다. 단, 직류전류가 완전 평활하다는 가정의에 다음 가정을 바탕으로 검토한다.

- (1) 전원전압은 완전한 정현파이다.
- (2) 전류(轉流)는 순시에 행해져서 중첩을 무시할 수 있다.
- (3) 다이리스터는 이상적인 스위칭 소자로서 순전압 강하나 누설 전류를 무시할 수 있다.

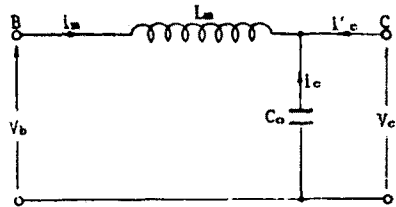


그림 3. 동가 회로

그림 3은 i_m 을 산출하기 위한 동가회로이다. C_o 의 충전전류 i_m 은 상간리액터를 통해서 C_o 를 충전하고 동시에 C_o 에서 상간리액터로 i_c' 을 유출한다. C_o 의 손실을 무시할 수 있게 되면 콘덴서 전류 i_c 의 평균치는 i_c' 의 평균치와 동등하다.

(3)식에 (4), (5)식을 대입하면

$$\text{MODE P : } i_c' = (1 - a_2) I_d$$

$$\text{MODE Q : } i_c' = (1 - a_1) I_d \quad \dots\dots (6)$$

으로 구할 수 있고 탭 변환 동작에 의하여 그림 4(a)의 파형으로 된다.

여기에서 코일의 인덕턴스 L_m 이 충분히 크다고 하면 충전전류 i_m 은 그림 4(c)에 보이는 일정 평활 전류로 되고, 크기 I_{ca} 는 i_c' 의 평균치로서 다음과 같다.

$$I_{ca} = I_d [1 + (1 + \pi) \times \{a_1 + (\alpha - 2 \times \beta) - a_2 \times (\pi + \alpha - 2 \times \beta)\}] \quad \dots (7)$$

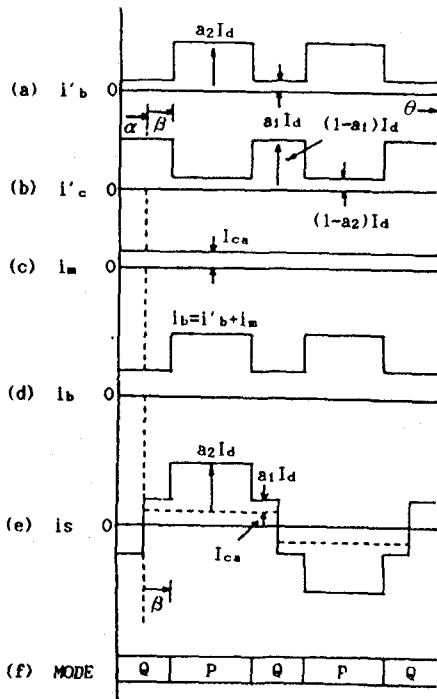


그림 4. 각부의 전류 파형

그러므로 그림 1의 회로에서 i_b' 와 i_m' 는 뒷 식의 I_{ca} 와 중첩되어 그림 3(c), (d)의 파형으로 나타낼 수 있다.

여기에서 i_m' 를 푸리에 급수로 전개하면

$$i_m' = \sum_{n=\text{odd}}^{\infty} \frac{4I_d}{n\pi} [a_1(1 - \cos n\beta) + a_2 \cos n\beta + A] \times \sin n(\theta - \alpha) \quad \dots (8)$$

$$\text{단, } A = 1 + (1 + \pi) \times \{a_1 + (\alpha - 2 \times \beta) - a_2 \times (\pi + \alpha - 2 \times \beta)\}$$

로 표시된다.

(8)식에서도 알 수 있듯이 전원 전류는 턴권수비 a_1 , a_2 와 탭 변환각 β 의 관계로 주어진다. 따라서 이 둘을 어떠한 값으로 주어지는가가 문제이지만, 본 논문에서는 전원전류의 왜형율이 최소가 되도록 컴퓨터 시뮬레이션에 의하여 결정하였다.

왜형율 μ 의 정의식은 다음과 같다.

$$\mu = \sqrt{\left(\frac{I_m}{I_{s1}}\right)^2 - 1} \quad \dots (9)$$

(단, I_m 는 전원전류의 모든 실효치이고, I_{s1} 는 전원전류의 기본파 성분의 실효치이다.)

4. 시뮬레이션 및 고찰

입력 전류 i_m 의 고조파 저감 효과는 상간리액터의 탭의 위치(권수비) a_1 와 탭 변환 제어각(β)에 의하여 결정된다. 따라서 식 (8), (9)을 시뮬레이션하여 a_1 과 β 에 따른 전원 전류 파형과 주파수 스펙트럼을 그림 6에 각각 나타내었다. 그림 6(c)와 같은 a_1, β 값 일때 고조파 저감 효과가 가장 크게 나타남을 알 수 있다. 직류측에 L_d 와 부하만을 접속한 일반적인 전류형 정류회로인 종래 방식과 비교하여 볼때 많은 저차 기수파를 포함한 파형과 전류를 본 방식에서는 계단 파형으로 개선한 것으로서 그림 1과 같은 간단한 회로 구성에도 불구하고 전원전류 파형과 주파수 스펙트럼에서 알 수 있듯이 전원전류의 고조파 저감 효과가 뚜렷하다. 또한 전원 전류의 왜형율도 현저하게 감소시킬 수 있다.

따라서 왜형율을 최소로 하는 값은

$$\alpha = 10^\circ \text{ 일때 } a_1 = 0.26, \beta = 32^\circ$$

$$\alpha = 35^\circ \text{ 일때 } a_1 = 0.25, \beta = 35^\circ$$

$$\alpha = 70^\circ \text{ 일때 } a_1 = 0.21, \beta = 34^\circ$$

$$\alpha = 90^\circ \text{ 일때 } a_1 = 0.25, \beta = 34^\circ$$

이때 이론적으로 계산한 시스템은 종래방식의 왜형율 47(%)에 비하여 20.73(%)까지 고조파를 저감시킬 수 있었다. 또한 각각의 α 에 따른 최적 권수비 및 변환각과 입력전류의 고조파 함유율을 표 1에 나타내었다.

5. 참고문헌

- Keiju Matsui et al, A Dual Thyristor Converter Reducing Harmonics of Power Supply Without Input Transformer. IEEE. Trans. Ind. Appl '91, pp. 925 - 931
- 宮入·飯田·仲田: 「相間リアクトルのタップ切換え方式による整流回路の高調波 低減法」 電學論 D, (昭60-3)
- 宮入·飯田·田村: 「タップ切換方式を應用した單相整流回路の高調波 低減法」 電學論 D 109, 25 (平元-1)
- S. Miyairi et al, " A New Method of Reducing Harmonics in Input AC Line Currents of Thyristor Rectifier circuit ", IPEC - Tokyo '83, vol. 2, pp. 993 - 1004, Mar. , 1983
- 이성룡 " 마이크로 프로세서로 제어되는 새로운 고조파 저감형 문버터 시스템에 관한 연구 " 전북대학교 박사학위논문 1988.2
- 유철로, 김홍규, 한우용, 강석규, 김영민 " 단상 정류 회로의 새로운 고조파 저감법 " 전력전자 연구회 순계 학술 대회 논문집, pp. 3 - 5, 1990. 4

표 1. 입력전류의 고조파 함유율

고 조 파 차 수 n	종래 방식	고조파 함유율 $I_s / I_{s1} (\%)$			
		Thyristor 2 tap 방식			
		$\alpha=10^\circ$ $a_1=0.26, \beta=32^\circ$	$\alpha=35^\circ$ $a_1=0.25, \beta=35^\circ$	$\alpha=70^\circ$ $a_1=0.21, \beta=34^\circ$	$\alpha=90^\circ$ $a_1=0.25, \beta=34^\circ$
1	100	100	100	100	100
3	33	75×10^{-3}	67×10^{-3}	90.8×10^{-3}	88.8×10^{-3}
5	20	92.3×10^{-3}	70×10^{-3}	1.13	82.9×10^{-3}
7	14.28	41.8×10^{-3}	11.2×10^{-3}	20.8×10^{-3}	7.83×10^{-3}
9	11.11	75.5×10^{-3}	1.02564	92.6×10^{-3}	0.9277
11	91×10^{-3}	1.15	97.5×10^{-3}	99.9×10^{-3}	1.0276
13	76.9×10^{-3}	71.1×10^{-3}	25.3×10^{-3}	42.3×10^{-3}	36.1×10^{-3}
15	66.7×10^{-3}	4.52×10^{-3}	21.8×10^{-3}	31×10^{-3}	22.8×10^{-3}
17	58.8×10^{-3}	20.5×10^{-3}	2.01×10^{-3}	18.7×10^{-3}	17.2×10^{-3}
19	52.6×10^{-3}	9.97×10^{-3}	43.3×10^{-3}	31.6×10^{-3}	30.3×10^{-3}
21	47.6×10^{-3}	49.5×10^{-3}	53.1×10^{-3}	52.4×10^{-3}	54.3×10^{-3}
23	43.5×10^{-3}	55×10^{-3}	20×10^{-3}	0.3567	32.4×10^{-3}
25	40×10^{-3}	24×10^{-3}	11.3×10^{-3}	11.3×10^{-3}	57.1×10^{-3}
외형류 (%)	47.032	23.184	20.73	23.65	21.4

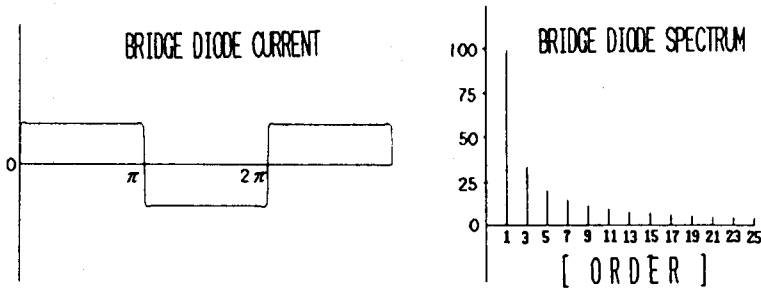
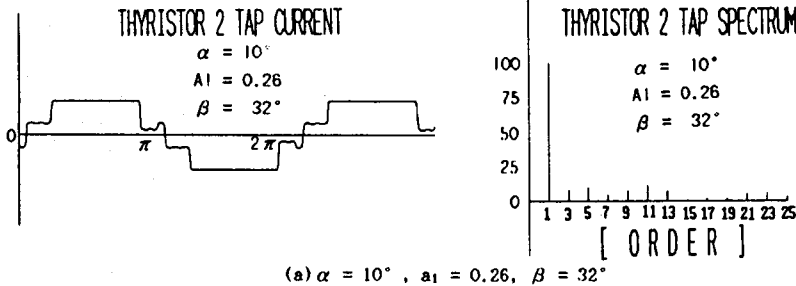
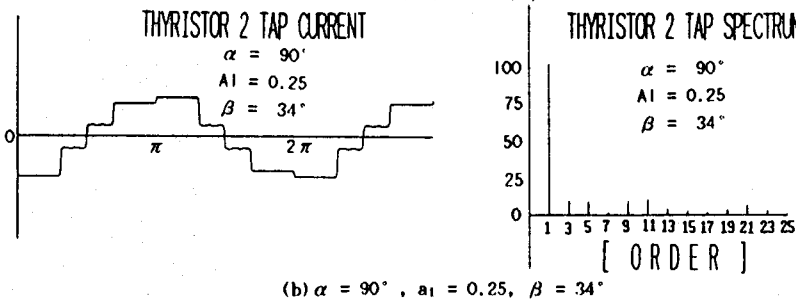


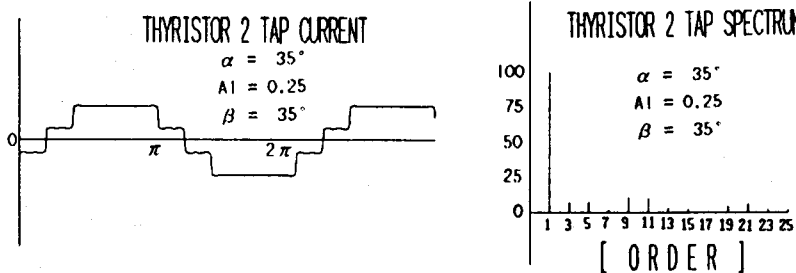
그림 5. 종래 방식



(a) $\alpha = 10^\circ, a_1 = 0.26, \beta = 32^\circ$



(b) $\alpha = 90^\circ, a_1 = 0.25, \beta = 34^\circ$



(c) $\alpha = 35^\circ, a_1 = 0.25, \beta = 35^\circ$

그림 6. Thyristor 2 Tap 방식