고속 장파장 광통신을 위한 GaInAs/InP PIN 광검출기의 제작 및 응용특성

Fabrication and application performance of the GaInAs/InP PIN photodiode for the light-wave communication

남 은 수, 박 찬 용, 홍 창 희*, 이 용 탁
한 국 전 자 통 신 연 구 소 광 전 자 연 구 실
*:한 국 해 양 대 학 전 자 통 신 공 학 과

ABSTRACT

The physical properties related to the GaInAs/InP crystal grown by LPE are discussed in terms of both the design and operation characteristics of the GaInAs/InP PIN photodetector. The fabricated GaInAs/InP PIN photodiode has cutoff frequency of 358 MHz and responsivity, 0.53 A/W(λ=1.3μm), with dark current density as low as $4\times10^{-4}/cm^2$ under reverse bias voltage of 5V.

1. 서론

현재의 고속 장거리 광통신 시스템에 사용되는 수광소자로서 GaInAs/InP PIN 형 광검출기가 주로 사용되고 있는데 이는 전치 증폭기로서 GaAs MESFET을 하이브리드 집적화하여 광수신기의 감도향상, 고속화 그리고 운용시 온도 특성 등의 신뢰도를 향상시킬수 있고,[1] 또한 장차는 단일 칩 집적화(monolithic integration)하여 소자 특성을 향상시킬수 있기 때문이다.[2] 고속의 GaInAs/InP PIN 광검출기 소자 특성을 얻기 위해서는 성장된 GaInAs 결정이 InP 기판 웨이퍼와 격자 정합을 이루어야 하고, 결정 결함이 없어야 하며, 전하농도가 낮은 고순도 결정의 특성을 갖고, PN 접합의 양호, 결정성장시 두께 조절이 용이해야 한다. 본 논문 에서는 GaInAs/InP PIN 광검출기의 소자변수에 대한 해석을 하고, 고순도 GaInAs/InP 액상성장 및 특성을 평가한다. 그리고 메사형 GaInAs/InP PIN 광검출기의 제작과 제작 특성에 대하여 논한다.

2. 고순도 GaInAs/InP 액상성장

고속 광통신 시스템에서 요구되는 고감도의 광검출기 제작을 위해서는 소자 정전용량(C), 누설전류(I_d)를 최소로 하여야 하고 또한 양자효율을 최대로 하기 위하여 가능한 공핍층(depletion layer)의 길이는 길게 하여야 한다. 이러한 측면에서 전송속도가 565Mbps 이상인 고속 광통신 시스템의 수신감도를 고려할때 광검출기는 아래의 소자 특성 조건을 만족하여야 한다.

i) $C < 2pF$

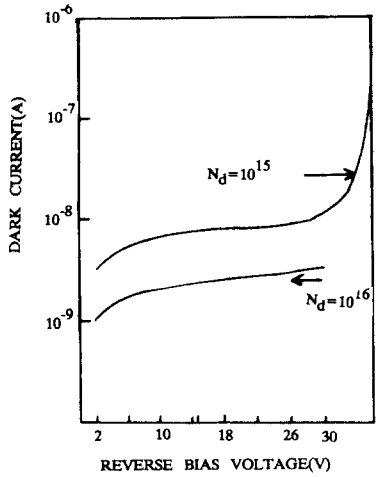
ii) $I_d < 10nA$

iii) $\eta > 80\%$

수광소자 설계시 위에 기술한 특성을 가질 수 있도록 광검출기의 면적, i-GaInAs 의 고순도 성장 및 적절한 두께, 무반사 박막의 형성, PN 접합의 형성 등을 고려하여야 한다. GaInAs/InP PIN 광검출기에서 동작전압, 동작온도, 전하농도와 소자 정전용량이 광검출기 특성에 미치는 영향을 알기 위해서 일반적인 PN 접합이론을 InGaAs/InP 재질에 적용하여 도식화하면 그림 (1)과 같다. 그림 (1)에서 각각의 GaInAs 전하농도에 따른 누설전류와 정전용량의 관계에서 일반적으로 2가지의 동작전압 영역을 생각할 수 있다. 첫째는 낮은 바이어스 전압에서 높은 정전량을 갖는 영역이고 다른 영역은 바이

어스가 인가되어서 작은 정전량을 갖는 부분이다. 즉 바이어스가 걸리지 않는 낮은 정전용량 상태에서의 잡음근원은 주로 생성-재결합에 의한 누설전류와 확산에 의한 확산 누설전류, 그리고 표면의 불규칙한 구조에서 생성하는 표면 누설전류의 합으로 생각할 수 있다.

또 전하밀도가 크면 낮은 정전용량을 얻기 위해서는 큰 바이어스를 인가하여야 된다. 이 경우에는 tunneling에 의한 누설전류가 커져서 동작이 불가능함을 알 수 있다. 따라서 그림 (1)에서 낮은 바이어스 전압에서 누설전류 10nA의 동작특성을 얻기 위해서는 GaInAs의 전하농도가 $\sim 10^{16}cm^{-3}$ 이하가 되어야 한다. 또한 이 경우 양자효율 η는 $\eta=(1-r)(1-e^{-\alpha w})$로 주어진다. 여기서 r은 표면에서의 반사계수로서 수직 입사의 경우 r=0.3이고 α는 흡수계수로서 GaInAs의 경우 10^4cm^{-1}이고, w는 공핍층의 길이이다. 따라서 양자효율면에서도 전하농도가 줄어들 경우 공핍층의 길이가 불순물 농도$(N_d)^{-1/2}$에 비례하므로 특성이 향상될 수 있다. 전하농도가 $10^{16}cm^{-3}$의 경우 고속 광통신에 적용할수 있는 소자 특성을 얻기 위해서는 역 바이어스 전압이 10V 이상이 인가 되어야 한다.



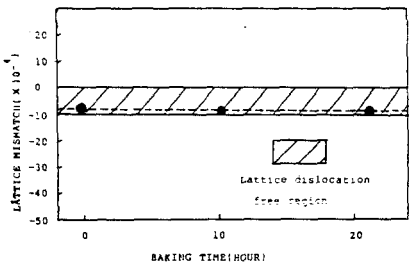
(그림 1) GaInAs/InP에서 전하농도에 따른 정전용량 및 누설전류

고감도의 GaInAs/InP 광검출기를 제작하기 위해서는 GaInAs를 InP에 성장시킬 때 격자 정합이 되어야 하고, GaInAs 층의 불순물 농도가 낮아야 한다. 현재 GaInAs/InP 결정은 통상의 LPE로서는 GaInAs/InP의 경우 전하농도가 약 $\sim 10^{17}cm^{-3}$ 의 높은 값을 보이고 있기 때문에 소자에의 응용이 어렵다. 이렇게 불순물 농도가 높아지는 원인은 InP 재통의 LPE 경우 Si으로 판명되고 있다. InP 재통의 LPE 성장시 불순물로 작용하는 Si는 InP 재통의 결정에서 In 자리를 차지하는 n형 도판트이고 분배계수(Distribution Coefficient)는 약 30정도로서 다른 불순물 원소보다 매우 높다.

따라서 양질의 GaInAs/InP 결정을 얻기 위해서는 성장물질로부터 Si를 없애야 하는데 그 방법으로는 수소 분위기 속에서 오랜시간 동안 baking 하여 주는 방법이 가장 효과적인 것으로 알려져 있다. 이 경우 성장물질 및 성장장치를 이루는 석영 튜브물질, 즉 In, H_2, H_2O, Si, Ga 사이에 화학반응이 일어나는데 화학식으로 나타내면 아래와 같다.

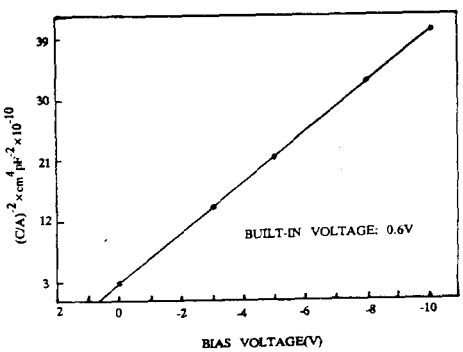
$$2H_2O(g) + Si(l) \rightleftarrows SiO_2 + 2H_2(g)$$

윗식에서 Si를 안정된 원소 즉 도너로서의 작용이 없어지는 SiO_2로 변환되는 형태로 이루어진다. Baking 온도는 900 °C 이상이 될 경우 성장장치의 재질인 SiO_2와 분위기 가스인 H_2와의 반응으로 성장물질에 Si가 주입되는 경우가 발생된다. 가장 효과적인 온도는 700 °C 근처에서 수십시간 동안 baking 하는 방법이 가장 효과적으로 알려져 있다. 그림 (2)는 고순도 POCO-DFP-3-2 재질로 만들어진 흑연보트를 이용하여 700 °C 에서 In을 20시간 baking하고 다시 성장물질을 10시간 baking 하여 baking 효과에 의한 조성변화 및 격자 정합도의 변화를 보여준다. GaInAs/InP LPE성장의 경우 InP와 GaInAs의 온도에 따른 평형계수가 달라서 결정성장시 격자정합이 될 경우 GaInAs는 InP보다 온도 평형율이 작아서 격자 부정합을 일으킨다. 이경우에 GaInAs와 InP 경계면 에서는 strain을 받으나 경계면 에서의 결함측면을 소자성능에 고려 하였을 경우 유리한 측면을 가지고 있다. GaInAs/InP LPE 경우 결정 결함을 배재할수 있는 허용 격자 부정합도는 $a/\Delta a$가 -10^{-3} 이다.



(그림 2) Baking 시간에 따른 GaInAs/InP의 격자 정합도 변화

그림 (2)에서와 같이 700 °C의 Baking 온도에서는 격자 정합에 영향을 주지 않음을 알 수 있어서 Baking 중 원소의 증발에 의한 영향은 배제할 수 있다. 성장된 GaInAs/InP 층의 전하농도를 조사하기 위하여 지름 250 um의 PN 접합 및 전극을 형성하여서 C-V 측정을 하여 다시 $1/C^2$과 V의 관계로 바꾸면 그림 (3)과 같다. 그 직선의 기울기에서 전하농도를 구하면 $1.6X10^{16}cm^{-3}$ 정도로 계산되어서좋았음을 알 수 있다.

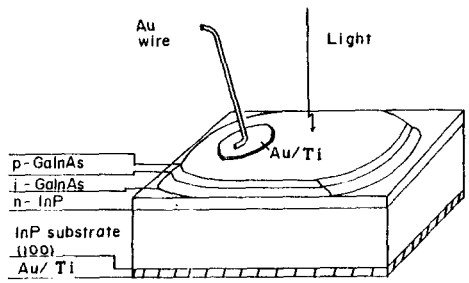


(그림 3) GaInAs/InP PIN 광검출기의 $1/C^2$-V

3. GaInAs/InP PIN 광검출기 제작

제작된 메사형 GaInAs/InP PIN 광검출기는 그림 (4)와 같다.

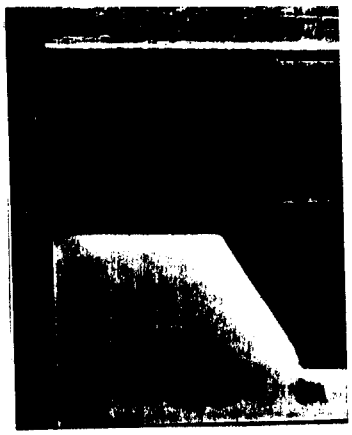
그림 (4)의 구조를 갖는 광검출기는 윗층의 p-GaInAs의 두께가 표면효과에서 발생되는 누설전류를 고려할 때 1μm 정도가 가장 적정한 두께로 알려져 있다.[3]



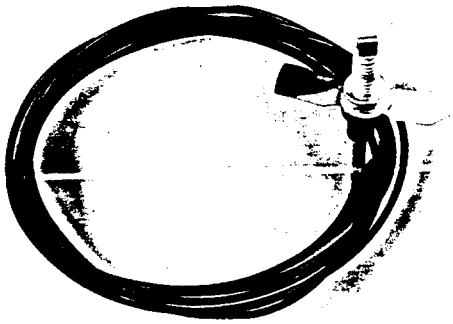
(그림 4) GaInAs/InP PIN 광검출기 구조

그리고 i-GaInAs의 두께가 너무 두꺼울 경우 공핍층 외부에서 생성된 전하들이 공핍층으로 확산되어 들어가기 전에 재결합 함으로서 양자효율의 특성을 감소시키고 또한 고속 변조시 천천히 공핍층으로 흘러 들어서 광검출기의 검출속도를 제한하는 경우를 야기함으로 결정성장시 두께 조절을 잘하여야 한다. 고순도 결정성장은 2절에서와 같이 전하농도가 낮게 p-GaInAs/i-GaInAs/n-InP 결정구조를 LPE 성장한다. p-GaInAs는 Zn/In 1% 합금을 이용하여 $5X10^{18}cm^{-3}$ 정도로 도핑하여 PN 접합을 형성하였다. p-type 전극을 형성하기 위한 lithography를 하고 E-beam을 이용하여 진공도 $2X10^{-6}$에서 Ti를 800 Å 증착하고 다시 wire 본딩을 위해 Au를 1000 Å 정도 증착하여 전극을 형성 하였다. 메사 에칭을 위하여 다시 lithography 공정을 하고 H_2SO_4:H_2O_2:H_2O=1:8:1(체적비)의 에칭용액으로 상온에서 PN 접합면 아래까지 에칭하여 메사구조를 형성하였다. 100μm 정도의 두께를가 되도록 웨이퍼 뒷면을 연마하고 다시 E-beam을 이용하여 p-type 전극과 같은 조건으로 Ti/Au를 증착하여 n-type 전극을 형성하고 400°C에서 1분간 어닐링 하여 최종소자를 완성하였다. 그림 (5)는 에칭하였을 경우 메사형태를 보여주고 있다.

GaInAs/InP PIN 광검출기 칩을 나비형 package에 die 본딩하고 50μm 두께의 gold wire로서 본딩 하였다. 그리고 최종적으로 코어 직경 50μm 의 다중모드 광섬유를 부착하여 그림 (6)과 같이 제작하였다.



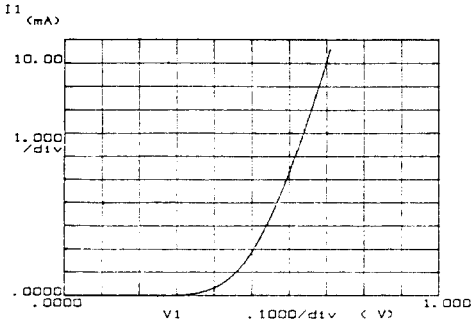
(그림 5) 에칭된 GaInAs/InP 메사 형태



(그림 6) 패키지된 GaInAs/InP PIN 광검출기

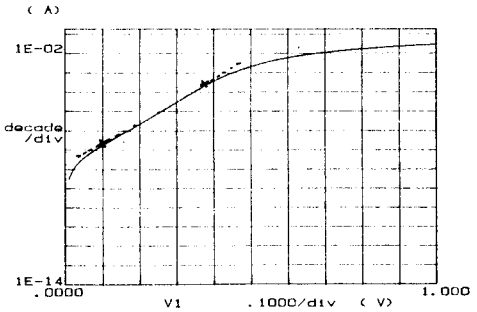
4. GaInAs/InP PIN 광검출기의 특성

제작된 GaInAs/InP PIN 광검출기의 전기적 특성을 보기 위하여 측정한 전류-전압 특성 곡선은 그림 (7)과 같다.



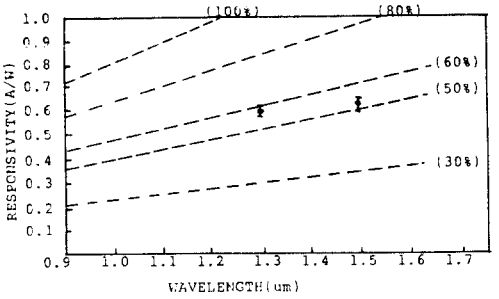
(그림 7) GaInAs/InP PIN 광검출기의 전류-전압 특성

그림 (7)에서 cut-in 전압 0.5V, ohmic 저항이 약 20Ω 정도의 특성을 보여주고 있는데 이는 전극 형성시 Ti과 GaInAs사이의 ohmic 접합형성시 GaInAs의 전하 농도가 낮기 때문에 일어나는 현상으로 생각된다 그림 (8)은 ln I-V 특성곡선이다.



(그림 8) GaInAs/InP PIN 광검출기의 전류

그림 (8)의 기울기에서 ideality factor를 구해보면 n=1.4 정도로서 전류 수송현상은 확산과 표면 생성전류의 영향을 동시에 받는 것으로 생각할 수 있다. 그림 (9)는 제작된 GaInAs/InP PIN 광검출기의 1.3μm 및 1.5μm 에서의 양자효율을 나타낸다.

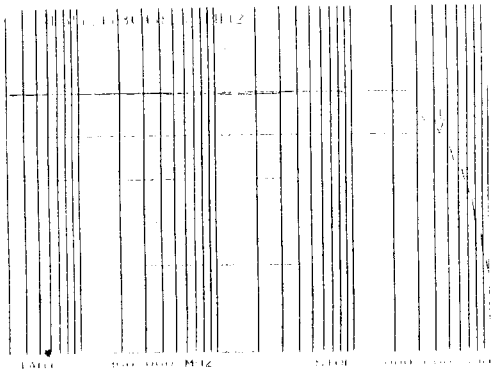


(그림 9) GaInAs/InP PIN 광검출기의 양자효율

측정광원은 파장 1.3μm, 1.5μm를 갖는 Anritsu사의 fiber가 부착된 LD를 사용하여 측정하였다. 측정된 효율은 50%(λ=1.3μm)이었다. 굴절율 1.92를 갖는 Si_3N_4로서 GaInAs 표면에 코팅을 했을 경우 약 30%의 효율이 향상됨으로서[4] 일반적으로 상용화 되어 있는 수준

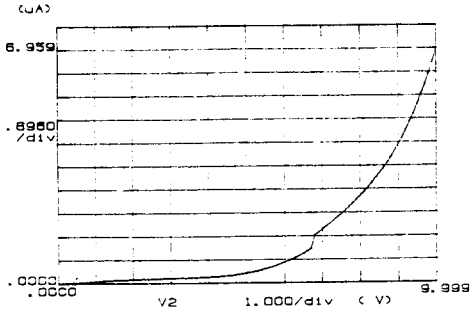
까지 특성이 향상될 수 있다.

그림 (10)은 제작된 GaInAs/InP의 역바이어스 동작 전압 7V에서의 주파수 응답 특성곡선이다. f_{3dB}는 435 MHz이었다. 측정시 표준화된 HP사의 대역폭 3GHz 1.3 μm InGaAsP/InP LD와 PD를 사용하였다.



(그림 10) GaInAs/InP PIN 광검출기의 주파수 특성

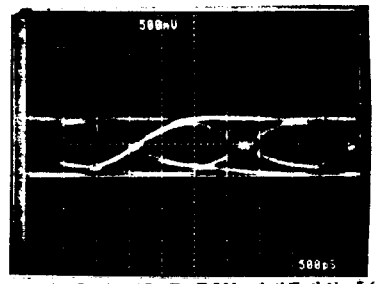
그림 (11)은 GaInAs/InP PIN 광검출기의 역바이어스 전압에 따른 누설전류의 특성 곡선이다.



(그림 11) GaInAs/InP PIN 광검출기의 역전압에 따른 누설전류 특성

누설전류의 원인은 표면 누설전류와 GaInAs 결정내의 trap에 의한 생성-재결합에 의한 누설전류의 합으로 생각할 수 있다. 그러나 제작된 광검출기의 구조가 표면에 window 층이 성장되어 있지 않고 또한 Si_3N_4 등의 보호막이 입혀져 있지 않기 때문에 표면상태에 의한 누설전류의 영향이 큰 것으로 보인다.

그림 (12)는 제작된 GaInAs/InP PIN 광검출기의 시스템에의 동작여부를 조사하기 위하여 제작된 565Mbps 광통신 시스템에서 랜덤 신호를 발생시키고 5V 역전압 하에서 제작된 GaInAs/InP PIN 광검출기로서 수신한 결과이다. 이결과로 미루어볼 때 제작된 GaInAs/InP PIN 광검출기는 고속 광통신 시스템에 응용 가능함을 알 수 있다.



(그림 12) GaInAs/InP PIN 광검출기의 565Mbps 광신호의 Eye 패턴

6. 결론 및 방향

고속 장파장 광통신용 GaInAs/InP PIN 광검출기 제작을 위해서 소자변수에 대한 해석을 하고, 고순도 GaInAs/InP LPE 를 통한 메사형 GaInAs/InP 광검출기를 제작하여 소자 특성을 측정하였다. 제작된 GaInAs/InP PIN 광검출기는 5V 역바이어스에서 누설전류 0.2μA, 무반사막이 형성되지 않았을 경우 양자효율 50% 그리고 565Mbps 광통신 시스템에 응용하여 동작속도를 만족시켰다. 앞으로 광수신기의 성능을 고려할 때 광검출기 면적을 줄이고, 표면효과에서 발생하는 누설전류 및 양자효율 특성을 향상시키기 위해서 Si_3N_4등을 이용한 무반사막을 형성하면 우수한 특성의 광검출기 제작이 가능하리라 본다.

* 이 발표 논문은 전기통신공사 출연에 의한 결과입니다.*

- 참고문헌 -

1. D.R.SMITH et. al., Electron. Lett., 18, pp.453-454,1982.
2. K.KASAHARA et. al., Electron. Lett., 20, pp.315-316,1984.
3. R.H.Moss and S.Ritchie, Br. Telecom. Technol. J.Vol.1,No.1, July 1983.
4. T.P.Pearsall, IEEE J. of Quantum Electron., Vol, QE-16,No.7, July 1980.