

순환코드를 이용한 Hybrid ARQ 시스템의 성능분석

박성경, 김신영, 이명수, 강창언
연세대학교 전자공학과

Performance Analysis of the Hybrid ARQ System Using Cyclic Codes

Seong Kyeong PARK, Sin Ryeong KIM, Myung Soo RHEE, and Chang Eon KANG
Dept. of Electronic Eng., Yonsei Univ.

ABSTRACT

In this paper, the Hybrid ARQ scheme which is incorporated a selective repeat ARQ with finite receiver buffer and a single error-correcting and double error detecting cyclic Hamming code has been investigated. The throughput performance of the proposed scheme is analyzed and simulated based on the assumption that the channel errors are randomly distributed and the retransmission channel is noiseless. The proposed Hybrid ARQ scheme provides both high system throughput efficiency over a wide range of bit error rate such as 10^{-3} - 10^{-8} and high system reliability. The throughput remains in high speed data communication systems with large round trip delay.

1. 서론

데이터통신에서 채널상의 잡음등으로 인하여 발생하는 에러를 해결하기 위한 에러제어 방식으로는, 자주 발생하는 에러 형태를 정정해서 재전송 횟수를 줄임으로써 전송 효율을 증가시키는 FEC(Forward Error Correction)방식과 자주 발생치 않는 값만 에러 형태를 검출해서 에러가 없는 데이터가 수신될때 까지 재전송을 요구해서 신뢰도를 증가시키는 ARQ(Automatic Repeat Request)방식, 그리고 이 두방식을 적당히 결합하여 FEC방식 보다는 신뢰도가 높고 ARQ방식 보다는 전송 효율이 높은 Hybrid ARQ방식이 각각 연구되어 왔다[1-2].

본 연구는 FEC방식과 ARQ방식을 결합하여 성능(performance)을 향상시킨 Hybrid ARQ방식에 대하여 연구한다.

1개의 에러는 정정하고 2개의 에러는 검출하는 (63,56) 순환해밍 코드(Cyclic Hamming Codes)를 이용한 디코더를 버퍼용량 N인 SR ARQ방식과 결합시킴으로써 전송효율(throughput)과 신뢰도(reliability)를 향상시킨 Hybrid ARQ 시스템을 구성하였고 성능을 비교하였다.

2. 에러제어 방식

(1) 1-에러-정정, 2-에러-검출 순환해밍 코드

FEC방식의 한 종류로서 $p(x) = 1 + x + x^6$ 를 원시다항식이라하면 생성다항식 $g(x) = (1 + x) \cdot p(x)$ 로써 인코딩 되고 디코더는 에러트래핑 디코더를 이용하여 구성된다.

(63,56)-1 순환해밍 코드는 1개의 에러가 발생하면 에러트래핑 디코더를 이용하여 모두 정정 가능하며, 2개의 모든 에러와 에러 형태가 1보다 큰 홀수 개이며 $p(x)$ 로 나누어지는 에러를 검출할수있다.

(2) ARQ(Automatic Repeat Request) 방식

ARQ방식은 수신 코드워드에서 에러가 검출되었을때 송신단에서 코드워드를 재전송하는 방식에따라 SW(Stop and Wait),GBN(Go Back N), SR(Selective Repeat) ARQ방식으로 나누어진다.

(가) SR ARQ방식(이상적인 경우)

GBN방식의 단점은 수신 코드워드에서 에러가 발생하면 그 코드워드와 이후의 N-1개의 코드워드를 에러와 관계없이 버리고 재전송 한다는 것이다. 왕복지연 시간 N이란 코드워드를 전송한 후 그 코드워드에 대한 응답신호가 도착할때까지 전송된 코드워드의 갯수로 정의하는데 SR방식은 에러가 검출된 코드워드만을 재전송하므로 전송효율은 왕복지연 시간에 영향을

받지 않는다. 그러나 무한 버퍼가 필요하며 그렇지 않으면 버퍼-오우버-플로우(overflow)가 발생한다. 전송효율은 코드워드의 총비트 수를 n , 한 비트에 대한 에러 확률을 e 라 하면 하나의 코드워드가 정확히 전송 될 확률 $P = (1 - e)^n$ 와 같으며 즉, 채널 에러율에 의해서만 결정된다.

(나) SR ARQ방식(버퍼용량 N인 경우)

송신단은 수신단에서 버퍼-오우버-플로우가 발생하는 것을 검출하여 잃어버린 코드워드를 재전송하고 수신단에서는 송신단에서 보내오는 코드워드를 받아서 에러 검출을 시도하며, N개의 버퍼와 3N 순환범위의 계열번호(sequence number)를 사용하고 이때 같은 코드워드에 두번 연속해서 에러가 발생하면 버퍼-오우버-플로우가 발생한다.

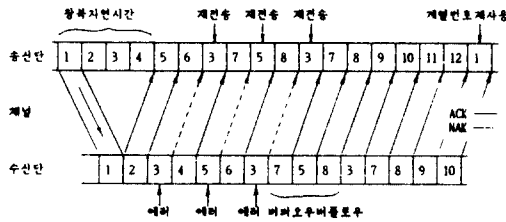


그림 1. 버퍼용량 N인 SR ARQ(N = 4)

fig 1. Selective-Repeat ARQ with a finite receiver buffer size N(N = 4)

전송효율은 하나의 코드워드가 한번, 두번, 세번의 재전송을 통해 에러없이 전송 될 확률을 각각 $P_a = 1 - (1 - P)^2$, $P_b = 1 - (1 - P)^3$, $P_c = 1 - (1 - P)^4$ 라 하면 식 (1)과 같다.

$$N_{put} \geq r_0 / (r_0 + r_1 + r_2 \cdot N) \text{ ----- (1)}$$

여기서

$$r_0 = P_c \cdot (1 - P_b \cdot P_c^{N-1}) / (1 - P_c)$$

$$r_1 = P^2 \cdot \{ P_a^{N-2} + (1-P) \cdot P_b^{N-2} + (1-P)^2 \cdot P_c^{N-2} \} \text{ ---- (2)}$$

$$r_2 = 3 - P^2 \cdot P_a^{N-2} - P_a^2 \cdot P_b^{N-2} - P_b^2 \cdot P_c^{N-2}$$

<그림 2>에 코드길이 $n = 1024$ 이고 왕복지연 시간 $N = 128$ 인 경우에 대하여 전송효율을 비교하였다. 버퍼용량 N인 SR ARQ 방식은 GBN방식보다는 우수하며 이상적인 SR ARQ방식에 접근함을 알수있다.

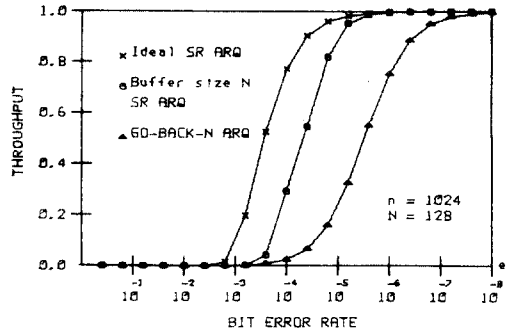


그림 2. 전송효율 비교

fig 2. Throughput efficiencies: ideal SR ARQ, SR ARQ with a receiver buffer size N, go-back-N ARQ (N = 128)

(3) Hybrid ARQ방식

FEC방식은 전송효율은 좋으나 신뢰도가 떨어지고, ARQ방식은 전송효율은 떨어지나 신뢰도가 좋다는 장단점을 갖고 있으므로 이 두방식을 적당히 결합하면 각각의 단점을 극복할 수 있는데 이것이 Hybrid ARQ방식이다.

이 방식은 에러를 검출과 정정을 동시에 수행하는 코드들 사용하며 수신된 코드워드에서 에러가 검출되면 수신단은 먼저 에러정정을 시도하여 에러의 갯수가 에러정정 능력 범위 이내라면 에러가 정정되어 수신자에게 전달되거나 수신버퍼에 저장되며, 에러정정 능력 범위를 벗어나면 수신단은 NAK를 보내서 재전송을 요구한다.

3. Hybrid ARQ 방식의 송수신단 설계

(1) 송신단 설계

송신단은 (63,56)-1 순환해밍 코드의 생성 다항식 $g(x) = 1 + x^2 + x^6 + x^7$ 에 의해 코드워드를 발생시키는 인코더와 왕복지연 시간동안 코드워드를 기억시켜 놓는 재전송 버퍼, 수신단에서 오는 응답신호(ACK 또는 NAK)를 받아서 재전송 여부를 판단하는 제어기, 카운터로 구성된다.

정보는 코드워드가 되어 전송과 동시에 재전송 버퍼에 저장된다. 왕복지연 시간이 지난후 응답신호가 도착하는데 제어기에서 ACK인 경우는 새로운 코드워드를 전송하고 NAK인 경우는 재전송을 결정해주며, 이때 x가 재전송 버퍼의 가장 먼저 NAK

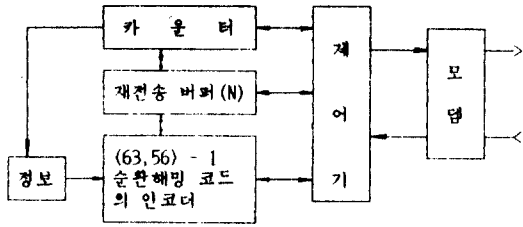


그림 3. 송신단 구성도

fig 3. The Blockdiagram of Transmitter

린 계열번호이고 y 가 현재의 계열번호라면 전방거리 $Ft = y - x \pmod{3N}$ 이되고 이 전방거리와 응답신호에 따라 전송할 코드워드를 결정한다.

(2) 수신단 설계

수신단은 송신단에서 보내오는 코드워드의 에러를 검출하는 (63, 56) 1 순환해밍 코드의 디코더와 에러가 검출되었을때 코드워드의 순서를 바로잡기 위해 N 개의 버퍼, 응답신호발생기, 수신 코드워드를 수신자에게 전달할 것인지 재전송을 요구할 것인지를 판단하는 제어기로 구성된다.

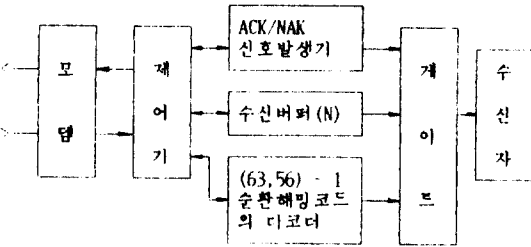


그림 4. 수신단 구성도

fig 4. The Blockdiagram of Receiver

디코더에 의해서 검출된 에러가 없거나 또는 1개의 에러가 검출되면 에러드래킹 과정을 통하여 정정된 후 수신자에게 전달하고, 2개이상 검출된 에러는 귀환채널을 통하여 NAK를 발생하여 재전송을 요구한 후 수신버퍼에 저장한다. 이때 코드워드를 회복하는 과정은 버퍼가 비어있는 정규상태에서 y 가 수신단에 최후로 수신되어 수신자에게 전달된 계열번호이고 x 를 현재의 계열번호라면 전방거리 $Fr = x - y \pmod{3N}$ 과, 수신

버퍼에 코드워드가 저장되어있는 차단상태에서 y 를 NAK를 발생한 최후의 계열번호라면 전방거리 $LF = x - y \pmod{3N}$ 이 되고 z 를 버퍼내에 최후로 저장된 계열번호라면 후방거리 $Lb = z - x \pmod{3N}$ 에 따라 수신단이 동작한다.

4. 시뮬레이션 결과 및 성능분석

(1) 수신단 시뮬레이션

귀환채널은 비트 에러율 e 를 갖는 랜덤 에러채널이고, 귀환 채널은 응답신호가 어려없이 수신되는 무잡음채널이며, 계열번호를 나타내는 디지털은 무에러라고 가정하여 $N = 7$ 인 경우에 대하여 시뮬레이션하였다. 시뮬레이션 결과[표 1]에서 X 는 송신단에서 전송한 코드워드, E 는 채널상의 에러형태, R 은 채널을 통과한 수신 코드워드, C 는 에러가 정정된 코드워드이며 앞있는 숫자는 ACK를 '1'로, NAK를 '0'으로 표시했다.

표 1. 시뮬레이션 결과

tab 1. The results of Simulation

X:	'1'000011100000100011110001101000110010001011000111011101110010110
E:	00
R:	0000111000001000111100011010001100100010110001111011101110010110'
X:	'2'000110101001001001010101110111010101101010111111110001101101001
E:	00000100
R:	0001101010100100100101010101110111010101101010111111110001101101001
C:	00011010100100100101010101110111010101101010111111110001101101001'
X:	'3'001000101100101011100010101110001001111000111001110100011001010
E:	0000000000001000
R:	001000101100101011010000101011100010011011000111001110100011001010'
X:	'4'00011100111000100010010101011011000111011110011001001111001001
E:	00
R:	000111001110001000010010101011110001110111100110010011110010011
C:	000111001110001000010010101010110001110111100110010011110010011'
X:	'5'001000001010100000101000001101110010001000011011001000101011100001
E:	00
R:	00100001010100000101000001101110010001000110110001000101011100001
C:	0010000101010000010100000110111001000100011011010100010101100001'
X:	'6'001010101101010110011111101000011010010000001000101011000110001
E:	0100
R:	001010010110101100111111010001011010010000001000110011000110001'
X:	'7'00101000110010011010000111111011111010100101101101011101101010
E:	00
R:	001010001100100110100001111101111110101001011011010111011010101'
X:	'8'00110010100100011111011100000010110010011101101010101010110001
E:	00
R:	001100101001000111110111000001011001001110111001010011010110011
C:	00110010100100011111011100000010110010011101110110101010110011'
X:	'9'01000101111110000010010011010001110011101001110101001100011011101
E:	00
R:	010001011111100000100100110100011100111010011101010011000110011101
C:	01000101111110000010010011010001110011101001110101001100011011101'
X:	'3'00100010110010101110000101011000100111100011110011101000011001010
E:	00
R:	000100010110010101110000101011000100111100011110011110100011001010'

1개의 에러가 발생했을때는 코드워드가 정정되어 수신자에게 전달한후 ACK를 전송하고, 2개이상 검출된 에러는 수신버퍼에 저장한후 NAK를 전송해서 재전송을 요구한다.

(2) 성능 분석

Po와 Pi를 각각 버퍼용량 N인 SR ARQ방식, Hybrid ARQ방식에서 코드워드에 에러가 없을 확률이라 했을때 식(3)과 같다.

$$P_o = (1 - e)^{63}$$

$$P_i = \sum_{i=0}^1 \binom{63}{i} e^i \cdot (1 - e)^{63-i} \quad (3)$$

그리고 각각에 대하여 전송효율을 비교하였다<그림 5>.

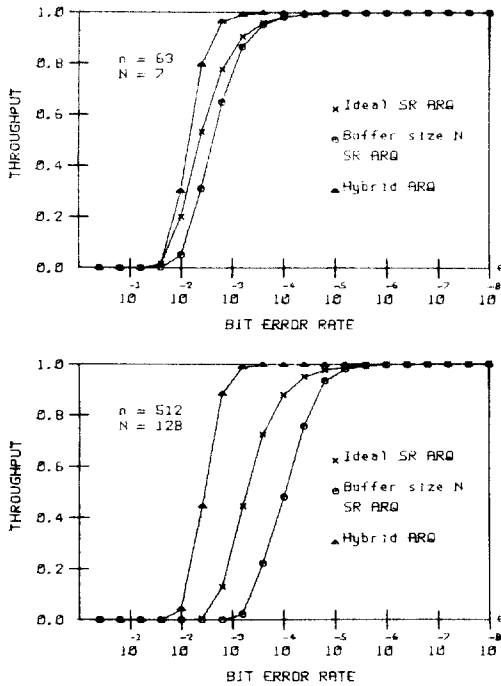


그림 5. 전송효율 비교

fig 5. Throughput efficiencies:ideal SR ARQ.

SR ARQ with a receiver buffer size,
Hybrid ARQ with a receiver buffer size N
(N = 7, N = 128)

본 논문에서 시뮬레이션 한 n = 63, N = 7인 경우와 n = 512, N = 128인 경우를 비교해보면 Hybrid ARQ가 이상적 SR ARQ방식보다 우수하며 n과 N이 증가함에 따라 그 차이는 커진다.

그리고 Pe를 코드를 사용하지 않고 전송했을때의 에러확률, Pnc를 (63,56) 1순환해밍 코드를 사용했을때의 에러 정정에 실패할 확률, Pnd를 에러 검출에 실패할 확률이라하면 각각을 그림<6>에 나타내었는데 Hybrid ARQ 방식이 우수함을 알수있다.

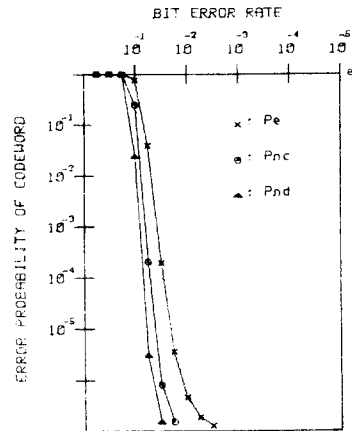


그림 6. 에러 확률 비교

fig 6. The effects of error probability

5. 결 론

본 논문에서 Hybrid ARQ방식은 FEC방식으로는 1개의 에러는 정정하고 2개의 에러는 검출하는 (63,56) 순환해밍 코드를 사용하고, ARQ방식으로는 버퍼용량 N을 갖는 SR ARQ방식과 결합하여 설계하였다. 시뮬레이션 결과 1개의 에러는 정정하여 전송효율을 증가시켰으며, 2개의 에러와 에러형태가 1보다 큰 홀수개이고 원시다항식으로 나누어지는 에러는 검출율하여 재전송을 통하여 신뢰도를 증가시켰다. 따라서 전송효율은 ARQ 방식보다 뛰어났으며 신뢰도는 FEC방식보다 뛰어남을 알수있다. 수신단에서 사용한 디코더가 에러 검출에 실패하면 디코딩에러가 발생하는데 발전된 성능을 얻기 위해서는 더 많은 에러를 검출할 수 있는 디코더에 대한 연구가 요구된다.

참 고 문 헌

- [1] S.Lin. "An Introduction to Error Correcting Codes", prentics Hall, 1970
- [2] S.Lin, "Error Control Coding", Prence-Hall, 1983
- [3] S.Lin & P.S.Yu, "A hybrid ARQ scheme with parity retransmission for error control of satellite channel", IEEE Trans. Commun., COM-30, no.7, pp1701-1719, July 1982