

mBIZ Code Format 변형에 따른 신뢰도 개선에 관한 연구

오고 성찬* 유 봉선* 원 동호** 박 병철*
 *성균관대학교 전자공학과 ** 성균관대학교 정보공학과

A Study on The Improvement of Reliability Using
 The Transformation of the mBIZ Code Format

S.C.KO*, B.S.Yoo*, D.H.Won**, B.C.Park*
 *Dept.of Electronic Eng. **Dept.of Information Eng. Sung Kyun Kwan University

ABSTRACT

As to the development of the information society, the common communication network which processes the service for data, image and voice etc., is required.

So the higher degree of reliability becomes more important.

Therefore, this paper describes the improvement of reliability using the format transformation of the mBIZ code and the reframe usually practiced at the terminal repeater.

1. 서 론

음성신호 및 화상신호 그리고 데이터 등과 같은 대용량의 정보와 사회의 추세에 비추어 광통신용 범용 통신망의 고신뢰도가 추후 요구될 것이다. 따라서 광통신용 범용 통신망의 신뢰도 개선을 위한 방안으로써 본 논문에서는 기존의 전송로 부호들 중 최적의 부호라 사료되는 mBIZ 부호⁽¹⁾를 선택하여, 단국중계장치에서 한 frame내 각 block의 i번째 bit들에 대한 총 parity bit P_i 를 frame내에 삽입시키는 reframe format 변형*을 행한 이후, mBIZ부호의 각 block에 odd parity bit P를 추가시키는 code format 변형**을 행하였다.

또한, mBIZ부호를 C.F.T한 부호의 동부호 연속수, 마크율, 전력 스펙트럼에 관하여 추가 설명하였다.

2. C.F.T

2-1. 부호의 선택

재생중계 PCM전송 시스템에서 가장 큰 문제로 대두되

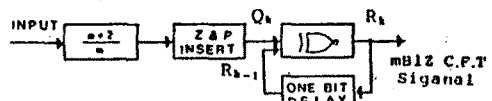
* 이후 C.F.T(Code Format Transformation)이라 약칭한다.

** 이후 R.F.T(Reframe " ") "

는 것은 jitter와 timing축출이다. jitter는 waiting time jitter와 pattern induced jitter로 나눌 수 있으며 waiting time jitter는 다중변환장치에서 발생하는 jitter이나 pattern induced jitter는 부호 pattern에 따라 발생하는 jitter이므로 적절한 coding 방법을 사용하여 이를 억압하고, 이로써 timing 축출의 용이성도 개선할 수 있다. 이러한 BSI 조건⁽²⁾을 만족시키는 Block code로서 mBnB 부호가 먼저 제안되었지만⁽³⁾ 이 부호는 정보bit m값에 비례하는 회로의 복잡성으로 인하여 고속 전송용으로는 부적합하다. 그 이후 고속 전송용 부호로서 mBIC부호가 제안되었으나⁽⁴⁾ m정보 bit 다음에 complement bit를 삽입시켜야 하기 때문에 부호변환시 회로가 복잡하고 또 랜덤성에 대한 보장이 없기 때문에 이를 보완하기 위하여 스크램블러를 추가로 사용해야 한다. 그래서 이러한 단점들을 모두 보완한 부호로서 mBIZ부호가 최근에 제안되었고 본 논문에서는 전송로상에서 발생한 1 bit 오류정정을 목적으로 하였기 때문에 비록 mBIZ부호가 전송로상에서 발생한 1 bit 오류에 대하여 복호후 2 bit 오류 multipling의 결점을 가지고는 있지만 현재 제안된 부호들 중 최적의 부호라 판단되기 때문에 본 논문에서는 mBIZ부호를 선택하였다.

2-2. C.F.T신호의 구성

그림 1-(a)는 mBIZ부호를 C.F.T한 부호 구성의 block diagram이며, 그림 1-(b)는 C.F.T한 부호 중 m=5인 C.F.T한 부호의 timing diagram을 나타낸 것으로 이 그림으로부터 일반적인 C.F.T한 부호의 block diagram을 설명하면 다음과 같다.



(a)

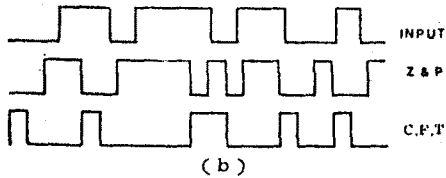


그림 1. (a) The block diagram of the mBlZ C.F.T signal
(b) The timing diagram of the mBlZ C.F.T signal

$\frac{m+2}{m}$ 속도변환기와 zero & Parity 삼입기에 의하여 입력신호계열의 5 bit와 6bit사이에 Z와 P가 삼입되어 Q_k 가 되고, Q_k 는 1 bit지연 소자에 의해 출력신호 R_k 를 1 bit지연시킨 R_{k-1} 과 Exclusive NOR에 입력되어 C.F.T한 부호가 된다.

2-3. C.F.T한 부호의 특성

mBlZ 부호가 가지는 전송용 부호로서의 특성에 대해서 C.F.T한 부호 역시 그 특성을 가지는지 그 여부를 다음 세가지 관점에서 고찰하였다.

2-3-1. 동부호 연속수

수신 펄스열에서 동부호 연속수가 많으면 D.C baseline wandering에 의해 잡음에 대한 여유의 감소가 초래되고, 또 timing속출이 어려워지기 때문에, 최대 동부호 연속수는 억압되어야만 한다. C.F.T한 부호의 $(m+1)$ 번째 bit인 R_{m+1} 은 R_m 과 항상 Zero인 Q_{m+1} 을 Exclusive NOR한 값이므로 R_{m+1} 은 식(1)과 같다.

$$R_{m+1} = R_m \odot Q_{m+1} = R_m \odot 0 = \bar{R}_m \quad (1)$$

여기서 \odot 는 Exclusive NOR를 의미한다.

식(1)로부터 C.F.T한 부호의 m번째 bit와 $(m+1)$ 번째 bit사이에는 항상 상태전이 발생하므로 mBlZ 부호를 C.F.T한 부호 역시 최대동부호 연속수가 $(m+2)$ bit 이내로 억압됨을 알 수 있다.

2-3-2. 마크를

부호의 pattern변화에 의하여 발생하는 pattern induced jitter는 부호의 마크율이 1/2일 경우, 최대 로 억압될 수 있다.⁽⁶⁾ 그림 2는 mBlZ부호를 C.F.T한 부호의 state pattern diagram이며, 이 diagram으로부터 마크율이 1/2이라는 것을 다음과 같이 증명할 수 있다.

그림 2로부터

$$P_k = (1-p) \cdot P_{k-1} + p \cdot P_{m+k+1} \quad (2)$$

$$P_{m+k+2} = (1-p) \cdot P_{m+k+1} + p \cdot P_{k-1} \quad (3)$$

이다. 식(2)에 $k=2,3$ 을 축차대입하면

$$P_2 = (1-p) \cdot P_1 + p \cdot P_{m+3}$$

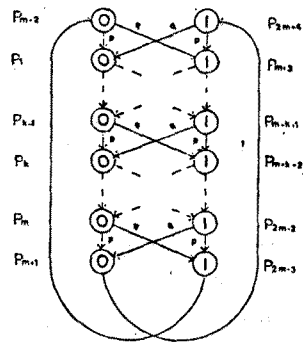


그림 2. The state pattern diagram of the mBlZ C.F.T signal

p, q : state transition probability
 P_k : steady-state probability

$$P_3 = (1-p) \cdot P_2 + p \cdot P_{m+4} = (1-p)^2 \cdot P_1 + (1-p) \cdot p \cdot P_{m+3} + p \cdot P_{m+4} \quad \text{이다. 그러므로}$$

$$P_k = (1-p)^{k-1} \cdot P_1 + (1-p)^{k-2} \cdot p \cdot P_{m+3} + \dots + p \cdot P_{m+k+1} \quad (4)$$

이다. 마찬가지로 식 (3)에 $k=2,3$ 을 축차대입하면

$$P_{m+4} = (1-p) \cdot P_{m+3} + p \cdot P_1$$

$$P_{m+6} = (1-p) \cdot P_{m+4} + p \cdot P_2 = (1-p)^2 \cdot P_{m+3} + (1-p) \cdot p \cdot P_1 + p \cdot P_2 \quad \text{이다. 그러므로}$$

$$P_{m+k+2} = (1-p)^{k-1} \cdot P_{m+3} + (1-p)^{k-2} \cdot p \cdot P_1 + (1-p)^{k-3} \cdot p \cdot P_2 + \dots + p \cdot P_{k-1} \quad (5)$$

이다. 식(2)와 식(3)에 의하여

$$P_k - P_{m+k+2} = (1-2p)(P_{k-1} - P_{m+k+1}) \quad (6)$$

이며 식(4)와 식(5)에 의하여

$$P_k - P_{m+k+2} = [(1-p)^{k-1} - (1-p)^{k-2} \cdot p] \cdot (P_1 - P_{m+3}) + (1-p)^{k-3} \cdot p \cdot (P_{m+4} - P_2) + \dots + p \cdot (P_{m+k+1} - P_{k-1}) \quad (7)$$

이다. 그리고 식(6)과 식(7)에 의하여

$$(1-2p) \cdot (P_{k-1} - P_{m+k+1}) = [(1-p)^k - (1-p)^k \cdot p] \cdot (P_1 - P_{m+3}) + (1-p)^{k-3} \cdot p \cdot (P_{m+4} - P_2) + \dots + p \cdot (P_{m+k+1} - P_{k-1}) \quad (8)$$

이다.

식(8)가 항상 성립하기 위해서는 $P_k = P_{m+k+1}$ 이어야 한다. 즉 p 와 q 값에 관계없이 모든 상태의 정상상태 확률이 같아야만 하므로 스페이스와 마크의 정상상태확률이 같아야만 한다. 따라서 mBlZ부호를 C.F.T한 부호의 마크율은 1/2이다.

2-3-3. 전력스펙트럼

C.F.T한 부호의 전력스펙트럼을 분석하기 위하여 Yasuda의 알고리즘⁽⁶⁾을 이용하였고, 시뮬레이션한 결과 mBlZ 부호와 유사한 특성을 가짐을 알 수 있었다.

그림 3-(a)는 jitter를 야기시키는 회전성분이 최대한 것으로 억압됨을 보여주는 C.F.T한 부호의 이산 전력스펙

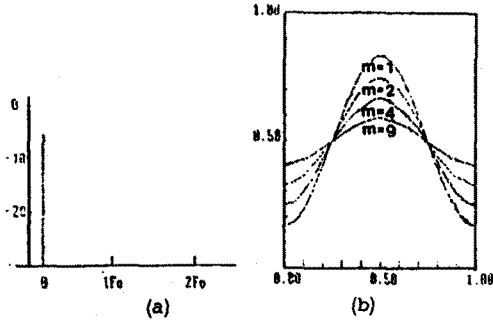


그림 3(a)The discrete power spectrum of the mBIZ C.F.T signal
(b)The continuous power spectrum of the mBIZ C.F.T signal

트럼이고, 그림 3-(b)는 고주파, 저주파 성분이 효과적으로 억압됨을 보여주는 C.F.T한 부호의 연속 전력스펙트럼이다.

3. R.F.T

3-1. 단국중계장치***의 개요

디지털 전송방식은 여러가지 장점을 가지고 있지만 FDM 방식과 비교해서 다수의 부품을 사용하기 때문에, 중계기와 전송로들의 신뢰도에 대해 각별한 고려가 요구된다. 따라서 PCM전송 시스템은 자동절체기능을 갖도록 설계되어야만 한다. 자동절체 방식으로는 網의절체와 시스템절체 방식이 있지만 전자는 현재 실현 가능성이 없으므로(7) 본 논문에서는 후자에 국한하여 언급한다. 시스템절체 방식에서는 현 시스템이 장애로 판정되면 예비 시스템으로 자동절체가 행해지며 이를 행하기 위하여 감시제어신호가 모든 감시국간에서도 교환되어야만 한다. 감시제어신호를 전송하는 방식 중에는 속도 변환후 수신호에 감시제어신호를 중첩시키는 방

식이 가장 유리하고 또 도미노현상 방지를 위해서 보통 단·중에서 reframe을 행하고 있다.(8) 그리고 마크율이 1/2이라 할지라도 pattern induced jitter는 최소값으로 억압되어 발생하고, 최소값으로 억압되어 발생한 jitter는 중계기수 계층군에 비례하여 누적되지므로(9) 장거리 기간회선용 시스템에 대해서는 소정의 jitter 규격을 만족시키기가 쉽다. 따라서 각 단·중에서 속도 변환후 재 frame을 구성할 경우, jitter에 대한 상관 SOURCE가 비상관 SOURCE로 되기 때문에, jitter 규격을 쉽게 만족시킬 수 있다.

3-2. 단·중에서의 R.F.T

본 논문에서는 문헌 [10]에서와 같이 일본 hierarchy의 5차군 신호 bit rate 397.2 MHz를 근거로 R.F.T를 논하기로 한다. 그리고 고속논리 IC가 500 MHz까지 동작 가능하다고 가정하면, 문헌 [10]에서 주어진 최악 frame 동기복귀 시간 T_R 의 규격치를 고려하여 그림 4와 같은 R.F.T를 행할 수 있다.

그리고 R.F.T에 대한 block diagram은 그림 5에 나타내었다.

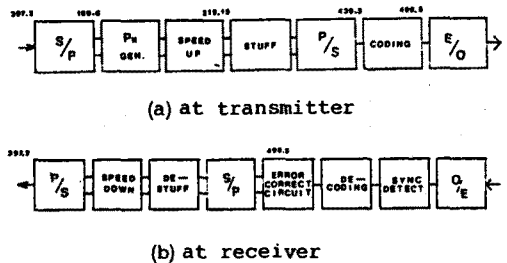
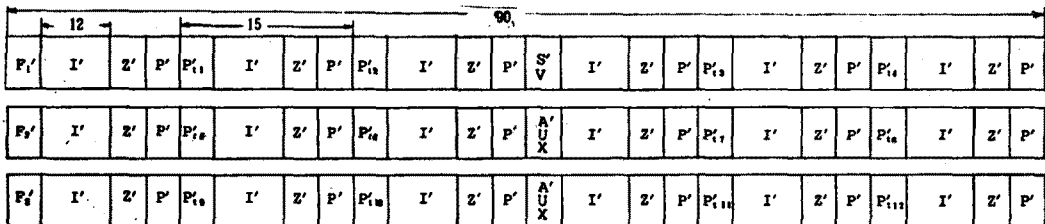


그림 5. The block diagram of the mBIZ R.F.T

그림 5-(a)의 논리회로부를 병렬처리하여 상속 P_{11} 생성기에서는 12 bit 간격으로 9회 트리거시켜 $i = \text{odd}$ 인



Where the prime means the bit after mBIZ C.F.T has been carried.

P_i : frame synchronizing pulse. I: Information of the 5-th hierarchy group.

SV: Supervisory control bit.

AUX: auxiliary bit P_{ii} : parity bit about i -th bits of each block within one frame.

그림 4 The configuration of the R.F.T

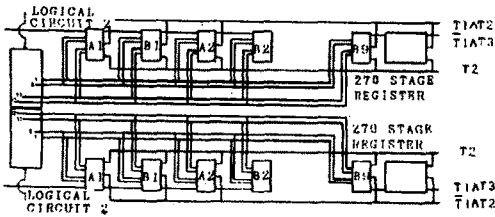
*** 이후 단·중이라 약칭한다.

P_{ii} 를, 하측 P_{ii} 생성기에서는 $i = \text{even}$ 인 P_{ii} 를 출력시킨다. 이 들 중 $i = 2, 3, 6, 7, 10, 11$ 인 P_{ii} 와 $i = 1, 4, 5, 8, 9, 12$ 인 P_{ii} 는 각각 상, 하측 펄스삽입부 내에 있는 메모리에 저장되어 현 frame 내의 P_{ii} 값이 다음 frame 내에 삽입 된다. 그리고 수신측에서는 이에 대응하여 오류정정을 행한다.

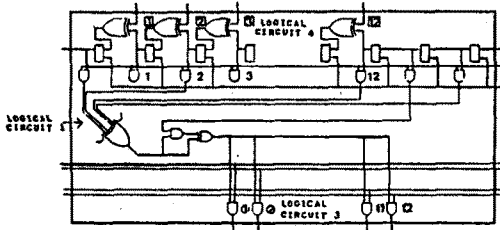
또 펄스 삽입부에서는 메모리에 저장된 P_{ii} 를 삽입시킴과 동시에 상측에서 frame 동기 펄스들, 하측에서 보조 및 감시제어 bit를 삽입시킨다. 여기서 펄스삽입간격은 12bit로 주기적이며, 부호기는 F_1 삽입 클락과 동기되어 동작한다.

4. 오류정정 회로

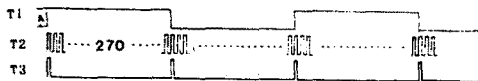
mB1Z 부호를 C.F.T한 부호 역시 전송로상에서 발생한 1 bit 오류를 2 bit 오류형태로 복호하기 때문에 13B 1Z1P의 홀수번째 bit들에 대한 parity 정보를 P로 하고, 본 논문에서는 P의 출력치 논리값이 0으로 되는 even parity로 하였다. 이렇게 C.F.T와 R.F.T를 행함으로써 1 frame 내의 2 bit 오류형태는 그림 6에 나타난 오류정정 회로를 거쳐 정정된다.



(a) The configuration of the chip array



(b) The array configuration of the chip inside



(c) Clock diagram

그림 6. Error correcting circuit

논리회로부 L_2 는 12개의 출력단자를 갖는데 출력단자들 중 i 단자에는 A_i 칩에 대해서 $i+1$ 번째 AND-gate 출력, B_i 칩에 대해서 i 번째 AND-gate 출력이 입력됨과 동시에, 상측에서는 하측 메모리의 P_{ii} 정보가, 하측에서는

상측 메모리의 P_{ii} 정보가 입력된다. 여기서 A_i 칩은 ①-②, ②-③, ③-④, ④-⑤ 과 같이 interfacing된 칩을 의미하며, B_i 칩은 ①-③, ②-④, ③-⑤, ④-⑥ 과 같이 interfacing된 칩을 의미한다.

한편, 상측 메모리에는 T_1 이 0일 때 그리고 하측 메모리에는 T_1 이 A일 때 각각 16, 31, 61, 76, 106, 121, 151, 166, 196, 201, 241, 256 번째 bit들의 값들이 저장된다. 따라서 오류정정과정은 다음과 같다. 만약 mB1Z 부호를 C.F.T한 부호가 복호된 후에 한 block내에 2bit의 오류형태를 가진다면, 논리회로부 L_1 의 출력값이 1이 되고 논리회로부 L_2 에 의하여 2 bit 오류형태의 위치에 해당하는 출력단자의 출력값이 1이 된다. 논리회로부 L_2 에서는 $L_1 = 1, L_2 = 1$ 인, 즉 오류형태로 나타나는 2bit 위치에서만 출력값 1이 되어 논리회로부 L_2 에 의하여 2 bit 오류형태가 정정된다.

5. 결 토

오류정정 Performance 시뮬레이션을 그림 7에 나타난 흐름도에 근거하여 행한 결과 2bit 오류형태에 대해서는 오류정정이 가능하였다.

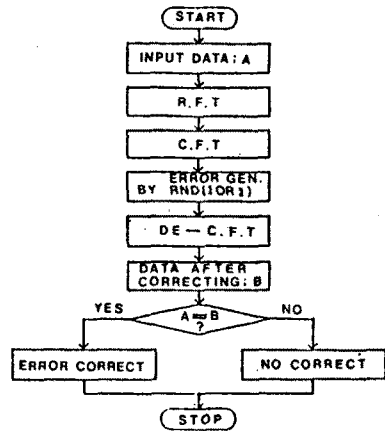


그림 7. The flow chart of the error correcting performance

6. 신뢰도 개선

본 논문에서는 CCITT 장거리 표준회선길이인 2500 km를 최대 중계회선길이로 가정하고, 또 중계간격을 20 km, 단·중간의 간격을 200 km로 가정하여 신뢰도를 비교하였다. 한 중계구간에서의 오류률을 10^{-11} 이라 할 때 종합 오류률은 기존의 방식에서 2.5×10^{-9} 이고 본 방식에서 3.5×10^{-16} 으로 약 10^6 정도의 신뢰도를 개선할 수 있었다.

7. 결 론

신뢰도 개선을 도모하는 방법으로는 error correcting code를 사용하는 방법과 소요 S/N비를 증가시키는 방법이 있다. 전자의 방법은 redundancy bit 상승률이 높을 뿐 아니라 BSI조건을 만족시키지 못하기 때문에 채택할 수 없고, 후자의 방법으로는 6절에서 언급한 10° 정도의 신뢰도를 개선하기 위하여 소요 S/N비를 3dB 가량 증가시켜야 한다. 그러므로 클락상승률, BSI조건, 소요 S/N비 모두를 고려하여 판단해볼 때 본 방식이 신뢰도 개선에 있어서 최적의 방법이라 할 수 있다.

또한, C.F.T와 R.F.T를 행하지 않은 경우와 비교해볼 때 클락 상승률과 회로규모에서는 단점으로 판정되지만, 이는 hardware의 발전에 의하여 극복될 수 있으므로, 고도의 신뢰도를 요하는 광통신용 범용 통신망에 가장 적합한 방식이라 사료된다.

REFERENCE

- [1] B. S. Yoo, D. H. Won, B. C. Kim "高速mBIZ 傳遞路符號에 관한 研究"
韓國通信學會論文誌, Vol 12 No 4 1987. p 347.
- [2] CCITT. Rec. G. 722 "Interconnection of digital paths using different techniques"
- [3] Yoshitaka Takasaki, et al, "Optical pulse formats for fiber optic digital communications"
IEEE. Trans. on. Comm Vol 24 No 4. 1976 p 404.
- [4] Noriaki Yoshikai, et al, "mBIZ code and its performance in an optical communication system"
IEEE. Trans. on. Comm Vol 32 No 2. 1984. p 163.
- [5] Masahiko Matsushita, et al, "PCM jitter smpression by scrambling"
IEEE. Trans. on. Comm Vol 22 No 8 1974 p 1114.
- [6] Miroshi Yasuda, et al, "Direct calculation method of power spectrum of pulse sequences by means of transition probability matrices"
Trans. IECE Vol 53-A. 1970. p 604
- [7] 佐藤裕一, 外, "PCM - 400M 監視制御切替装置の實用化"
研究實用化報告 25卷. 1號. 1976. p 89
- [8] 川上正幾, 外, "同軸PCM方式の監視制御・切替系に関する考察"
研究實用化報告 23卷. 4號. 1974. p 589.
- [9] Frank F.E. Owen. McGraw-Hill Book Company. PCM and Digital Transmission Systems
- [10] 吉岡龍章, 外, "F-400M 方式端局中繼装置の設計と特性"
研究實用化報告 32卷. 3號. 1983. p 597.