

PCB 검사기의 단락측정 알고리즘에 관한 연구

이 용 석, 정 화 자, 김 용 득
아주대학교 전자공학과

A study on the short-open testing algorithm
of the PCB tester

Yong-Seok LEE, Hwa-Ja JOUNG, Yong-Deak KIM
Dept. of Electronics Eng., Ajou University

Abstract

This paper deals with the test strategy on the short-open for the printed circuit board. A group testing algorithm, which is the several testing point to be measured redefined as one of the testing points, was suggested. As a result, the total testing time was reduced to 30~50 percent.

1. 서론

복잡한 제어의 필요로 전자회로가 점차로 복잡해짐에 따라 인쇄회로기판(PCB)의 패턴 또한 복잡해 지면서 부품이 삽입된 상태에서의 기판 상태 점검을 위한 자동 측정 장치가 필요함에 따라 연구된 것이 인서킷 측정기(Incircuit tester)와 기능 측정기(functional tester)이다. 여기서 인서킷 측정기란 부품이 삽입된 인쇄회로기판에서 각 부품의 단락상태 및 삽입상태를 측정하는 장치이며, 기능 측정기는 측정 대상회로에 전압을 공급한 상태에서 입력과형에 대한 예상 출력과 측정출력을 비교하여 회로상태를 판단하는 장치로서 본 논문은 인서킷 측정기 중 단락측정 검사방식에 관한 연구이다.

인서킷 측정기는 기능측정기에 비하여 회로의 이상상태 검출율이 2~5% 가량 낮으나, 저렴한 장비가격과 측정 프로그램의 작성이 용이하고 측정시간이 빠르다는 특징을 갖는다. 이러한 인서킷 측정기는 기본적으로 회로의 단락상태 측정 및 저항, 문덴서, 코일, 다이오드, 트랜지스터 및 스위치등의 소자치나 상태를 점검하는 기능을 가진다.

2. 제어 시스템의 설계

본 연구에서는 IBM-PC를 제어용 컴퓨터로 하는 제어회로 및 측정회로로 구성되는 인서킷 측정기를 설계하였으며, 이 시스템의 전체 블록도는 그림1에 보여준다.

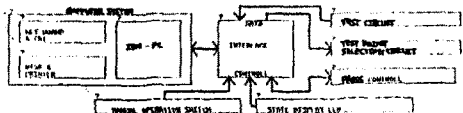


그림 1. 시스템의 블록도

측정회로와 측정점을 연결 시키는 측정선로는 TP1, TP2 및 TPG가 있으며 이들은 아날로그 멀티플렉서를 사용하여 제어하였다. TPG는 가당회로에 연결되는 선로로서, 측정전류가 측정하고자하는 부품과 연결된 회로로 누설되는 것을 방지하기 위한 것이다. 한개의 측정대상 소자에 대하여 여러개의 가당점이 존재할 수 있으므로 가당 선로는 동시에 여러개의 측정점에 연결이 가능하여야하고, 따라서 이는 아날로그 스위치를 사용하여 그림2와 같이 설계하였다.

그림3은 64개의 측정점에 대한 가당 제어회로의 블록도이다. 여기서 가당선로는 빠른 단락 측정을 위하여 TP1과 함께 사용되며 이의 논리는 다음절에서 다루었다. 1024개의 측정점을 갖는 경우 TP1과 TP2의 제어에 필요한 주소번지는 10개의 선로로서 IBM-PC의 I/O 주소번지중에는 이미 사용중인 부분이 많으므로 미 사용인 어드레스로 선택되는 레지에 어드레스를 주어 이를 드로우드 하여 측정점을 선정하도록 하였다.

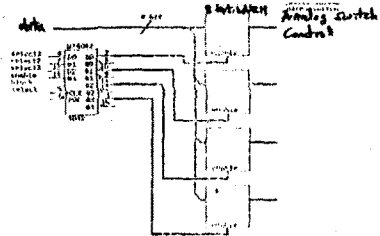


그림 2. 가당 회로의 제어 32핀의 경우

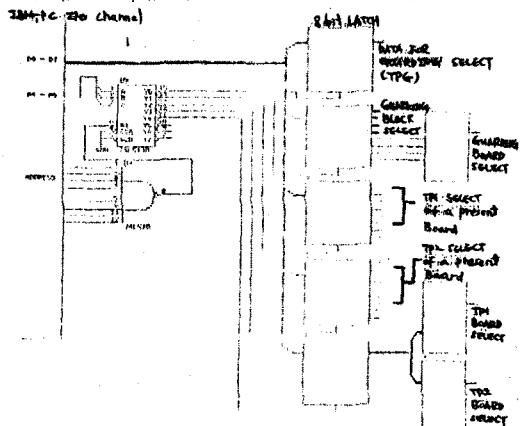


그림 3. 측정점 선택을 위한 제어회로

3. 측정회로의 설계

단락측정회로는 그림4와 같이 정 전류원과 3개의 비교기로 구성되어 있다. 정 전류원에서 발생된 전류를 측정단자 사이로 흘려, 알 단자간의 전압을 비교기로 판단한후 저항치로 환산되도록 회로를 구성하였다. 3개의 비교기의 판단기준은 5옴, 10옴, 50옴으로 하였으며 이를 이용한 측정 알고리즘은 다음절에서 논한다.

이들 저항측정회로는 단락측정회로와 같은 원리로, 정 전류원에서 발생된 전류를 측정단자로 흘려 이때 발생하는 전압을 A/D 변환기로 읽어 $R=V/I$ 의 식에 의하여 저항값을 계산한다.

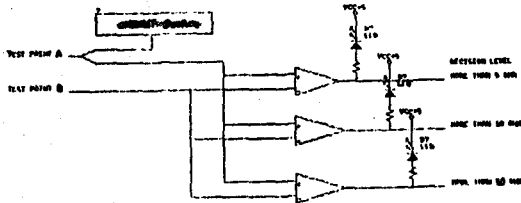


그림 4. 단락 측정회로의 블록도

본문서와 코일의 소자값 측정은 교류 신호원에 의한 필터링 방법과 위상 측정 방법이 있으나, 본 연구에서는 DC성분을 가진 주파수 100~10K의 정현파를 신호원으로 공급하여 측정 대상소자가 필터로 구성되는 측정회로 출력값의 RMS 값을 위하여 측정된다. 그러나 대용량 본문서는 상기 주파수로는 측정치가 정확히 나타나지 않음으로 저항 측정회로의 정 전류원을 사용 다음 식을 사용하여 측정 환산한다.

$$C = IT/V$$

여기서 I는 공급한 정 전류값이고, T는 전류 공급 시간 및 V는 측정된 전압이다.

또한 다이오우드, 트랜지스터와 같이 전압값으로 측정이 가능한 소자의 측정을 위하여는 D/A 변환기를 사용하여 컴퓨터로부터 원하는 측정전압을 측정점에 공급하는 측정회로방식을 적용하였고, 측정소자의 보호를 위하여는 15mA 정격 전류제한회로를 채용하였다. [6]

4. 측정 실험

소자 측정성능은 측정회로에 의하여 결정된다. 본 연구에서 설계한 측정회로는 기존 측정장비에서 많이 사용되는 2선 측정회로를 사용하였으므로 측정시간은 빠르나, 정밀도가 떨어진다.

단락측정회로는 3개의 비교기로 구성된다. 이때 비교기의 출력은 IBM-PC로부터 8255를 통하여 컴퓨터로 입력되는데, 이 정보를 기준으로한 측정판단은 표1과 같다. 즉 단락측정은 소자치 측정의 경우와 같이 표준 인쇄회로기판으로부터 단락상태의 표준 정보를 읽어 측정정보와 비교판단하며, 이때 한 스텝의 측정에 2개의 측정점만을 사용할 경우 측정 스텝수는 다음식과 같다.

$$\text{측정스텝수} = (n(n-1))/2$$

여기서 n은 측정점 수이다.

표 1. 단락 측정시 측정치의 판단

표준정보	측정정보	판단
10 옴 이상	50 옴 이상	정상
	5 옴 이상	정상
	5 옴 미만	단락
10 옴 미만	5 옴 미만	정상
	50 옴 미만	정상
	50 옴 이상	단락

가당회로를 단락 측정에 사용할 경우와 비교한다면 측정점 수의 변화에 따른 측정스텝수의 변화는 그림5와 같고, 가당회로를 사용한 측정은 비방식울 예로 설명하면 그림6과 같다.

즉 6개의 측정점에 대하여 가당회로를 사용하지 않고 측정한다면 15개의 측정스텝이 소요되나, 가당울 사용하면 표준정보의 획득은 그림7과 같이 수행하게된다.

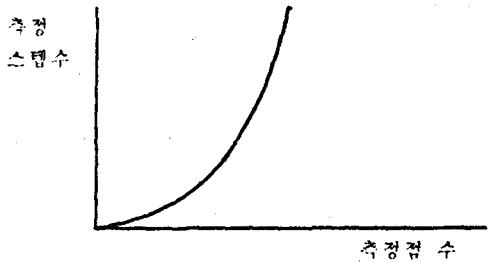


그림 5. 1:1 측정시 측정스텝의 변화

그림 6. 표준 인쇄회로기판의 단락상태

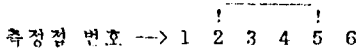
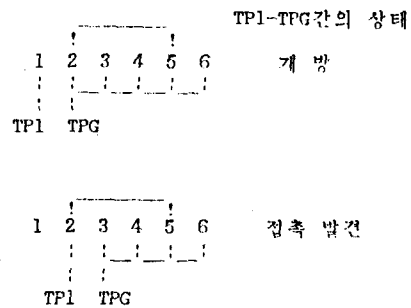


그림 7. 표준 정보의 획득



2번과 접촉된 측정점을 찾기위하여 1:1 측정을 한다.

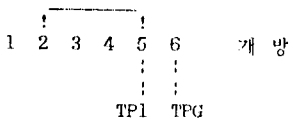
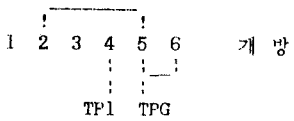
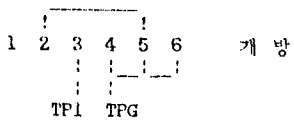
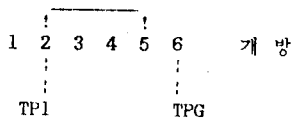
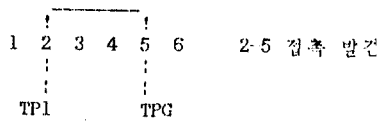
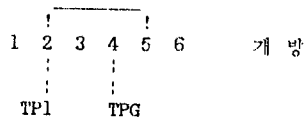
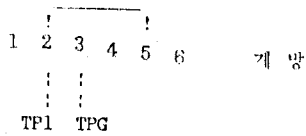
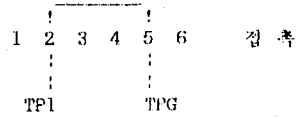
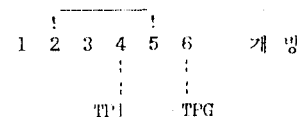
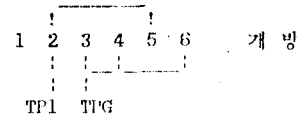
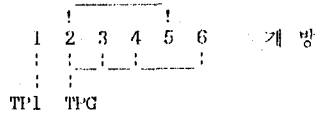


그림 8 측정 방법의 예

- 접촉확인



- 개방확인

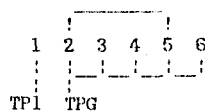


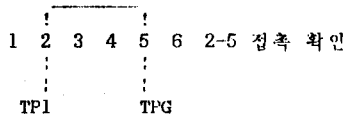
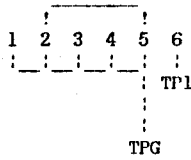
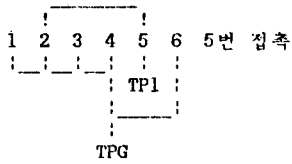
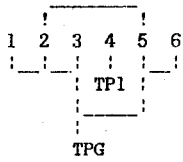
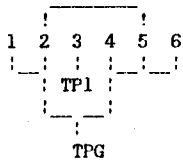
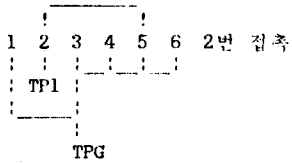
측정대상 인쇄회로기판에 이상이 없는 경우 측정스텝은 5개이나, 그러나 개방점에 이상이 발생한 경우 단락된 측정점을 찾기 위하여 보다 많은 측정스텝이 소요된다. 표준정보 획득시 또는 측정시 이상이 발생한 경우의 측정시간을 줄이기 위하여 다음의 측정논리 알고리즘을 제안 적용하므로 측정시간을 단축하였다.

표준정보 수집을 본 논문에서 제안된 알고리즘을 적용하여 수행하면 그림 9에 보여주듯 측정스텝이 감소된다.

표준정보의 획득을 위하여는 9개의 측정스텝이 소요되었으며, 이때 측정 기여된 표준정보는 표준회로기판의 접촉상태로는 접촉그룹 (2-5)이다. 측정대상 회로기판의 측정시에는 우선 표준정보의 접촉핀들이 접촉인가를 확인한후, 접촉그룹의 대표핀을 그 그룹의 대표 개방점으로 하여 개방측정을 실시한다. 상기 측정방식에 대한 예에서 개방측정 대상은 1, 2, 3, 4, 6번 측정점이며, 이때의 측정스텝은 그림 8에 보여준다.

그림 9 새로운 측정논리에 의한 측정방법





그림쪽에서 보는바와 같이 표준정보에 소요되는 스텝수가 9개에서 7개로 줄었다. 또한 1000개의 측정점에서 2번과 5번이 접촉인 경우 측정 스텝수를 비교하면 구 논리에서는 1997개가 소요되나 본 알고리즘을 적용하여 측정할 경우 1000개가 소요되어 약 2배의 속도 증가효과를 보였다.

5. 결 론

PCB 자동측정장비를 조립 공정에 적용되면 생산성이 향상되고, 생산비용이 절감되고, 숙련 전문가의 요구가 감소될 뿐 아니라 생산제품에 대한 대외 신뢰도가 증가됨은 누구나 인지되는 사실이며, 따라서 본 연구에서는 부품이 삽입된 상태에서의 기판 상태 점검을 위한 PCB 자동측정장치인 인서킷 측정기를 연구하였다.

여기서 인서킷 측정기란 부품이 삽입된 인쇄회로기판에서 각 부품의 단락상태 및 삽입상태를 측정하는 장치이며, 본 논문에서는 이중 단락추정 검사방식을 위한 새로운 측정 알고리즘에 관한 연구이다.

본 논문에서 제안된 단락 추정 알고리즘은 몇개의 측정점을 하나의 측정점으로 치환 가정하여 검사한후 이상여부에 따라 세부 측정을 수행하는 것이며, 이는 전체 측정시간을 30~50퍼센트 단축하게 되었다.

PCB에 부품을 삽입한 후 오동작을 검출하는 비용은 초기의 각 부품을 검사하는 비용의 10배이고, 시스템 조립후 오동작을 검사하는 것보다는 1/10의 적은 비용이 든다. 따라서 이는 생산공정의 가능한 초기 단계에서 오동작을 검사하는것이 바람직하다고 보며, 본 제안된 이론은 생산 효율성을 증가시킬 수 있으리라 기대된다.

참고 문헌

1. L.Wang, "Circuits for built-in self test", Ph.D dissertation, Stanford Univ., 1987
2. J.Bateson, "In-circuit testing", Van Nostrand Reinhold, 1985
3. K. Jessen, "Approches for automatically testing PCB", Assembly Eng., 1982.4
4. R.Adams, "Modules cut ATE costs", Electronics week, 1985.4
5. M.Tilden, "The IBM-PC handles ATE applications", EDN, Feb.7, 1985
6. 김용득, "마이크로 컴퓨터에 의한 자동 측정장치 설계에 관한 연구", 동원전자(주) 연구보고서, 1988.3
7. 이용석, 김용득, "마이크로 컴퓨터를 사용한 회로 자동 측정장치 설계", 전자공학회 하계논문집, 1987.7