

원전 Data Acquisition System 설계

정 철환, 김 정택, 이 동영, 함 창식
한국에너지연구소

Design of Nuclear Power Plant
Data Acquisition System

Jung Chul Hwan, Kim Jung Tak
Lee Dong Young, Han Chang Shik
KAERI

(요약)

원자력발전소의 운전현황감시 및 안전성확보를 위해 원전에 비상대응설비등을 설치 할려고 하는 상황에서 본 연구는 이런 원전설비 시스템의 입력단이 되는 DAS(Data acquisition System)를 설계, 제작하므로 원전설비에 대한 기술자리를 향상시켰다. 여기서 연구된 DAS는 현장신호를 격리 및 분리하고 analog와 digital 신호를 취득하며 Non Class-1E analog 80개, digital 신호 16개와 Class-1E analog 신호 2개, digital 신호 4개를 취급할수있도록 설계하였다. 여기서 설계된 DAS는 원전의 안전정보 system이나 기타 process의 monitoring system의 입력단으로 적용 가능한 시스템이다

본 연구에서 설계된 DAS H/W는 Non Class-1E analog signal 80개, digital signal 16개와 Class-1E analog signal 2개, digital signal 4개를 받아들이는 analog와 digital input card, I/O bus cycle를 위한 wait-state generation card 그리고 이러한 card를 조합해주는 mother board, 현장신호를 받아들이는 strip단자 그리고 DAS System을 control 하는 controller card로 구성되어 있다.

DAS S/W는 A/D Conversion 부분, Data를 DAS Controller로 받아들이는 부분, RS232C 직렬통신부분, 그리고 EOC 신호를 받는 부분은 Assembly language를 이용한 low level part와 이 low level S/W를 이용해 DAS Computer에 필요한 Data를 전송하거나 DAS 가동시 diagnostic을 위한 pascal language를 이용한 high level part로 구성되어 있다.

1. 서론

TMI-2 원자력발전소 사고이후 원자력시설에대한 안전성확보를 위해 여러가지 조치사항을 취하게 되었으며 선진외국에서는 ERF(Emergency Response Facility) 및 SPDS(Safety Parameter Display System)등 원자력발전소 운전현황의 감시 및 자동진단시스템을 설치하고 있으며 연구, 개발하고 있다. 우리나라에서도 운전현황감시 및 안전성확보를 위해서 비상대응 시스템을 원전에 설치할려고 하고 있으나 원자력발전소에 대한 설비를 선진국에서 독점하고 있는 현황에서 원자력 기술자리를 위하여 축적 되어온 기술을 바탕으로 국산화를 추진하고 있다. 안전운전감시에 필요한 정확한 정보의 처리 및 취득을 위해 원자력발전소 Data acquisition System의 설계, 제작 및 평가를 해본다.

3. DAS H/W 설계

DAS를 card 별로 살펴보면 그림 1. DAS block diagram과 같다. 여기서 Non Class-1E analog input card와 Digital input card는 각각 5장, 1장으로 구성되어 있고 Class-1E analog input card와 digital input card는 각각 한장으로 구성되어 있다. 현장신호가 strip단자를 통해 들어오면 input card에서 multiplexing되고 analog는 digital로 변화되어서 control신호의 제어를 받아 control processor로 data가 넘어가게 된다. 이렇게 controller 까지 넘어온 Data는 DAS computer에서 전송요구신호가 오면 RS232C를 통해서 Data를 전송하게 된다.

이 block diagram에서 보면 Class-1E 앞단에 원래 ERF System에서는 ESID(Engineering Safety Isolation Device)를 사용하여 현장과 완전한 격리를 하고 있으나 여기서는 설계개념에서 제외되었기 때문에 나타나지 않고 있다. Control card는 A/D Converter의 timing을 조절하기 위해서 사용되었고 DAS를 제어하기 위하여 Controller를 사용하고 있는데 이 Controller는 XT mother board를 사용하였다.

2. 시스템 설계

DAS는 현장신호를 취득하여 격리 및 분리(Isolation & Separation)하며 analog 및 digital 신호를 취득하여 multiplexing 한후, analog 신호는 digital로 변환해서 main computer가 Data 전송을 요구하면 RS232C를 통하여 Data를 전송한다. 원자력발전소의 신호는 한호기당 약450개의 신호가 있으며 원전의안전에 관련된 신호인 Class-1E신호와 Non Class-1E신호로 나누어지며 또 각각은 analog와 digital 신호로 대별할수있다. 비상대응 시스템은 원전을 제어하는 시스템이 아니라 운전원에게 정보를 제공하고 비상시 안전대책을 수립하는 시스템 이므로 비상대응시스템에서 역으로 원전 쪽으로 영향을 미치지 않도록 해야하며, 특히 원전의 안전에 관련된 Class-1E 설비에 대하여 영향이 없어야 한다.

그림2는 analog inputcard block diagram이다. 여기서 analog isolator는 입력되는 analog 신호인 과그릿단의 처리시스템과의 상호영향 및 외부로부터 유입될수있는 잡음의 유기를 방지하는 것이며 Analog MUX는 isolator를 거쳐나온 신호를 System Controller의 Control bus 상태에 따라서 multiplexing 기능을 한다. Analog MUX를 거쳐나온 신호는 A/D Converter가 동작하고 있는 시간동안 일정하게 유지해야할 필요가 있으므로 holder를 사용했고 A/D Converter를 거친 digital 신호는 control bus 신호에 따라 Data bus에 b-

uffer의 내용을 실어준다. Analog input card는 16 channel/card 로 설계 되어있기 때문에 16 channel/c-card * 5 card = 80 channel의 analog신호를 받을수 있도록 되어있다. 각 card 당 A/D Converter 가 있어 system을 modular화 했고 또 Conversion time 을 줄여서 system 의 동작시간을 줄이려는 개념을 도입하였다. 또 control logic에 의해서 동시에 각 card의 한개 신호가 multiplexing 되어 A/D Conversion 되어서 Data buffer에 latch가 되게 한 다음 차례대로 controller에 워혀 들어가게된다.

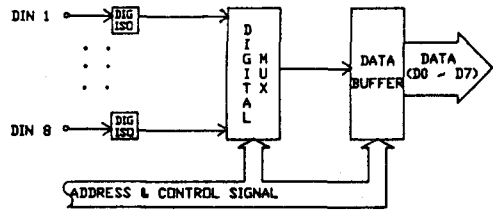


그림3. Digital input card block diagram

Class-1E inputcard의 설계개념은 component level로 input card를 설계하는것이였다. 실제로 ERF 에서 Class-1E 계통의 ESID 나 Cabinet, Power supply, cable 과 chassis등이 Class-1E 설계조건을 만족하도록 설계 되어야하나 본 연구에서는 component level 로 input card 를 Class-1E에 맞도록 설계목표를 삼았다. 지금 국내에서는 이에 대한 기술이 부족하므로 계속연구중이며 이에대한 전문기술도 선진국에서 기술전수에 정으로 있다.

논리상 Class-1E input card는 Non Class-1E input card와 동일하므로 이에대한 설명은 제외하며, Class-1E analog input card 는 2 channel 을 가지고 있으며 Class-1E digital input card는 4 channel을 가지고있다. 여기서 component level로 Class-1E input card를 설계한것은 industrial spec. or military spec.에 맞는 component 이다.

Control card 는 I/O buscycle을 위한 wait-state generation card이다. IBM PC 에 interface 회로를 연결시 공통적인 문제는 PC bus cycle 의 speed 와 interface 회로의 speed를 match 시키는 것이다. PC bus cycle 보다 빠른속도로 동작하는 interface 회로가 드물기 때문에 PC system 에서는 이러한 문제를 해결하기 위하여 interface 회로에 의해 적절히 제어 되어 PC bus cycle 를 원하는 만큼 늘리는대 사용되는 Ready 신호가 있다. 8088 microprocessor bus cycle은 보통 4 clock 으로 구성되며 PC H/W 는 자동적으로 Tw 라고 불리는 extra clock을 첨가한다. I/O read 와 write 시 bus cycle은 Ready 신호를 제어함에 의해 가변된다. 본 DAS 에서 analog input card는 최대 1 sec 정도의 delay 가 존재한다.

4. DAS S/W 설계

DAS S/W는 전체적으로 A/D Conversion 부분, analog와 digital data를 DAS Controller로 받아들이는부분, R-S232C 직렬통신부분 그리고 A/D 변환시 EOC(End of Conversion)신호를 받아들이는 부분의 assembly language를 이용한 low level part 와 low level S/W를 이용해 DAS computer 에 필요한 data 를 전송하거나 DAS 기동시 diagnostic을 위한 pascal language를 이용한 high level part 로 구성되어있다.

그림4는 DAS S/W 의 전체적인 흐름도이다. 여기서보면 먼저 DAS H/W를 check 하기 위한 diagnostic program 을 수행시켜 각종 card 의 이상유무 및 DAS computer 와 DAS controller간의 통신가능 여부를 test 한후 이 결과를 DAS computer 에 전송하고 만일 이상이 없으면 DAS computer 에서 data 전송요구신호가 오면 A/D변환 routine을 이용해 A/D 변환을 하여 A/D 변환이 끝나면 analog 와 digital 신호를 DAS controller로 받아들이는 후 이 data 를 DAS computer 로 전송한다.

A/D 변환 S/W는 A/D 변환하고자 하는 channel No. 를 받아들여 이에 해당하는 address로 analog input card 를 위한 muxing신호를 발생시키는 부분으로 이 muxing 신호가 발생하면 wait-state generation H/W 에서 address 유효기간을 충분히늘려 입력전압이 충분히 충전 되게하고 A/D 변환 card에서 이를 변환하여 buffer register 에 저장하게된다. Data를 입력하는 S/W는 analog data 를 A/D converter가 12 bit용 이므로 8 b-

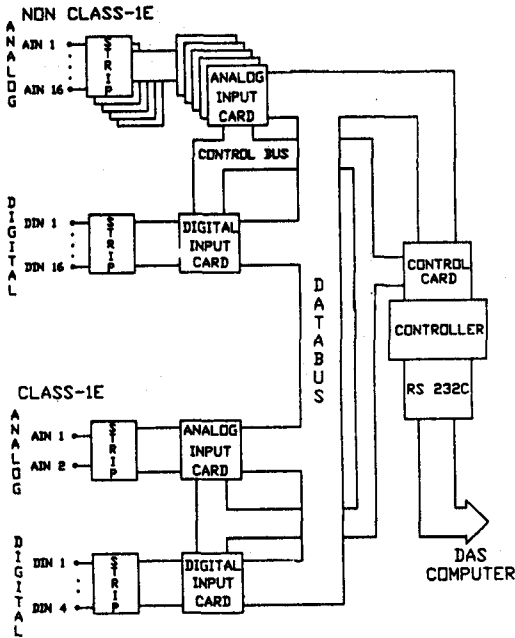


그림1. DAS block diagram

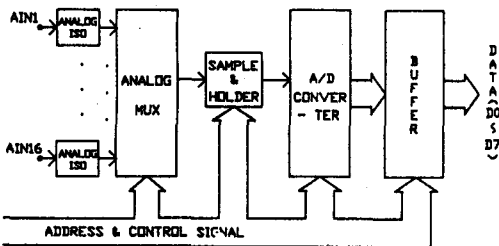


그림2. Analog input card block diagram

그림3은 digital inputcard block diagram 을 나타내고있다. 여기서 digital isolator는 digital 신호원과 칩단의 처리 시스템과의 상호영향 및 외부에서 유입될 수 있는 impulse noise 에 대하여 보호하는 기능을 하는데 photo coupler를 사용하였다. Isolator를 통하여 입력되는 신호가 1 bit로 구성되어 있는경우 digital MUX의 기능은 analog MUX의 기능과 같으나 여러 bit로 구성된 digital 입력신호에 대해서는 byte 별로 워혀 들어가야한다. Digital MUX의 기능이란 각 bit 별 또는 각 byte 별로 multiplexing 할수 card는 16개 channel을 가지고 있다.

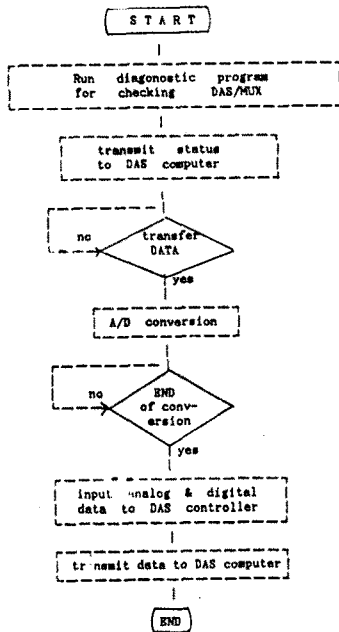


그림4. Flowchart of DAS S/W

it씩 2번에 걸쳐 받아들이 원래 12 bit data로 format 을 바꿔 저장하고 digital data는 8 bit씩 2번 받아들여 저장한다. analog 와 digital data 입력시 card 마다 I/O address 를 할당 해주었다. 직렬통신 S/W는 D-AS computer 에서 DAS controller 로 data 전송요구를 받거나 DAS controller 에서 data 를 전송할때에 사용된다. 본 DAS system에서는 RS232C 직렬통신방식(9600 baud rate, parity bit, data bit, stop bit) 을 이용해 DAS computer 와 DAS controller 간의 통신을 수행했다. DAS system을 가동하기전에 DAS system 및 통신선로상의 이상유무를 판단하는것은 DAS system 에서 전송된 data의 신뢰성을 확보한다는 면에서 매우 중요하다. 본 DAS system 에서는 DAS H/W 및 통신선로상의 이상유무를 check 하기위해 먼저 diagnostic program 을 수행하여 각종 card의 이상유무 및 RS232C통신가능 여부를 test 하여 이결과를 DAS computer 에 전송하여 DAS computer 에서 고장유무 및 부품을 쉽게 판별할수 있게 하고 유지보수시 참고토록 DAS test S/W 를 첨가시켰다.

5. 결과 및 평가

DAS에서 설계된 H/W는 CAD를 이용한 PCB artwork을 이용하였고 현장모의신호를 +5VAC 와 +5VDC 를 사용하여 test를 완료하였다. 사진1은 bread board 에 회로를 구현한후 test하는 모습을 보여주고 사진2는 모의신호를 받아들인후 CRT 화면에 display 한것을 보여준다. 사진3은 PCB로 제작된 card들의 조합을 보여주고 있다 3개의 channel에 대해 모의신호를 연결했을때 DAS H/W controller 와 DAS computer 의출력은 다음과 같았다.

channel no.	모의신호	controller	computer
AI 1	4.01	4.063	4.062
AI 2	0.01	0.066	0.066
AI 3	-4.01	-4.065	-4.064

여기서 신호원은 +5VAC 사이를 0 - 4095로 나누면 1bit는 약 2mv 이다. 모의신호 와 DAS controller 사이에 약 50 mv 차이가 나는것은 모의신호원에 의한 oscillation 이고 이 모의신호는 DVM 로 측정한값이며 D-AS controller 의 값은 sampling 순간의 값이기 때문이다. DAS test 결과 및 평가시 안정된 신호원이 입력될 경우 정확한 값이 sampling되어 display 되는것을 확인하였다.

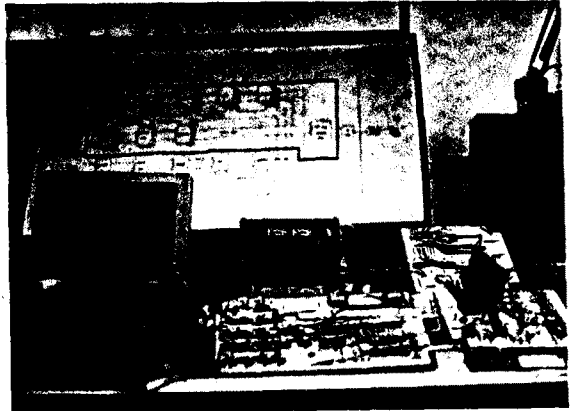


사진1. DAS 실험장비 및 bread board test

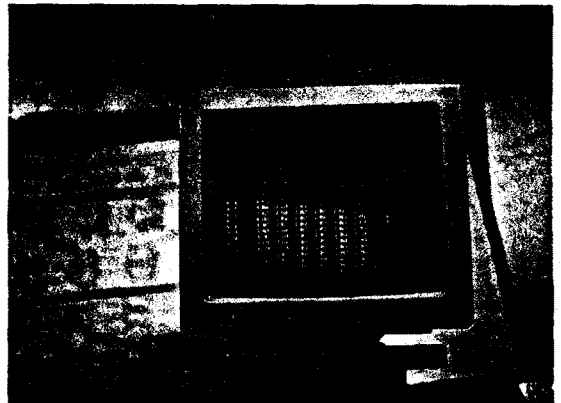


사진2. 모의신호에 대한 신호취득 display

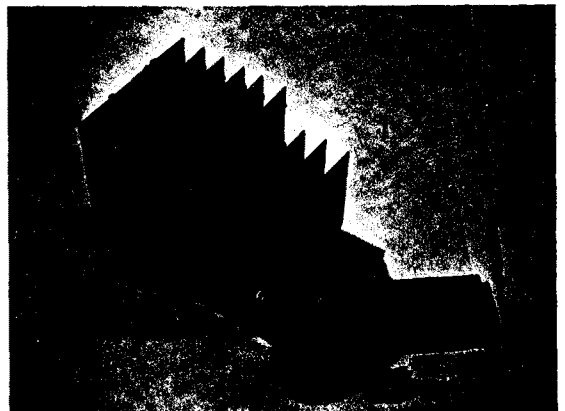


사진3. Input card integration

6. 결론

원자력 시설에 대한 안전성을 확보하기 위해 여러가지 시스템을 설치하고 있는데 이러한 시스템의 입력단이 되는 DAS(Data acquisition system)을 설계, 제작 하였다. DAS 에서 현장신호를 격리 및 분리하고 analog 와 digital 신호를 취득하여 multiplexing 한후, analog 신호를 digital 로 변환하여서 DAS computer 가 data 의 전송을 요구하면 RS232C를 통해 전송한다. 본 DAS에서는 Non Class-1E analog 신호가 80개, digital 신호가 16개, Class-1E analog 신호가 2개 digital 신호가 4 개를 취급할수 있도록 설계하였고, component level로 Class-1E signal을 취급할수 있도록, Class-1E input card 를 설계, 제작 하였다. 여기서 설계된 DAS는 원전의 안전정보 system이나 기타 process의 monitoring system의 입력단으로 적용할수있는 system 이며, 여기서 축적된 기술은 원전의 large scale system 설계때 많은 도움을 줄수있어 원자력자립기술에 많은 기여가 될것임을 확신한다.

7. 참고문헌

- 1) proceeding : 1986 seminar on emergency response facilities and implementation of safety parameter display system. NP-5510-SR,EPRI,1987.
- 2) 고리원자력발전소 비상대응설비(ERF) 기본설계보고서. KEPC,KOPEC, 1985.
- 3) 마이크로 프로세서를 이용한 원전신호처리장치개발, KAERI/RR-616/1987.
- 4) 전풍일외, 비상대응설비설계 국산화연구, KAERI. RR-632/1987.
- 5) 윤원영 외, 국내실정용 고려한 ERF/SPDS 원전설치의 기술평가,KAERI,NSC/233/1987.