무연솔더 범프 접촉 탐침 핀의 Sn 산화막 형성 기제

배규식[†]

수원대학교 전자재료공학과

Formation Mechanisms of Sn Oxide Films on Probe Pins Contacted with Pb-Free Solder Bumps

Kyoo-Sik Bae[†]

Department of Electronic Materials Engineering, The University of Suwon, Suwon 445-743, Korea

(2012년 8월 3일 접수 : 2012년 10월 4일 최종수정 : 2012년 9월 27일 채택)

Abstract In semiconductor manufacturing, the circuit integrity of packaged BGA devices is tested by measuring electrical resistance using test sockets. Test sockets have been reported to often fail earlier than the expected life-time due to high contact resistance. This has been attributed to the formation of Sn oxide films on the Au coating layer of the probe pins loaded on the socket. Similar to contact failure, and known as “fretting”, this process widely occurs between two conductive surfaces due to the continual rupture and accumulation of oxide films. However, the failure mechanism at the probe pin differs from fretting. In this study, the microstructural processes and formation mechanisms of Sn oxide films developed on the probe pin surface were investigated. Failure analysis was conducted mainly by FIB-FESEM observations, along with EDX, AES, and XRD analyses. Soft and fresh Sn was found to be transferred repeatedly from the solder bump to the Au surface of the probe pins; it was then instantly oxidized to SnO. The SnO₂ phase is a more stable natural oxide, but SnO has been proved to grow on Sn thin film at low temperature (<150°C). Further oxidation to SnO₂ is thought to be limited to 30%. The SnO film grew layer by layer up to 571 nm after testing of 50,500 cycles (1 nm/100 cycle). This resulted in the increase of contact resistance and thus of signal delay between the probe pin and the solder bump.

Key words Probe(Pogo) pin, BGA test socket, SnO, Pb-free solder bump, formation mechanism.

1. 서 론

전기/전자 소자에는 스위치나 커넥터 같은 연결 단자들이 많이 사용되는 데, 이들 단자의 표면은 주로 저가인 Sn, SnPb 합금으로 도금되어 있다. 그런데 이 연결 단자가 자동차 내부와 같이 움직이는 환경에서 사용되는 경우, 단자의 마주보는 두 면이 반복적으로 미끄럼 접촉(sliding contact)을 하게 된다. 이 과정에서 Fig. 1에서와 같이 표면 도금층에 형성되어 있는 SnO₂ 자연산화막이 파편화되는데, 이 파편들이 wiping action에 의해 제거되지 못하고 단자 표면에 반복적으로 쌓이게 되는 마모 부식(fretting corrosion)¹⁾이 발생한다. 그 결과 단자 사이의 접촉 저항이 증가하여 전기적 연결이 끊어지는 신뢰성 문제를 야기하므로 마모 부식의 기제와 이를 해결하기 위한 방안에 대한 연구가 광범위하게 진행되어 왔다.^{1,2)}

Fig. 1. Schematic illustration of mechanisms of fretting corrosion occurring in switches and connectors.¹⁾

[†]Corresponding author
E-Mail : ksbae@suwon.ac.kr (K. -S. Bae)

한편, 반도체 집적회로 제작공정 시 출고하기 전 마지막 단계에서 실장(package)된 소자의 전기적 특성을 검사한다. 이 때 사용되는 검사 소켓(socket)에는 탐침 접촉(probe contact)을 위한 탐침 핀(probe pin)이 부착되어 있으며, 검사 시 소자 패키지의 솔더 범프(solder bump)와 접촉한다. 많은 형태의 탐침 핀 가운데 가장 널리 쓰이는 것은 포고(pogo) 형태의 핀이다.³⁾ 이때 포고 핀과 솔더 범프의 사이에는 접촉 저항이 매우 낮아야만 집적회로의 전기적 특성을 정확히 측정할 수 있다. 포고 핀은 보통 Cu 합금으로 만든, 몸체 표면을 Ni로 일차 도금하고 그 위에 Au로 이차 도금한 형태이다.^{3,4)} 그리고, 반도체 소자는 BGA(ball grid array)형으로 실장 되는데 돌출된 범프는 Sn계 무연 솔더로 만들어 진다. 검사는 보통 상온(R.T.) 또는 고온($\sim 100^{\circ}\text{C}$)과 저온($\sim -10^{\circ}\text{C}$)에서 각각 한차례 수행한다. 그런데, 집적회로의 초미세화에 따라 솔더 범프 숫자가 늘어나고 이에 따라 소켓 핀의 숫자도 증가하였다. 또한 공정비 절감을 위해 수백 개의 소자를 동시에 초고속으로 검사하는 과정에서 몇몇 소자에서 비정상적인 신호지연이 발생하는 문제가 나타났다. 이 소자를 수동으로 시험하면 소자 자체는 정상으로 확인되어 불량 원인은 소켓의 포고 핀에 있는 것으로 확인되었다. 이러한 신호지연이 일어나면 정상 소자가 불량 소자로 판정되어 폐기되거나, 재검사를 해야 하므로 제조원가 상승의 요인이 된다. 이러한 신뢰성 문제는 비교적 최근에 알려져 이의 원인 및 기제 규명과 해결 방안의 제시에 관심이 높아지고 있다.

그런데, 포고 핀의 탐침 접촉은 스위치나 커넥터와 같이 두 개의 다른 금속 표면이 접촉한다는 면에서는 유사하지만, 포고 핀은 검사 시 매번 새로운 소자의 솔더 범프와 접촉하게 된다. 그리고 포고 핀은 도금 표면이 아니라 벌크 솔더와 거의 직각으로 접촉하며, 서로 미끄러지는 것이 아니라 침입(intrusion)하는 형태로 이루어진다. 따라서, 포고 핀은 솔더 범프 표면의 SnO_2 자연산화막을 뚫고 들어가 Sn 합금과 직접 접촉하므로 산화막의 파편화는 일어나지 않는다. 또한, 포고 핀은 검사에 사용되지 않을 때는 장시간 정지 상태로 보관되어 있는 경우가 많다. 따라서, 포고 핀에서 발생하는 불량 문제는 마모부식과는 다른 과정과 기제를 의해 발생한다. 본 연구에서는 집적회로 소자 검사 시 소켓 핀에서 일어나는 불량 문제의 발생 과정과 기제를 규명하고자 하였다. 이를 위해, 본 연구에서는 FIB-FESEM을 중점적으로 사용하여 탐침 핀의 단면을 관찰하고 분석하였다.

2. 실험 방법

소켓 제조업체로부터 제공받은 검사에 사용 전 및 사

용 후 높은 저항을 나타낸 불량 핀의 왕관 모서리 끝(tip) 부분을 FIB(focused ion beam) milling으로 절삭하고 FESEM(field emission scanning electron microscope)을 사용하여 단면을 중점적으로 관찰하였다. 관찰된 단면의 각 층에 대한 화학 조성은 EDX(energy dispersive X-ray spectroscopy)로 분석하였으며, 결정 구조는 XRD(x-ray diffractometry)로 확인하였다. 또한 각 층의 깊이에 따른 화학 조성의 변화는 AES(auger electron microscopy)에 의해 분석하였다.

3. 결과 및 고찰

포고 핀은 종류에 따라 틀리지만 길이가 약 5 mm 정도의 원통형이고 머리 부분은 왕관(crown) 모양을 하고 있다.⁵⁾ Fig. 2는 BGA 검사 소켓으로부터 분리해 낸 포고 핀 머리(tip) 부분의 외관 및 단면을 FESEM으로 관찰하고 EDX로 성분 분석한 결과이다. 왕관 모양의 머리(tip) 부분(Fig. 2(a))에 있는 네 개의 돌출된 모서리가 솔더 범프를 수 μm 깊이로 파고 들어가 전기적으로 접촉하는 부분이다. 핀의 FESEM 단면 사진(Fig. 2(b))과 EDX 결과에서 알 수 있듯이 핀은 Cu 기지층 위에 Ni와 Au이 차례로 도금되어 있다. 기지층위의 Ni층($\sim 1.5 \mu\text{m}$)은 납땀성 향상과 기지층의 Cu 확산을, 그리고 Au층($3\sim 4 \mu\text{m}$)은 산화를 방지하기 위함이다.

Fig. 3은 상온 검사에 50,000회 사용한 포고 핀의 표면을 SEM으로 관찰한 사진이다. 솔더 범프와 반복적으

Fig. 2. Shape, cross-sectional images and EDX analysis results of pogo pins before testing : (a) shape, (b) cross-sectional image, EDX results of (c) surface, (d) base, (e) the first coating layer and (f) the second coating layer.

Fig. 3. SEM micrograph of pogo pin after testing 50,000 cycles.

로 접촉한 결과 왕관 모서리 부분이 파손되어 거칠어졌음을 알 수 있다. 육안으로 보면 파손된 부분은 검은 색으로 변색되어 있고 잔존 파면들이 표면 곳곳에 붙어 있

다.⁵⁾ Fig. 4는 9,200회로 비교적 사용한 횟수가 작은 소켓 핀의 왕관 모서리 부분을 EDX로 분석한 결과이다. Fig. 4(a)는 솔더 범프와 직접 접촉하는 부분으로 표면 도금층의 Au 성분외에도 Sn(9.94 wt.%), O(51.26 wt.%), C(18.19 wt.%)이 검출됐다. 반면, 이 부분에서 조금 떨어진 위치(Fig. 4(b))에서는 Sn(1.08 wt.%)이 상대적으로 소량만 검출되었다. 그리고 접촉 부분에서 멀리 떨어진 곳(Fig. 4(c))에서는 Sn이 검출되지 않았다. 핀 표면 곳곳에 산재하는 잔존 파편에도 Sn은 검출되지 않았고 C(12 wt.%)가 다량 함유된 것으로 나타났다. 핀 모서리 부분에 Sn이 다량 검출되었다는 것은 검사 시 핀과 솔더 범프가 접촉할 때 범프의 Sn 성분이 핀 표면으로 이송(transfer)되었음을 의미한다. Sn 성분 함량이 위치에 따라 달라지는 데 반해, C와 O는 위치에 상관없이 비슷한 양이 검출되었다. C와 O는 검사 시 챔버 안에서 발생하는 유기 오염물이 핀에 불규칙적으로 부착된 결과 나타난 것으로 판단된다. 이 유기 오염물은 패키지와 소

Fig. 4. EDX analysis results of pogo pins after testing 9,200 cycles : (a) at the corner area, (b) slightly away from the corner and (c) far away from the corner.

Fig. 5. Cross-sectional FIB-FESEM micrographs of pogo pins before testing : (a) overall view and (b) magnified view of (a).

Fig. 6. Cross-sectional FESEM micrographs of pogo pins after testing 50,500 cycles : (a) overall view and (b) magnified view of (a).

켓이 장착되는 보드의 플라스틱 재료에서 기인하며 특히 고온에서 많이 발생하는 것으로 알려져 있다.¹⁾

핀의 표면에 대한 위 EDX 분석을 통해 검사가 진행됨에 따라 솔더 범프의 Sn 성분이 왕관 모서리로 이동되어 적층된다는 것을 확인하였다. 이를 보다 정확히 분석하기 위하여 FESEM으로 단면을 집중적으로 관찰하였다. Fig. 5는 검사에 사용하지 않은 새 핀의 머리 부분을 FIB milling으로 수직방향 절단하고 고배율 FESEM으로 관찰한 단면 사진이다. 위 Fig. 2에서와 같이 3~4 μm 두께의 Au 도금층만이 표면에 있음을 확인할 수 있다. Au 층위의 Pt 층은 FESEM 관찰을 원활히 하기 위해 시편 표면 전체에 추가로 증착한 코팅층이다.

Fig. 6는 50,500회 사용한 검사 핀을 FESEM으로 관찰한 결과이다. Fig. 6(a)는 왕관 모서리 끝(tip) 부분을 수직(깊이) 방향으로 절단한 표면 사진이며, Fig. 6(b)는 절단된 단면을 관찰한 사진이다. 50,500회 사용한 핀에서도 Au 도금 층은 약 3 μm로 나타나 마모되지 않고 원래 상태를 유지하고 있다. 그러나, 위 Fig. 5와는 달리 Au 층위에 Sn 층이 형성되었음을 알 수 있다. Sn 층의 두께는 310~571 nm까지로 위치에 따라 차이를 보였다. 이는 소켓 핀과 BGA 솔더 볼과의 반복 접촉에 따른 Sn의 이송량이 핀 모서리 부분의 위치에 따라 차이가 나

기 때문이다. 가장 두꺼운 571 nm를 기준으로 할 때 매 100 시험(cycle) 당 약 1 nm의 Sn 층이 성장하였다.

위의 FESEM 분석에서는 불량 여부와 관계없이 많은 회수 사용한 소켓의 핀을 임의로 선택하여 분석한 것이다. 이 경우, 불량으로 판정되지 않은, 즉 저항이 정상 값을 나타내는 핀을 분석하였을 가능성도 배제 할 수 없다. 그래서 높은 저항 값을 나타내어 불량 핀으로 판정된 핀을 골라내었다. 이 핀이 포함된 소켓은 약 40,000회 사용한 것이다. 이렇게 찾아낸 불량 핀의 FESEM 관찰 결과를 Fig. 7에 나타내었다. 이 핀(Fig. 7(b))에서도 124~390 nm 두께의 Sn 층이 적층되어 있음을 볼 수 있다. 이로 미루어 Sn 층이 약 120 nm 이상이 되면 전기적 접촉 불량이 발생할 것으로 추론할 수 있다. 따라서, 50,500회 사용한 핀(Fig. 6)의 Sn 층 두께는 261~571 nm이었으므로 이 핀도 고저항, 즉 불량 핀이었을 것으로 판단된다. 그러나 핀의 저항 값과 불량 여부는 Sn 층의 두께뿐 아니라, 핀의 4개 접촉점, 즉 왕관 모서리 4개의 끝 지점 모두에 충분히 두꺼운 Sn이 적층되느냐에도 관계가 있으므로 이에 대한 고려도 필요하다. 40,000회 사용한 핀의 경우에도 390 nm를 기준으로 Sn 층의 성장속도는 50,500회 사용한 시편과 같이 대략 100 시험(cycle) 당 1 nm이었다.

Fig. 7. Cross-sectional FIB-FESEM micrographs of pogo pins after testing 40,000 cycles : (a) overall view and (b) magnified view of (a).

Fig. 8. XRD patterns of pogo pins after testing (a) 9,200, (b) 21,000, (c) 30,000, (d) 40,000, (e) 50,500 and (f) 50,000(R.T.) cycles.

Sn 층의 결정상을 확인하기 위하여 XRD로 분석한 결과를 Fig. 8에 나타내었다. 사용횟수와 검사 온도에 상관없이 같은 패턴을 보였다. SnO와 SnO₂ 상은 같은 tetragonal 구조이며 XRD 피크도 서로 근접해 있어 상을 분간하기가 쉽지 않다.⁶⁻⁸⁾ 이 두 상에서 2θ 값이 비교적 차이가 많이 나는 피크는 SnO[101]/29.875°와 SnO₂[101]/26.589°이다. 이 두 2θ는 각각의 상에서 가장 큰 intensity가 나타나는 주 피크 값이기도 하다. 한편, Sn의 주 피크는 30.637°에서 나타나므로 Fig. 8의 패턴은 Sn의 패턴과는 전혀 다르다. 따라서, Sn 층에는 산화하지 않은 Sn은 잔존하지 않는다는 것을 알 수 있다. 그런데, Fig. 8에서 가장 강한 피크는 28.5° 정도에서 나타나 정확히 일치하지는 않지만 SnO[101]에 더 가깝다. 또한, XRD 피크의 상대적인 intensity도 SnO의 패턴과 유사하다 왜냐하면, SnO의 minor 피크는 모두 주 피크의 28% 이하의 intensity를 나타내는데 반해, SnO₂의 경우 [101]/33.877° 피크가 주 피크의 76%로 매우 높지만

Fig. 9. AES depth profile of pogo pin after testing 40,000 cycles.

Fig. 8에는 주 피크 외에는 강한 피크가 나타나지 않기 때문이다. 피크의 상대적 intensity는 증착된 박막의 형태와 texture에 따라 달라질 수 있으며 SnO 경우에도 [002]/37.115°가 주 피크로 나타나기도 한다.^{6,8)} 그러나, Fig. 8에서는 주 피크만이 월등히 크게 나타나 SnO 표준 패턴⁸⁾에 매우 가까운 형태를 보였다.

Fig. 9는 40,000회 사용한 핀에 형성된 Sn 층의 깊이 에 따른 AES 조성 분석 결과이다. Au 층위의 Sn 층에는 Sn과 O의 원자 농도가 깊이에 따라 거의 동일한 비율로 분포되어 있어 균일한 조성의 단일층임을 알 수 있다. 그러나, O/Sn 원자 비율이 1.3 정도여서 SnO₂ 상과는 일치하지 않음을 다시 확인할 수 있다. Fig. 8과 9의 결과에 미루어 핀의 표면 Au층위에 쌓인 Sn층의 주된 상은 SnO이며 일부(최대 30%)가 SnO₂로 상전이하는 것으로 판단된다. 이 SnO 층에는 C도 소량 검출되는 데 C(또는 C-O)는 SnO 층내에 불순물로 고용되어 있는 것

으로 보인다. 이는 TEM 분석에서도 확인된다(여기에 나 타내지 않음).

위 Fig. 1에서와 같이 스위치나 커넥터에서 발생하는 마모부식은 마주보는 두 금속표면이 반복적으로 상호 마찰하는 과정에서 특정 부분(high spot)의 자연 금속산화물이 떨어져 나와 표면사이의 빈 공간에 쌓여 일어난다. 이 경우 두 금속표면이 서로 평행으로 맞닿아 있으며 상대적인 수평 운동을 한다. 그러나, 소켓 핀은 매번 새로운 소자의 솔더 범프와 접촉하며, 접촉하는 방법도 솔더 범프 안으로 핀 끝이 수직으로 삽입하였다가 빠져나오는 형태이다. 이때, 솔더 범프 표면에 생성되어 있는 Sn 자연산화막(SnO_2)의 두께는 수 nm⁹⁾ 인 데 반해, 시험 시 범프로 삽입되는 포고 핀의 깊이는 수 μm 으로 훨씬 크다. 따라서, 솔더 범프 표면의 SnO_2 이 떨어져 나와 핀 표면에 부착될 가능성은 매우 낮다. 만약, 그런 과정으로 Sn층이 만들어졌다면, SnO_2 층은 Fig. 1에서와 같이 파편화된 입자 형태로 남아 있어야 하지만, 핀 위의 Sn 산화물 층은 증착된 layer 형태(Fig. 6)로 나타난다. 또한, 화학조성과 결정성도 SnO_2 와는 다르게 분석되었다. 따라서, 포고 핀의 경우에는 핀이 삽입되고 빠져나오는 과정에서 상대적으로 연한 솔더 범프의 주성분인 Sn이 핀 표면의 Au 도금 층으로 이송되어 layer by layer 형태로 부착된다고 생각할 수 있다.

Sn의 산화물은 SnO와 SnO_2 가 존재한다. SnO(-251.9 kJ/mole)에 비해 SnO_2 형성 자유에너지(-518.5 kJ/mole)¹¹⁾가 훨씬 낮아 SnO_2 가 더 안정한 상이므로 벌크 Sn 표면에 생기는 자연산화막은 SnO_2 이다. SnO_2 산화막은 촉매, 가스 센서, 전기화학 소자용 전극 등에 널리 사용되어 많이 연구되어왔다.¹³⁾ 그러나, 이들 대부분은 벌크 형태이며 고온에서 만들어진다. 최근, Sn이 얇은 박막인 경우 상온에서 형성되는 자연산화막은 SnO로 밝혀졌으며,¹²⁾ 100 μm 박판을 이용한 산화실험에서도 85°C에서는 SnO가 먼저 형성되었다.^{10,11)} 이때 Sn 표면에 형성된 SnO 자연산화막의 두께는 1 nm 정도였으며 시간이 지나면서 성장하였다. 그리고, 하루 정도가 지나서야 SnO 표면에 SnO_2 층이 형성되었다. 온도가 150°C이상이거나 산소농도 및 습도가 높은 환경에서는 SnO 표면층의 SnO_2 로의 전이가 보다 빨리 일어났다. 또한, SnO 박막을 증착하고 열처리한 연구에서도 300°C 이상에서야 SnO_2 로의 전이가 일어났다.⁹⁾ 이 경우에도 온도가 높고 습기가 있으면 표면층의 SnO_2 로의 전이 속도는 증가하였다.

소자 검사 시 소켓 핀은 챔버 온도가 -10°C~100°C 정도인 환경에 노출되며, 비검사 시 보관 온도도 상온 이하인 점과 위의 실험 결과 및 다른 연구자들의 Sn 산화에 대한 분석을 종합하면 탐침 핀에서 일어나는 Sn 산화물 생성/성장 과정과 기제는 다음과 같이 모형화할 수

있다. 검사 시 핀이 솔더 범프 내로 삽입되고 빠져나올 때 마다 범프의 주성분인 Sn이 핀의 Au 표면층으로 이송되며 즉시 SnO로 산화된다. Sn 이송 과정에서는 챔버 내의 C 불순물도 일부 포함된다. 100 회 검사 시 이송되는 Sn 두께는 약 1 nm 정도로 매우 얇으므로 이송된 Sn은 전부 SnO로 산화된다. 그런데, Fig. 9의 AES 결과에서 깊이에 따른 O/Sn 원자분율이 약 1.3으로 균일한 것을 감안하면 SnO의 일부(최대 0.3)가 SnO_2 로 전이한다. 검사가 반복됨에 따라 이 과정은 반복되어 $\text{SnO}(+\text{SnO}_2)$ 층의 성장은 layer by layer 형태로 계속된다. 그 결과 솔더 범프와 직접 접촉하는 핀 모서리 부분 전체에 약 120 nm 두께 이상의 SnO층이 성장하면 범프와 핀간의 전기적 접촉 문제를 야기한다.

4. 결 론

스위치나 커넥터 같은 연결 단자에는 SnO_2 자연산화막이 파편화되고 단자 표면에 반복적으로 쌓이게 되는 마모 부식이 발생하여, 이의 기제에 대해 광범위한 연구가 진행되어 왔다. 한편, BGA 소자 검사 시 소켓을 반복 사용할 때도 탐침 핀에서 유사한 현상이 나타난다. 그런데, 소켓 탐침 핀은 스위치나 커넥터와는 달리 검사 시 매번 새로운 솔더 범프와 접촉하게 된다. 또, 도금 표면이 아니라 벌크 솔더와 거의 직각으로 접촉하며 침입하는 형태로 이루어진다. 소켓 핀에서 일어나는 불량 발생 과정과 기제를 규명하기 위하여 불량 핀의 단면을 FFESEM을 중점적으로 사용하여 분석하였다.

그 결과, 검사 시 Sn이 솔더 범프로부터 핀의 Au 층으로 이송되며 즉시 SnO로 산화되는 것으로 나타났다. Sn 이송 과정에서는 챔버내의 C 불순물도 일부 포함된다. 매번 이송되는 Sn의 두께가 매우 얇으므로 이송된 Sn은 전부 SnO로 산화된다. 이 중 일부(최대 30%)의 SnO가 SnO_2 로 전이한다. 검사가 반복됨에 따라 이 과정은 반복되며 SnO층의 layer by layer 형태의 성장은 계속된다. 그 결과 솔더 범프와 직접 접촉하는 핀 모서리 부분 전체에 약 120 nm 두께 이상의 SnO층이 성장하면 범프와 핀간에 접촉 저항이증가하여 전기적 문제를 야기한다.

참 고 문 헌

1. M. Antler, IEEE Trans. Comp. Hybrid. Manuf., **8**(1), 87 (1985).
2. R. D. Malucci, IEEE Trans. Compon. Packag. Tech., **24**(3), 399 (2001).
3. C. Jang, S. Park, B. Infantolino, L. Lehman, R. Morgan and D. Sengupta, Microelectron. Reliab., **48**, 942 (2008).
4. J. W. Nah, H. Y. Son, K. W. Paik, W. H. Kim and K. R.

- Hur, Kor. J. Mater. Res., **12**(9), 750 (2002) (in Korean).
5. M. S. Kim and K. S. Bae, Kor. J. Mater. Res., **18**(9), 497 (2008) (in Korean).
6. F. I. Pires, E. Joanni, R. Savu, M. A. Zaghete, E. Longo and J. A. Varela, Mater. Lett., **62**, 239 (2008).
7. O. Lupan, L. Chow, G. Chai, A. Schulte, S. Park and H. Heinrich, Mater. Sci. Eng. B, **157**, 101 (2009).
8. ICSD file # 015516(SnO) and # 0845765(SnO₂), JCPDS ((Joint Committee on Powder Diffraction Standards).
9. X. Q. Pan and L. Fu, J. Appl. Phys., **89**(11), 6048 (2001).
10. S. Cho, J. Yu, S. K. Kang and D. Y. Shih, J. Microelectron. Packag. Soc., **12**(1), 35 (2005) (in Korean).
11. S. Cho, J. Yu, S. K. Kang and D. Y. Shih, J. Electron. Mater., **34**(5), 635 (2005).
12. A. F. Lee and R. M. Lambert, Phys. Rev. B Condens. Matter, **58**, 4156 (1998).
13. S. J. Park and H. C. Shin, Kor. J. Mater. Res., **22**(1), 1 (2012) (in Korean).