

박막트랜지스터의 병렬형 가역과 비가역 문턱전압 이동에 대한 모델링

정태호^a

서울과학기술대학교 전자공학과

Modeling of Reversible and Irreversible Threshold Voltage Shift in Thin-film Transistors

Taeho Jung^a

Department of Electronics Engineering, Seoul National University of Science and Technology, Seoul 01811, Korea

(Received May 17, 2016; Revised June 16, 2016; Accepted June 17, 2016)

Abstract: Threshold voltage shift has been observed from many thin-film transistors (TFTs) and the time evolution of the shift can be modeled as the stretched-exponential and -hyperbola function. These analytic models are derived from the kinetic equation for defect-creation or charge-trapping and the equation consists of only reversible reactions. In reality TFT's a shift is permanent due to an irreversible reaction and, as a result, it is reasonable to consider that both reversible and irreversible reactions exist in a TFT. In this paper the case when both reactions exist in parallel and make a combined threshold voltage shift is modeled and simulated. The results show that a combined threshold voltage shift observed from a TFT may agrees with the analytic models and, thus, the analytic models don't guarantee whether the cause of the shift is defection-creation or charge-trapping.

Keywords: Threshold voltage shift, Thin-film transistor, Kinetic equation

1. 서 론

박막 트랜지스터(thin-film transistor, TFT)는 일반적으로 저온제작 공정과 재료의 특성으로 인해 단결정 실리콘 트랜지스터에 비해 전하 캐리어의 이동도가 낮으며, 동작 전압과 온도, 시간에 따라 전기적 특성이 변하는 등의 단점을 갖고 있다 [1-3]. 이 단점들 중에서 TFT에 동작 전압이 인가 된 후 받게 되는 스트레

스로 인해 시간에 따라 문턱전압이 이동(threshold voltage shift, ΔV_t) 하는 현상은 회로의 신뢰성과 관련 되어 있으므로 TFT의 응용분야의 확장에 가장 큰 문제가 된다. 다양한 TFT들에서 공통적으로 관측되는 ΔV_t 현상을 설명하는 연구는 주로 비정질 실리콘 박막 트랜지스터 (amorphous silicon TFT, a-Si TFT)를 대상으로 진행되었으며, 이 결과에 따른 TFT의 응답은 분석 모델로 제작되었다 [4]. a-Si TFT에서 관측되는 ΔV_t 현상은 반도체 채널 내에서의 결함생성과 게이트 절연체로의 전하포획 현상으로 설명되었다. 전자의 경우에 시간에 따라 ΔV_t 가 변하는 모양은 stretched exponential (SE) 또는 stretched hyperbola (SH) 형태의 분석적 수식으로 유도되었다 [5,6].

a. Corresponding author; taeho.jung@seoultech.ac.kr

$$\frac{\Delta V_{th}(t)}{\Delta V_{th}(\infty)} = 1 - \exp\left[-\left(\frac{t}{\tau}\right)^\beta\right] \quad (1)$$

$$\frac{\Delta V_{th}(t)}{\Delta V_{th}(\infty)} = 1 - \left[1 + \left(\frac{t}{\tau}\right)^\beta\right]^{\frac{1}{1-\alpha}} \quad (2)$$

여기서 α 는 1과 2 사이의 상수이고 β 는 시간에 의존적인 상수, τ 는 시상수, $V(\infty)$ 는 steady-state에서 문턱전압이다. a-Si TFT 이외에도 유기 및 금속산화물 반도체 기반의 다양한 TFT들에서 관측되고 있는 ΔV_t 은 이 모델들과 일치하고 있다. 또한, 전하포획에 의한 ΔV_t 현상도 이 모델들로 설명되고 있다 [7,8]. 이러한 관측 결과들이 시사하는 바는 관측된 ΔV_t 의 모양만으로 원인이 되는 물리 현상을 추측할 수 없다는 것이다 [9]. 결함생성과 전하포획 현상들이 모두 SE 또는 SH 형태의 ΔV_t 을 나타내는 이유는 TFT내에서 발생하는 서로 독립적인 결함생성과 전하포획 현상들이 집합적으로 발생하기 때문이며, 거시적으로 SE 또는 SH 형태의 ΔV_t 을 관측할 수 있는 것으로 증명되었다 [9]. 이 연구에서는 관측된 ΔV_t 에서 결함생성 또는 전하포획을 발생시키는 원인들인 에너지 장벽의 분포에 대한 정보를 찾을 수 있다는 결론이 도출되었다. 이 연구는 결함생성이나 전하포획의 물리적 현상들을 단일 수식 모델로 표현하려는 기존의 연구들과 동일한 운동방정식에서 출발한다 [9,10].

$$\frac{dn_t}{dt} = R_f n_s (N_t - n_t) - R_b (N_s - n_s) n_t \quad (3)$$

여기서 R_f 는 결함생성 또는 전하 포획에 대한 반응 계수이고 R_b 는 결함소멸 또는 전하 방출에 대한 반응 계수, n_t 은 트랩된 전하밀도, n_s 은 채널 내의 전하밀도, N_s 는 채널의 상태 밀도, N_t 는 약한 결함 또는 트랩 사이트 밀도이다. 이 운동방정식에서 출발하여 ΔV_t 에 대한 단일 수식 또는 이산 모델을 유도하는 모든 경우에서 생성된 결함이나 포획된 전하는 언제나 역반응에 의해 사라질 수 있다는 가역적인 상황을 가정하고 있다. 실제로 동작 중인 TFT 내에 발생한 결함이나 포획된 전하의 일부는 열처리와 같은 특별한 방법이 아니면 사라지지 않는 경우가 있다. 따라서 현실적인 상황을 반영하기 위해서는 비가역 현상을 포함시켜 이전 연구에 사용된 가정이 수정되어야 한다. 본 연구에서는 생성된 결함이나 포획된 전하가 모두 역반응에 참여할 수 없을 수 있는 현실적인 상황을 분석하고 모델링하

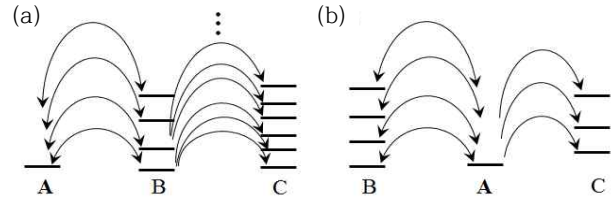


Fig. 1. Reversible and irreversible reactions are located in serial (a) and parallel (b). A is the initial state, B the reversible states, and C the irreversible states.

고자 한다. 또한 제안하는 모델에 의한 복합적인 ΔV_t 도 문헌에서 관측되는 SE 또는 SH 형태를 보일 수 있다는 것을 증명하고자 한다.

2. 실험 방법

2.1 모델링

운동방정식 (3)에서 생성된 결함이나 포획된 전하가 모두 역반응에 참여할 수 없는 비가역반응이 발생하면 영구적인 ΔV_t 를 초래한다. 이 비가역반응은 그림 1과 같이 기존의 가역적 반응 [10]에 순차적 또는 병렬적으로 존재하는 것으로 모델링 할 수 있다. 두 반응이 순차적으로 존재하는 경우에 가역반응 뒤에 비가역반응이 위치하며, 운동방정식은 다음과 같이 모델링할 수 있다.

$$\frac{dn_{t,r}}{dt} = R_{f,r} n_s (N_{t,r} - n_{t,r}) - R_{b,r} (N_s - n_s) n_{t,r} - R_{f,i} (N_{t,i} - n_{t,i}) n_{t,r} \quad (4)$$

$$\frac{dn_{t,i}}{dt} = R_{f,i} n_{t,r} (N_{t,i} - n_{t,i}) \quad (5)$$

여기서 첨자 r 은 가역(reversible)을 뜻하고, 첨자 i 는 비가역(irreversible)을 뜻한다. 비가역반응이 앞쪽에 위치할 수 있지만, ΔV_t 가 0이 되는 상황을 모델링할 수 없게 된다. 두 반응이 병렬로 존재하는 경우에 운동방정식은 다음과 같다.

$$\frac{dn_{t,r}}{dt} = R_{f,r} n_s (N_{t,r} - n_{t,r}) - R_{b,r} (N_s - n_s) n_{t,r} \quad (6)$$

$$\frac{dn_{t,i}}{dt} = R_{f,i}n_s(N_{t,i} - n_{t,i}) \quad (7)$$

그림 1(a)에서 가역반응과 비가역반응이 순차적으로 연결되어 있는 경우에 가역 상태 B에서 비가역 상태 C로의 경로(에너지 장벽)가 두 개 이상이면 시작 상태 A에서 C로 연결되는 경로의 조합이 매우 커지게 되어 분석이 매우 복잡해진다. 또한 가역 상태를 거쳐야만 비가역 상태로 전환되는 상황이 TFT에 존재할지는 추가적인 조사가 필요하다. 오히려 TFT내의 반도체 박막에서 결함 생성이나 전하 캐리어의 포획 또는 게이트 절연막에서 전하 캐리어 포획과 같은 원인이 다른 두 종류의 반응이 발생하고 [11,12], 그 중 하나가 비가역반응이 될 가능성이 더 높다. 따라서 본 연구에서는 두 반응이 병렬로 존재하는 모델인 식 (6)-(7)에 해당하는 다양한 상황을 시뮬레이션으로 구현하여 복합적인 ΔV_t 을 분석한다. 본 연구에서 분석하려는 가역반응과 비가역반응들이 병렬로 존재하는 경우에 반응의 시상수와 관련하여 다음 세 가지 경우가 존재한다.

I. 비가역반응의 시상수가 가역반응의 시상수보다 작은 경우에 스트레스 전압이 없어져도 ΔV_t 의 회복이 매우 느리게 될 것이다. 특히 비가역반응의 양이 가역반응의 양보다 월등히 많다면 ΔV_t 가 회복되는 것을 관측하지 못하게 된다.

II. 비가역반응의 시상수가 가역반응의 시상수와 비슷한 경우에 스트레스 전압이 없어지면 ΔV_t 의 회복을 관측할 수 있게 된다. 이 회복되는 양이 관측될 때 소자의 특성에 따라 SE 또는 SH의 형태를 보일 수 있다 [3,13]. 이러한 형태의 ΔV_t 에서 마코비안 (Markovian) 특성이 관측 [14]되는 경우라면 비가역반응의 양은 가역반응에 비하여 매우 작아야 한다.

III. 비가역반응의 시상수가 가역반응의 시상수보다 큰 경우에 비가역반응이 발생할 정도로 오랜 시간 스트레스가 가해지지 않는다면 ΔV_t 는 거의 회복할 수 있게 된다. 이 경우 역시 마코비안 형태의 ΔV_t 이 관측될 가능성이 매우 크다.

2.2 시뮬레이션

가역반응과 비가역반응이 같이 발생하여 관측되는 복합적인 ΔV_t 에 대한 시뮬레이션에서는 가역반응의 시상수와 크기를 기준으로 앞서 언급한 세 가지 경우에 대한 다양한 비가역반응을 설정하였다.

여기서 가역반응의 경로 분포와 비가역반응의 발생

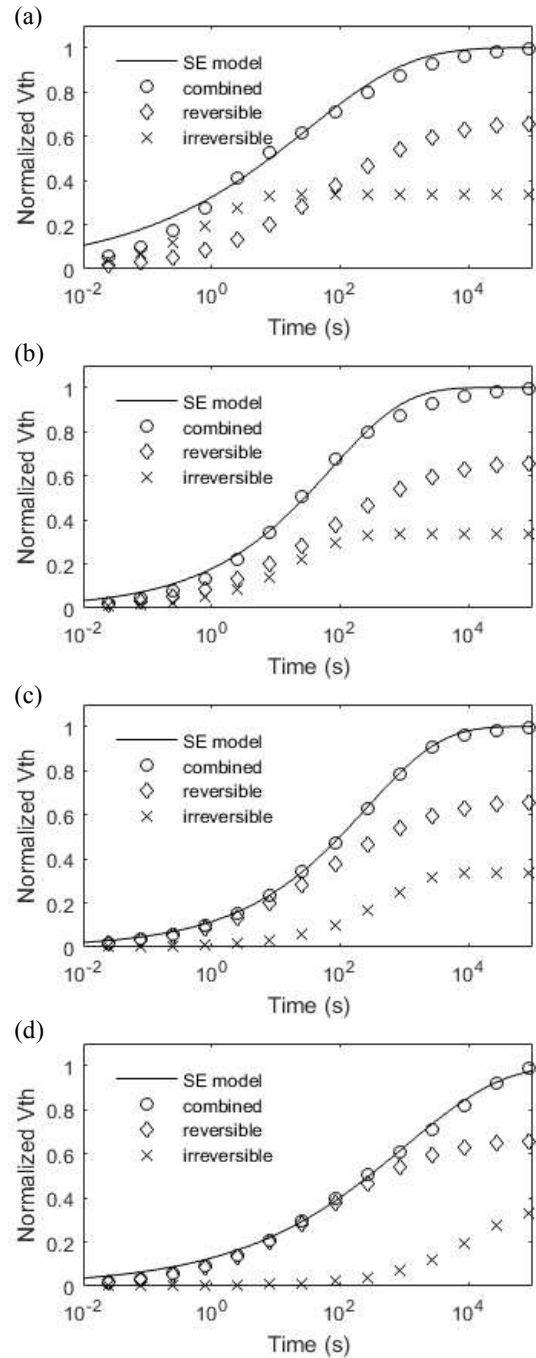


Fig. 2. Comparisons between normalized threshold voltages from the stretched exponential model and combined model. The combined model consists of reversible and irreversible models. The peak of the reversible reaction is at 0.68 eV. The peaks of the irreversible reactions are 0.56 eV (a), 0.64 eV (b), 0.72 eV (c), and 0.8 eV (d). The ratio of irreversible to reversible model's threshold voltages is 0.5. CODs are 0.998717 (a), 0.999373 (b), 0.999955 (c), 0.999727 (d).

경로 분포에 대한 연관성이 중요하다. 일반적으로 SE 또는 SH 형태의 ΔV_i 가 관측되는 경우 가역반응의 경로 분포가 지수함수 형태이다. 비가역성 반응도 가역성 반응과 유사한 현상이므로 해당 경로의 분포도 지수함수 형태를 가질 가능성이 매우 높다. 따라서 가역반응의 모델은 기존의 이산 모델링 방법 [15]을 사용하였으며, 비가역반응의 앙상블(ensemble)들 [9]의 분포는 가역반응의 순방향 반응에 대한 앙상블 분포와 동일하게 설정하였다. 여기서 식(3)의 운동방정식으로부터 유도된 분석 모델의 시상수는 나름의 고유 의미를 갖겠지만, 에너지 (또는 시간)당 ΔV_i 의 발생량을 분석하면 시상수가 순간적인 ΔV_i 발생량의 최대치의 위치와 다소 무관한 것을 알 수 있다 [9]. 따라서 본 시뮬레이션에서는 두 반응 사이의 시상수 차이는 순간적인 ΔV_i 발생량의 최대치의 차이로 사용하였다. 이 방법은 두 반응의 고유한 특성 값의 차이를 사용한 것이므로 시상수의 차이와 동일한 결과를 보이게 된다. 기준이 되는 가역반응에서 순간적인 ΔV_i 의 최대 발생량의 위치는 0.68 eV이다 [9].

3. 결과 및 고찰

가역반응과 비가역반응이 실제의 TFT에서 발생할 가능성은 매우 높다. 여기서 중요한 점은 이러한 복합적인 ΔV_i 가 발생하는 것이 아니라, 관측된 ΔV_i 가 기존의 SE 또는 SH 형태의 분석모델과 유사하게 될 수 있는가이다. 만약 복합적인 ΔV_i 가 분석모델과 일치하게 되면 TFT의 측정에 더욱 세심한 주의가 필요하다. SE 모델과 복합적인 ΔV_i 가 일치하는지 조사하기 위하여 앞서 언급한 I-III의 경우에 해당하는 시뮬레이션 결과들을 그림 2에 나타내었다. 그림 2(a)에서는 비가역반응이 가역반응보다 앞서 발생하는 I의 경우이며, (b)와 (c)는 두 반응들이 비슷한 시간대에 발생하는 II의 경우, (d)는 비가역반응이 관측의 후반부에 발생하는 III의 경우이다. 여기에서 가역반응의 크기 대비 비가역반응들의 크기는 0.5인 경우를 그림 2에 표시하였으며, 다른 비율들에 대한 결과는 표 1에 표시하였다. 실제의 TFT를 제작한 경우 복합적인 ΔV_i 은 측정이 되는 데이터이고 분석모델의 데이터는 수식에서 나오게 되므로, 전자는 이산적인 도형으로 표시하고 후자는 선으로 표시하였다. 두 ΔV_i 의 일치도는 COD (coefficient of determination)으로 표시하였으며, COD가 1에 가까울수록 두 데이터는 일치한다. 그림 2에서 비가역반

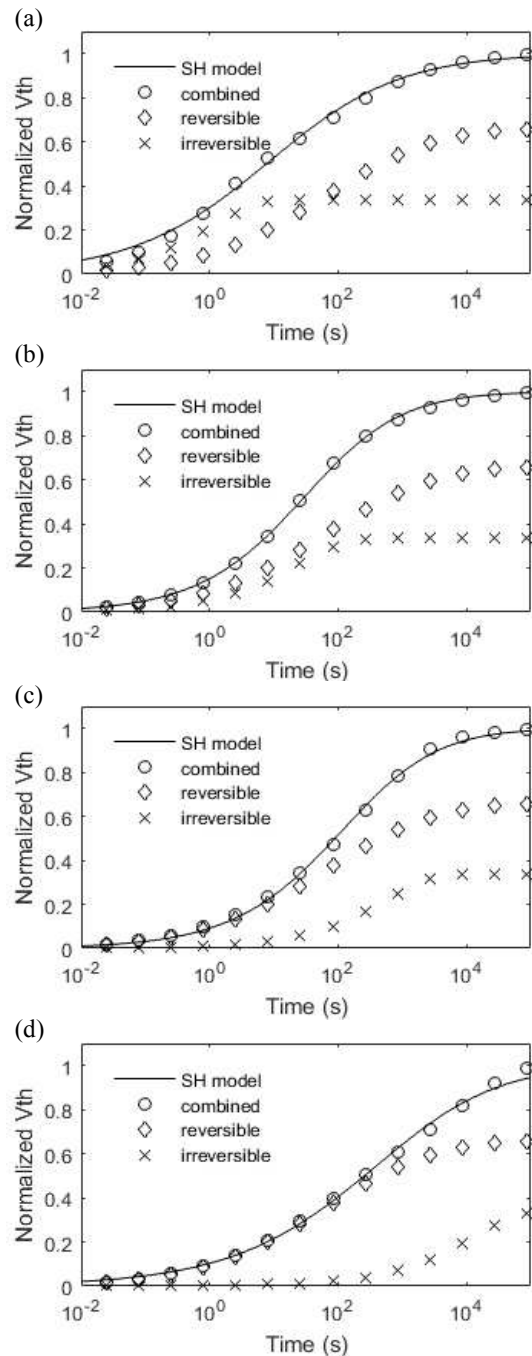


Fig. 3. Comparisons between normalized threshold voltages from the stretched hyperbola model and combined model. The combined model consists of reversible and irreversible models. The peak of the reversible reaction is at 0.68 eV. The peaks of the irreversible reactions are 0.56 eV (a), 0.64 eV (b), 0.72 eV (c), and 0.8 eV (d). The ratio of irreversible to reversible model's threshold voltages is 0.5. CODs are 0.999649 (a), 0.999947 (b), 0.999827 (c), 0.99965 (d).

응이 뒤쪽에서 발생할수록 일치도가 상승하며, 실험자는 관측된 ΔV_i 이 SE 모델과 같다는 결론에 쉽게 도달할 수 있을 것이다. 또한 주의를 기울이지 않는다면 COD가 높지 않은 그림 2(b)에서도 관측된 ΔV_i 가 SE 모델의 따른다는 결론에 도달할 수 있다.

복합적인 ΔV_i 와 SH 모델과의 관계는 그림 3에 표시하였다. 그림 3도 가역반응의 크기 대비 비가역반응들의 크기는 0.5인 경우이며, 다른 비율들에 대한 결과는 표 2에 표시하였다. SH 모델은 α 와 β 를 조절하여 반응의 시작과 끝의 속도를 조절할 수 있기 때문에 SE 모델보다 더욱 일반적인 형태이다 [9]. 따라서 SE 모델 보다 동일한 복합적인 ΔV_i 과의 일치도가 상승한다. 실험자는 복합적인 결합생성이 발생하는 경우에도 관측된 ΔV_i 이 SE 보다는 SH 모델에 더 적합하다는 결론에 쉽게 도달하고, 제작된 TFT 내에 단일 원인으로 ΔV_i 이 발생한다고 해석할 가능성이 크다.

비가역반응의 순간적인 반응이 최대가 되는 시점과 가역반응 대비 반응 양의 크기를 달리한 경우들에서 분석모델과 복합적인 ΔV_i 의 일치도를 표 1과 2와 그림 4에 보였다. SE 또는 SH 분석모델과 일치하는 ΔV_i 를 측정하게되는 경우에서 TFT에 발생하는 반응은 가역반응이므로 [6], 본 연구에서는 비가역반응과 가역반응의 크기 비율이 0.1인 경우에서부터 0.7일 때를 분석하였다. 표 1과 2에서 분석모델과 ΔV_i 의 일치도가 매우 높은 경우를 회색 바탕으로 표시하였다. 이 경우들은 앞서 언급한 바와 같이 TFT에서 측정된 ΔV_i 만으로는 2 종류 이상의 원인이 존재하는 것을 감지하기 어려운 것들이다. 전반적으로 두 반응의 발생 시간대가 비슷하면 복합적인 ΔV_i 가 분석모델과 매우 일치하게 됨을 알 수 있다. 표 1에서 비가역반응이 가역반응보다 커지게 되면 오히려 SE 모델과 일치해지는 특성이 있다. 이 이유는 가역반응 보다 비가역반응이 SE 모델과 유사하기 때문이다.

실제 TFT에서 가역반응과 비슷한 시간 영역에서 발생하는 비가역반응의 존재를 감지하기 어려운 이유는 비가역반응을 발생시키는 결합이나 트랩을 완전히 소비하기 거의 불가능하기 때문이다. 두 반응에 의해 ΔV_i 이 커지게 되면 TFT의 동작은 멈추게 된다. 이후에 가역반응에 의해 발생한 ΔV_i 를 회복시키고 TFT를 다시 동작시키면 두 반응이 또 발생하게 된다. 하지만 여전히 비가역반응이 포화되기 전에 TFT는 동작을 멈추게 된다. 만약 비가역반응이 포화되면, 몇 차례의 동작-회복 과정을 거쳐 가역반응만으로 동작하는 ΔV_i 를 감지할 수 있게 될 것이다.

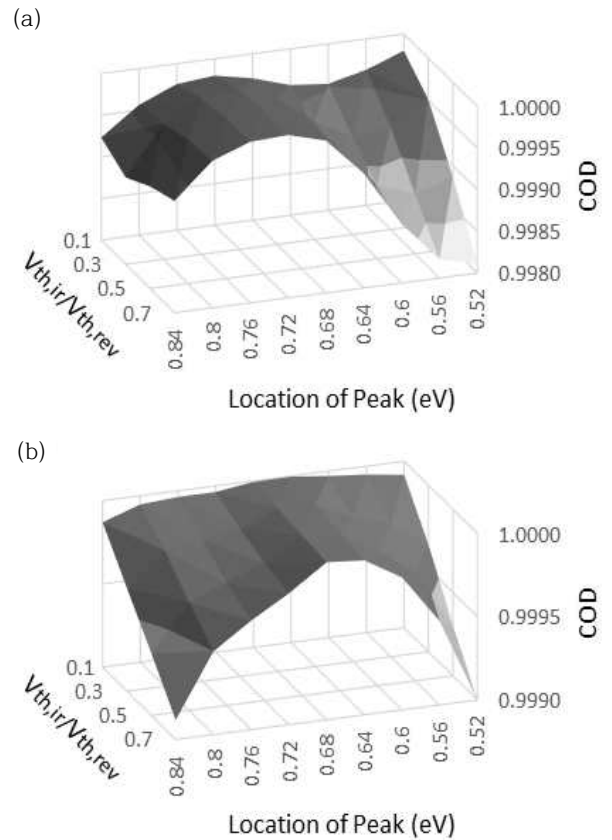


Fig. 4. Degrees of agreement between threshold voltages from the combination of reversible and irreversible models and the SE (a) and SH (b) model. COD is coefficient of determination. The axis order for the location of peak is reversed for better visualization.

여기서 주목할 점은 그림 2(d)와 3(d)와 같은 III의 경우에 비록 비가역반응의 양이 크더라도 ΔV_i 의 발생 위치가 가역반응보다 매우 뒤쪽에 있기 때문에 관측이 용이하지 않게 된다. 그림 2와 3에서 가로축의 시간 대역은 임의의 값으로 설정하였다. 안정적인 TFT일수록 시간 규모가 커지게 되어 후반부의 변화를 관측하기 전에 동작 특성을 결정하고 측정을 마치게 될 가능성이 클 수 있다. 또한 ΔV_i 를 측정하기 TFT의 전압을 변경하면서 출력이나 전달 특성을 측정하면 비가역반응으로 발생한 ΔV_i 만 측정할 가능성이 있다. 따라서 전달 특성이 아니라 고정 전압이 인가된 상황에서 출력 전류의 변화로만 ΔV_i 를 추출해야 동작 중에 회로에 영향을 주는 ΔV_i 를 측정할 수 있다.

Table 1. The values of coefficient of determination between the SE and combined models. Grayed values are high enough to be considered that threshold voltage shift from the combined model follows the SE model.

	0.52	0.56	0.6	0.64	0.68	0.72	0.76	0.8	0.84
0.1	0.999799	0.999629	0.99952	0.999565	0.999706	0.999797	0.999755	0.999566	0.999232
0.3	0.999502	0.999241	0.999172	0.999425	0.999758	0.999915	0.999877	0.999631	0.999043
0.5	0.998864	0.998717	0.998887	0.999373	0.999797	0.999955	0.999925	0.999727	0.999226
0.7	0.998111	0.998226	0.998707	0.999376	0.999829	0.999955	0.999933	0.999764	0.999343

Table 2. The values of coefficient of determination between the SH and combined models. Grayed values are high enough to be considered that threshold voltage shift from the combined model follows the SH model

	0.52	0.56	0.6	0.64	0.68	0.72	0.76	0.8	0.84
0.1	0.999919	0.99995	0.999971	0.999996	0.999994	0.999964	0.999963	0.999948	0.99987
0.3	0.999643	0.999796	0.99987	0.999973	0.999981	0.999888	0.999849	0.999816	0.999619
0.5	0.999303	0.999649	0.999809	0.999947	0.999962	0.999827	0.999736	0.99965	0.999373
0.7	0.998923	0.999503	0.999795	0.999927	0.999945	0.999788	0.999654	0.999499	0.999117

4. 결론

TFT에서 두 군데서 동시에 문턱전압을 이동시키는 반응들이 발생할 가능성이 있으며 [11], 이 중 하나가 비가역반응인 복합적인 ΔV_t 이 발생할 수 있다. 본 연구에서 제안하는 이 복합적인 ΔV_t 은 기존의 문턱전압 발생에 대한 가역적인 운동방정식에 비가역 운동방정식을 병렬로 연결하여 모델링되었다. 가역반응과 비가역반응의 시간 상 발생 영역이 비슷한 경우에는 복합적인 ΔV_t 들과 기존의 분석모델인 SE 또는 SH 모델을 따르는 ΔV_t 들 사이의 일치도가 매우 높을 것을 시뮬레이션 결과로 보였다. 이는 TFT 내에 ΔV_t 를 유발하는 2개의 반응이 발생하더라도 관측된 ΔV_t 이 분석모델과 거의 동일하기 때문에 TFT 내에 단일 반응만 존재하는 것으로 오인할 수 있음을 나타낸다. 따라서 ΔV_t 측정 결과만으로 결함생성 또는 전하포획 반응의 종류나 개수를 유추하는 것은 정확하지 않음을 알 수 있으며, TFT의 구조나 재료, 측정 온도를 달리하여 관찰할 필요가 있다. 이 분석방법을 적용하면 게이트 절연막이나 반도체, 계면들 중 어떤 것들이 소자의 신뢰도에 영향을 주는지 판단하는데 도움이 될 것으로 기대한다. 또한, SPICE와 같은 회로시뮬레이션 툴에 적용이 되면 회로 설계 시 신뢰도 향상에 도움이 될 것으로 기대한다 [15].

감사의 글

이 연구는 서울과학기술대학교 교내연구비의 지원으로 수행되었습니다.

REFERENCES

- [1] J. H. Kang, C. E. Kim, P. Moon, and I. Yun, *IEEE Trans Dev. Mater. Reliab.*, **11**, 112 (2011). [DOI: <http://dx.doi.org/10.1109/TDMR.2010.2096508>]
- [2] Y. R. Liu, R. Liao, P. T. Lai, and R. H. Yao, *IEEE Trans Dev. Mater. Reliab.*, **12**, 58 (2012). [DOI: <http://dx.doi.org/10.1109/TDMR.2011.2163408>]
- [3] I. T. Cho, J. M. Lee, J. H. Lee, and H. I. Kwon, *Secmicond. Sci. Technol.*, **24**, 015013 (2009). [DOI: <http://dx.doi.org/10.1088/0268-1242/24/1/015013>]
- [4] W. B. Jackson, J. M. Marshall, and M. D. Moyer, *Phys. Rev. B*, **39**, 1164 (1989). [DOI: <http://dx.doi.org/10.1103/PhysRevB.39.1164>]
- [5] W. B. Jackson, *Phys. Rev. B*, **41**, 1059 (1990). [DOI: <http://dx.doi.org/10.1103/PhysRevB.41.1059>]
- [6] R. B. Wehrspohn, M. J. Powell, and S. C. Deane, *J. Appl. Phys.*, **93**, 5780 (2003). [DOI: <http://dx.doi.org/10.1063/1.1565689>]
- [7] E. N. Cho, J. H. Kang, C. E. Kim, P. Moon, and I. Yun, *IEEE. Trans. Device Mater. Rel.*, **11**, 112 (2011). [DOI: <http://dx.doi.org/10.1109/TDMR.2010.2096508>]
- [8] A. A. Fomani and A. Nathan, *J. Appl. Phys.*, **109**, 084521 (2011). [DOI: <http://dx.doi.org/10.1063/1.3569702>]
- [9] T. Jung, *J. Appl. Phys.*, **117**, 144501 (2015). [DOI: <http://dx.doi.org/10.1063/1.4917209>]
- [10] R. B. Wehrspohn, M. J. Powell, and S. C. Deane, *J. Appl. Phys.*, **93**, 5780 (2003). [DOI: <http://dx.doi.org/10.1063/1.1565689>]

- [11] H. H. Choi, M. S. Kang, M. Kim, H. Kim, J. H. Cho, and K. Cho, *Adv. Funct. Mater.*, **23**, 690 (2013).
[DOI: <http://dx.doi.org/10.1002/adfm.201201545>]
- [12] R. B. Wehrspohn, S. C. Deane, I. D. French, and M. J. Powell, *J. Non-Cryst. Solids*, **266**, 459 (2000).
[DOI: [http://dx.doi.org/10.1016/S0022-3093\(99\)00777-2](http://dx.doi.org/10.1016/S0022-3093(99)00777-2)]
- [13] D. Gupta, S. Yoo, C. Lee, and Y. Hong, *IEEE Trans. Electron Dev.*, **58**, 1995 (2011).
[DOI: <http://dx.doi.org/10.1109/TED.2011.2138143>]
- [14] S. Sambandan, L. Zhu, D. Striakhilev, P. Servati, and A. Nathan, *IEEE Electron Device Lett.*, **26**, 375 (2005).
[DOI: <http://dx.doi.org/10.1109/LED.2005.848116>]
- [15] T. Jung, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **26**, 92 (2013).