

## 급속 열처리가 a-IGZO 박막의 전도에 미치는 영향

김도훈, 조원주<sup>a</sup>

광운대학교 전자재료공학과

### Effects of Rapid Thermal Annealing on the Conduction of a-IGZO Films

Do-Hoon Kim and Won-Ju Cho<sup>a</sup>

Department of Electronic Materials Engineering, Kwangwoon University, Seoul 01897, Korea

(Received December 12, 2015; Revised December 23, 2015; Accepted December 24, 2015)

**Abstract:** The conduction behavior and electron concentration change in a-IGZO thin-films according to the RTA (rapid thermal annealing) were studied. The electrical characteristics of TFTs (thin-film-transistors) annealed by different temperatures were measured. The sheet resistance, electron concentration, and oxygen vacancy of a-IGZO film were measured by the four-point-probe-measurement, hall-effect-measurement, and XPS analysis. The RTA process increased the driving current of IGZO TFTs but the  $V_{TH}$  shifted to the negative direction at the same time. When the RTA temperature is higher than 250°C, the leakage current at off-state increased significantly. This is attributed to the increase of oxygen vacancy resulting in the increase of electron concentration. We demonstrate that the RTA is a promising process to adjust the  $V_{TH}$  of TFT because the RTA process can easily modify the electron concentration and control the conductivity of IGZO film with short process time.

**Keywords:** IGZO, RTA, Carrier concentration, Oxygen vacancy, Conductivity

#### 1. 서 론

최근 비정질 산화물 반도체는 높은 투과도, 저온공정, 대면적화 및 저비용과 같은 많은 장점들을 가지기 때문에 다양한 분야에서의 활용에 대한 연구가 활발하게 이루어지고 있다. 또한, 박막 형성이 용이하고 넓은 밴드갭을 가지기 때문에 유연하고 투명한 소자로의 적용이 가능하여 디스플레이용 박막 트랜지스터 소자 및 전자 종이, 센서 등과 같은 분야에서 응용이 기대된다. 이러한 산화물 반도체 재료 중에서 비정질 a-IGZO

(indium-gallium-zinc-oxide)는 가시광 영역에서 높은 투과도, 박막의 균일성, 낮은 SS(subthreshold swing), 그리고 높은 전계 이동도와 같은 우수한 광학적 및 전기적 특성을 가지고 있다 [1]. 특히, a-IGZO 박막을 활성화 채널 층으로 이용한 박막 트랜지스터는 기존의 수소화 처리된 비정질 실리콘(a-Si:H) 박막 트랜지스터나 유기 박막 트랜지스터에 비해서 높은 이동도, 저온(< 300°C)에서의 대면적화 공정, 액정 디스플레이(LCD) 또는 유기 발광 다이오드(OLED) 패널과 같은 평판 디스플레이의 구동 소자로 응용할 수 있어 많은 주목을 받고 있는 소자이다 [2,3]. 그러나, a-IGZO 박막 트랜지스터가 이러한 평판 디스플레이의 구동 소자로 응용되기 위해서는 박막의 결함이나 금속-채널 사이의 접촉저항 등의 문제가 먼저 해결되어야 한다. 특히, 반도체 재료에서의 캐리어 이동은 소자의 성능에

a. Corresponding author; chowj@kw.ac.kr

큰 영향을 미치기 때문에 추가적인 열처리를 통한 결함들의 제거는 산화물 반도체 소자에서 필수적이다 [4]. 그 뿐만 아니라 트랜지스터 제작에 있어서 채널과 소스/드레인 사이의 전기적 접촉 역시 소자의 전기적 성능을 결정하는 중요한 요소이다. 금속과 반도체 간의 일함수 차이로 인해 생기는 쇼트키 접촉은 예기치 않은 기생저항의 원인이 되며 트랜지스터 소자의 스위칭 속도를 크게 감소시킬 수 있다. 이러한 현상을 개선하기 위해서는 반도체-금속 간의 일함수의 차이를 감소시켜서 오믹 접촉을 형성하는 것이 바람직하지만, 오믹 접촉으로도 반도체-금속 간의 기생저항을 완벽하게 제거하기 어렵다 [5]. 최근, 금속전극을 이용한 헤테로 접합을 소스/드레인 전극으로 사용하는 일반적인 기술 대신 RTA 처리한 a-IGZO 박막을 소스/드레인 전극으로 적용한 호모 접합기술에 대한 흥미로운 보고가 있다 [6]. H. C. Wu는 RTA 처리를 통해 a-IGZO 박막의 전도도를 변화시켜 일반적으로 사용되는 반도체-금속 접촉이 아닌, a-IGZO 소스/드레인 전극과 a-IGZO 채널 층을 접촉시킨 새로운 방법을 제시하였다. 이 방법은 공정비용을 낮추고 공정시간 및 공정단계를 줄일 수 있다는 장점이 있지만 RTA 처리에 따른 a-IGZO 박막의 전도 특성 변화에 대한 체계적인 연구가 미흡한 상황이다.

따라서, 본 연구에서는 RTA 처리 온도에 따른 a-IGZO 박막의 캐리어 농도와 전도도의 변화에 대하여 조사하였다. 먼저, 증착된 a-IGZO 박막에 대해서 할로겐램프를 이용한 RTA 열처리 방법을 이용하여 열처리를 실시한 다음, 홀 효과 측정법 (Hall effect measurement)을 이용하여 RTA 처리 온도에 따른 a-IGZO 박막의 저항 및 전자농도 변화를 측정하였다. 또한, RTA 처리 온도에 따른 a-IGZO 막에서의 산소 공공(oxygen vacancy) 농도와 전자 농도의 상관관계를 확인하였다. 박막 트랜지스터의 동작 특성에 미치는 영향을 분석하였으며, RTA처리 조건에 따른 a-IGZO 박막 트랜지스터의 전기적 특성 변화에 대해서 평가하였다.

## 2. 실험 방법 [

RTA 열처리 온도에 따른 a-IGZO 박막의 전기적 특성 변화를 평가하기 위하여 하부 게이트 구조의 상부 소스/드레인 접착을 가지는 a-IGZO 박막 트랜지스터를 제작하였다. 먼저, 10~20 Ω·cm의 저항을 가지는 p형 실리콘 기판을 표준 RCA 세정으로 표면의 오염을

제거한 후, 게이트 절연막을 형성하기 위하여 열산화 공정으로 100 nm의 두께를 가지는 실리콘 산화막을 성장시켰다. 그 위에 RF 스퍼터링 방법 (SAFA0911, ULTECH) 으로 100 W의 출력, 6 mTorr의 공정압력, 30 sccm의 아르곤 유량 하에서 70 nm 두께의 a-IGZO (a-IGZO target, In<sub>2</sub>O<sub>3</sub>:Ga<sub>2</sub>O<sub>3</sub>:ZnO=1:1:1 mole%) 박막을 증착하였다. 증착 후 열처리 (post deposition anneal, PDA)를 위해서 먼저 400°C의 온도에서 30분 간 퍼니스 열처리 (conventional thermal annealing, CTA)를 실시하여 증착 결함을 제거하였으며, RTA (SHT3100R, 삼한박막진공) 열처리 온도에 따른 a-IGZO 박막의 전기적 특성 변화를 평가하기 위하여 150~300°C의 범위에서 RTA 열처리 온도를 변화시켜서 30초 간 열처리를 실시하였다. RTA 열처리는 8개의 할로겐램프를 사용하여 8 kW의 최대 출력을 가지는 장비를 이용하였다. 각각의 열처리 공정은 질소 분위기에서 이루어졌다. RTA 열처리 조건에 따른 a-IGZO 박막의 면저항 (sheet resistance)의 변화는 4 포인트 프로브 (four-point probe measurement)를 이용하여 측정하였으며, 캐리어 농도 및 비저항(resistivity)은 홀 효과 측정(Hall-effect measurement) 방법을 사용하여 Van der pauw configuration의 소자로 측정하였다. 또한, 열처리 조건에 따른 a-IGZO 박막 내의 산소 및 산소 공공의 변화를 X선 광전자 분광법(X-ray photoelectron spectroscopy, XPS)으로 측정하였다. 한편, a-IGZO 박막 트랜지스터 제작을 위하여 포토 리소그래피로 채널 영역을 패터닝 한 후에 30:1 buffered oxide etchant (BOE) 용액으로 식각하였다. 그 다음으로 Ti/Al (10/100 nm)을 e-beam evaporator로 증착하여 소스와 드레인 전극을 형성하였으며, 박막 트랜지스터의 채널 길이 및 폭은 90 μm와 120 μm로 정의하였다. 제작된 a-IGZO 박막 트랜지스터의 전기적 특성은 Agilent HP 4156B 반도체 파라미터 분석기로 측정하였으며, 모든 실험은 빛과 전기적 잡음을 피하기 위하여 암상자 안에서 실시하였다.

## 3. 결과 및 고찰

그림 1은 본 실험에서 제작된 하부 게이트 구조의 상부 소스/드레인 접착을 가지는 a-IGZO 박막 트랜지스터의 구조를 나타낸다. p형 실리콘 기판을 하부 게이트 전극으로 사용하였고, 게이트 절연막으로는 100 nm

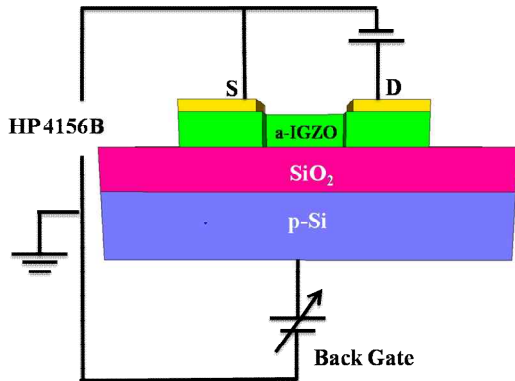


Fig. 1. Schematic structure of bottom gate a-IGZO thin film transistor.

두께의 실리콘 열산화막을 이용하였다. 박막 트랜지스터의 채널은 70 nm의 a-IGZO 층으로 구성하였고, 채널 상부에는 금속 전극으로 소스/드레인을 형성하였다. 그림 2(a)는 열처리 방법에 따른 a-IGZO 박막 트랜지스터의 전달 특성을 나타낸 그래프이다. 전달 특성은 게이트 전압을 -40 V에서 +40 V까지 증가시킨 후 다시 +40 V에서 -40 V까지 감소시키는 더블 스위프모드를 이용하여 측정하였으며, 드레인-소스 전압은 10 V를 인가하였다. 증착 후 열처리를 실시하지 않은 상태의 a-IGZO (as-dep)로 제작된 박막 트랜지스터는 1,654.1 mV/dec의 SS(subthreshold swing), -4.5 V의 문턱치 전압( $V_{TH}$ ), 그리고  $2.3 \times 10^7$ 의 on/off 전류비를 가지며 더블 스위프에 의한 히스테리시스 전압이 13.2 V로 그다지 좋지 못한 전기적 특성을 보인다. 한편, 퍼니스를 이용하여 400°C에서 30분 간의 질소분위기 열처리를 실시하면 227.9 mV/dec의 SS -0.2 V의  $V_{TH}$ ,  $1.9 \times 10^9$ 의 on/off 전류비를 보이며, 특히 히스테리시스 전압이 0.7 V로 감소하면서 전기적 특성이 크게 향상되었음을 확인할 수 있다. 따라서, 퍼니스를 이용한 열처리 공정은 a-IGZO 채널과 게이트 산화막 사이의 계면 트랩 및 a-IGZO 벌크 층 내의 결함들을 효과적으로 제거하여 소자의 성능을 향상시킨다는 것을 알 수 있다 [4]. 한편, 퍼니스 열처리 소자를 RTA를 이용하여 150°C에서 추가적으로 열처리를 실시하면  $V_{TH}$ 가 -6.8 V로 음의 방향으로 크게 이동하였다. 200°C에서 RTA 처리한 소자는 드레인 포화전류가 증가하였지만  $V_{TH}$ 는 -21 V로 RTA 150°C 소자보다 -14.3 V 더 감소된 것을 볼 수 있다. 특히, RTA 열처리 온도가 250°C 이상일 경우에는 드레인 전류의 증가와 함께 측

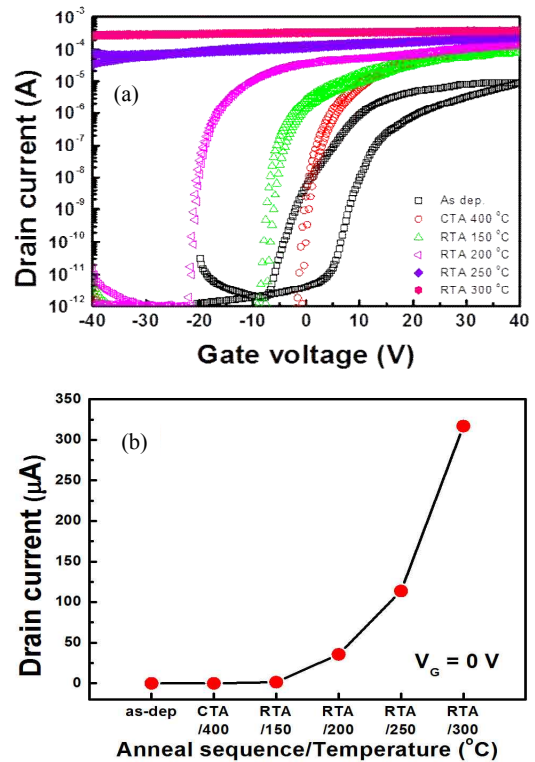


Fig. 2. Electrical characteristics of a-IGZO TFTs according to annealing conditions: (a)  $I_D$ - $V_G$  transfer curves at  $V_D=10$  V and (b) drain leakage current ( $I_D$ ) at  $V_G=0$  V. The measurements of transfer curves were performed in double-sweep mode, i.e.,  $V_G$  is swept up and then back down at  $V_D=10$  V.

정 범위 내에서 오프 상태의 전류도 급격하게 증가하여 게이트 전압에 의한 채널 제어가 곤란해져서 거의 도체와 같은 특성을 나타내었다. 이와 같이 RTA 열처리 온도가 높아짐에 따라서 a-IGZO 박막 트랜지스터의

구동전류가 증가하지만, 열처리 온도가 높아지면  $V_{TH}$ 가 음의 방향으로 이동하고 동시에 누설전류도 증가하는 것을 알 수 있다. 그림 2(b)는 게이트 전압이 0 V에서 RTA 열처리 온도에 따른 a-IGZO 박막 트랜지스터의 드레인 누설전류의 변화를 나타낸 것이다. RTA 열처리 온도가 150°C에서 300°C로 높아짐에 따라서 누설전류는 1.4  $\mu$ A에서 320  $\mu$ A로 크게 증가하였다.

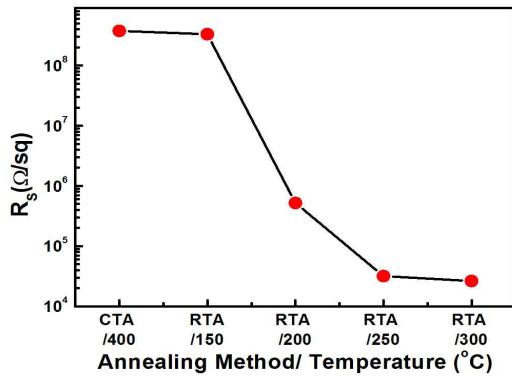
표 1에는 각각의 열처리 조건 및 온도에 따른 a-IGZO 박막 트랜지스터의 전기적 특성 파라미터와 SS로부터 추출된 a-IGZO 채널/게이트 절연막의 계면 트랩밀도 (interface trap density,  $D_{it}$ ) 및 채널에서의

트랩밀도 ( $N_t$ )는 SS와 아래의 관계를 갖는다 [7].

$$SS = \frac{qk_B T(N_t t_{ch} + D_{it})}{C_i \log(e)} \quad (1)$$

**Table 1.** Electrical parameters of a-IGZO TFTs according to annealing conditions.

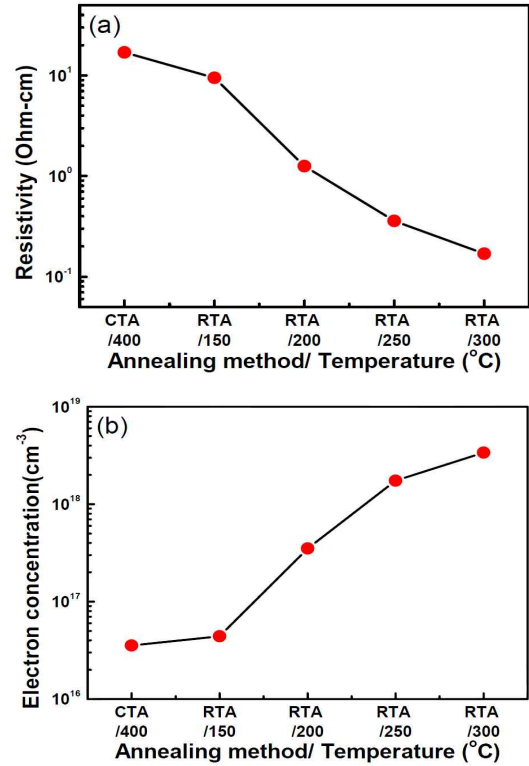
	$V_{TH}$ [V]	$\mu_{FE}$ [cm <sup>2</sup> /Vs]	SS [mV/dec]	$I_{on/off}$	$D_{it}$ [cm <sup>-2</sup> eV <sup>-1</sup> ]	$N_t$ [cm <sup>-3</sup> eV <sup>-1</sup> ]
as-dep	-4.5	4.0	1654.0	$2.3 \times 10^7$	$6.0 \times 10^{12}$	$8.5 \times 10^{17}$
CTA 400°C	-0.2	15.1	227.9	$1.9 \times 10^9$	$8.0 \times 10^{11}$	$1.1 \times 10^{17}$
RTA 150°C	-6.7	11.2	288.0	$2.1 \times 10^9$	$1.6 \times 10^{12}$	$2.3 \times 10^{17}$
RTA 200°C	-21.0	11.7	368.1	$2.1 \times 10^9$	$1.3 \times 10^{12}$	$1.9 \times 10^{17}$
RTA 250°C	N/A	N/A	N/A	N/A	N/A	N/A
RTA 300°C	N/A	N/A	N/A	N/A	N/A	N/A



**Fig. 3.** Sheet resistance of a-IGZO TFTs for various annealing conditions from 4 point probe measurement.

여기서  $q$ 는 전하,  $k_B$ 는 볼츠만 상수,  $T$ 는 절대온도,  $C_i$ 는 단위면적 당 게이트 절연막의 용량, 그리고  $t_{ch}$ 는 a-IGZO 채널 층의 두께이다.

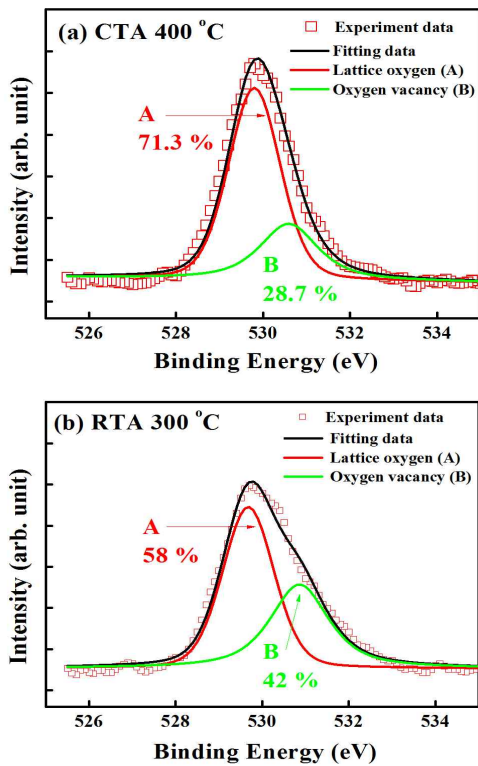
표 1에서 보는 바와 같이 증착 후에 열처리를 거치지 않은 a-IGZO 박막 트랜지스터는 스퍼터링에 의한 박막 증착 과정에서 발생하는 박막 내의 벌크 및 계면 결함에 의하여 트랩밀도가 높다는 것을 알 수 있다. 이 증착 결함들의 영향에 의하여 as-dep 상태의 a-IGZO 박막 트랜지스터는 낮은 전계효과 이동도 ( $\mu_{FE}$ )와 낮은 on/off 전류비 ( $I_{on/off}$ ), 그리고 큰 SS를 가진다.



**Fig. 4.** Hall-effect measurement results: (a) resistivity and (b) electron concentration of a-IGZO TFTs for various annealing conditions.

열처리에 의하여 결함이 감소하여 트랜지스터의 이동도 및 전류의 증가 그리고 스위칭 특성의 개선이 일어나는 현상은 열처리에 의한 결함의 제거로 설명이 되지만, RTA 열처리에 의하여  $V_{TH}$ 가 음의 방향으로 이동하고 열처리 온도가 높을수록 누설전류가 증가하는 것은 설명되지 않는다. 즉, RTA 열처리 온도에 따른 트랩밀도는 큰 차이를 보이지 않기 때문에  $V_{TH}$ 의 감소와 누설전류의 증가는 a-IGZO 채널 내에서 전자농도의 증가와 동일한 효과임을 나타낸다. 이것을 확인하기 위하여 열처리 조건에 따른 a-IGZO 박막의 면저항을 4 포인트 프로브를 사용하여 측정하였다. 그 결과, 그림 3과 같이 면저항은 퍼니스 열처리(CTA, 400°C)가 가장 높았으며( $\sim 3.7 \times 10^8 \Omega/\text{cm}^2$ ), RTA 열처리 온도가 높아질수록 면저항이 점차 감소하는 것을 확인하였다. 이 현상은 그림 2의 박막 트랜지스터의 드레인 전류가 RTA 열처리 온도에 따라서 증가하는 것과 일치한다.

실제로 a-IGZO 박막 내에서의 저항의 감소가 RTA



**Fig. 5.** O1s XPS spectra for a-IGZO layers annealed by (a) CTA 400°C and (b) RTA 300°C. The peaks A at the lower binding energy (~529.7 eV) and B at the higher binding energy (~530.9 eV) denote the oxygen lattices without oxygen vacancy and with oxygen vacancy, respectively.

열처리 온도에 따른 캐리어 농도의 증가에 따른 현상인지를 확인하기 위하여 홀효과 측정기로 비저항 및 캐리어 농도를 측정하여 그림 4에 나타내었다.

먼저 그림 4(a)에 나타낸 것과 같이 비저항은 퍼니스 열처리(CTA, 400°C) 소자가 가장 높았으며, RTA는 열처리 온도가 높아질수록 감소하여 면저항의 거동과 동일한 경향성을 보였다. 한편, a-IGZO 박막의 전도도에 큰 영향을 주는 전자의 농도는 퍼니스 열처리 시료에서는  $3.5 \times 10^{16} \text{ cm}^{-3}$  정도로 측정되었으며, RTA 150°C 시료에서도  $4.4 \times 10^{16} \text{ cm}^{-3}$  정도로 변화량이 크지 않았다. 하지만 RTA 온도가 높아짐에 따라서 전자 농도는 증가하였고, 200°C 열처리 후에는  $3.5 \times 10^{17} \text{ cm}^{-3}$ , 250°C 열처리 후에는  $1.7 \times 10^{18} \text{ cm}^{-3}$ , 그리고 300°C 열처리 후에는  $3.4 \times 10^{18} \text{ cm}^{-3}$ 까지 증가하는 것을 확인하였다. 이상의 결과로부터 RTA 열처리 온도가 증가에 따른 a-IGZO 박막 트랜지스터의  $V_{TH}$ 의 감

소와 누설전류의 증가, 그리고 a-IGZO 박막의 면저항 감소는 전자농도의 증가에 따른 것이라고 판단한다. 산화물 반도체의 전도 특성은 산소공공의 증가와 밀접한 관련이 있기 때문에 X선 광전자 분광법을 이용하여 박막 내에서 구성 원소의 화학적 결합 상태를 분석하였다.

그림 4는 XPS 분석을 통한 a-IGZO 박막의 O1s 피크를 나타낸 것이다. 먼저, 그림 5(a)는 퍼니스 400°C의 열처리를 실시한 시료, 그리고 (b)는 RTA 300°C의 열처리를 실시한 시료에서의 O1s 피크를 나타낸다. RTA 열처리 후에 격자 산소 피크(A)는 RTA 처리 전의 71%에서 58%로 감소한 반면에 산소 공공 피크(B)는 RTA 처리 전의 29%에서 42%로 증가한 것을 볼 수 있다 [8-10]. 이 결과로부터, RTA 처리에 의하여 a-IGZO 박막 내의 산소 공공 농도 증가가 확인되었으며, Kröger-Vink notation의 관계( $V_o^x \rightarrow V_o^{\cdot\cdot} + 2e^-$ )에 따라서 산소공공은 이중으로 대전(doubly charged)된 도우너의 역할을 하기 때문에 전자 농도의 증가와 같은 효과를 가진다는 것을 알 수 있다 [11,12].

이와 같은 RTA 열처리에 따른 a-IGZO 박막의 전도 특성 변화는 다음과 같이 설명할 수 있다. 할로겐램프를 이용한 RTA는 기존의 저항 가열식 퍼니스와 비교하여 훨씬 급격한 온도의 상승(ramping-up rate:  $+8.3^\circ\text{C}/\text{sec}$ ) 속도와 하강(ramping-down rate:  $-0.8^\circ\text{C}/\text{sec}$ ) 속도를 가진다. 따라서 RTA 열처리를 실시하면 a-IGZO 박막은 급격한 온도 상승에 의한 부피 팽창을 겪게 되며, 이와 같은 열적 충격에 의하여 박막 내부의 금속-산소 결합이 깨어지게 된다. 또한, RTA 열처리 온도가 높을수록 금속-산소 결합에서 떨어져 나온 산소는 상대적으로 산소의 농도가 낮은 박막 외부로 확산이 빠르게 일어나는 반면, 박막 내부에 남겨진 산소 공공의 농도는 열처리 온도에 따라서 더 높아지게 된다. 한편, RTA는 온도 하강도 매우 빠르게 이루어지므로 quenching 효과를 가지며, 깨어진 금속-산소 결합의 회복이 충분하게 이루어지지 않은 채로 산소 공공이 잔류하게 된다. 이와 같이 RTA 열처리 온도의 증가는 산소 공공의 증가를 일으키고, 그 결과 증가된 전자에 의하여 전도도가 증가하게 된다. 결과적으로, RTA 열처리 온도의 제어에 따라서 a-IGZO 박막 내의 전자 농도를 조절할 수 있다.

#### 4. 결론

본 실험에서는 열처리 조건에 따른 a-IGZO 박막의

전도 특성과 전자농도의 변화에 대하여 박막 트랜지스터의 전기적 특성, 4 포인트 프로브를 이용한 면 저항 측정, 홀 효과 측정법을 이용한 전자농도 평가, 그리고 XPS 분석을 통한 산소 공공의 변화를 통하여 평가하였다. 먼저, a-IGZO 박막 증착 후에 실시하는 퍼니스 열처리는 증착 결함 및 트랩 밀도를 효과적으로 감소시켜서 a-IGZO 박막 트랜지스터의 전기적 특성을 크게 향상시켰다. 한편, RTA를 이용하여 추가적으로 열처리를 실시하면 온도가 높아짐에 따라서 구동전류가 증가하지만 동시에  $V_{TH}$ 가 음의 방향으로 크게 이동하였고, 250°C 이상일 경우에는 오프 상태의 누설 전류도 급격하게 증가하여 게이트 전압에 의한 트랜지스터 스위칭이 곤란해지는 특성을 나타내었다. 이것은 RTA 열처리에 의하여 a-IGZO 박막 내의 산소 공공이 증가하였고, 그 결과 전자 농도가 증가되었기 때문이라는 것을 본 연구를 통해서 확인하였다. 따라서 RTA는 매우 짧은 공정시간 내에 열처리 온도의 제어를 통해서 a-IGZO 박막 내의 전자농도 조절할 수 있었다. 따라서 열처리 조건에 따른 a-IGZO 박막 트랜지스터의 전기적 특성 변화는 a-IGZO 기반의 트랜지스터 소자 제작 응용에 도움이 될 것이다.

### 감사의 글

이 논문은 2015년도 정부(미래창조과학부)의 재원으로 한국연구재단-나노·소재 기술개발 사업(2009-0082580)의 지원과 2013년도 정부(미래창조과학부)의 재원으로 한국연구재단 기초연구사업(No.2013R1A1A2A10011202)의 지원을 받아 수행된 연구임.

### REFERENCES

- [1] K. Nomura, H. Ohta, A. Takagi, T. Kamiya, M. Hirano, and H. Hosono, *Nature*, **432**, 488 (2004). [DOI: <http://dx.doi.org/10.1038/nature03090>]
- [2] P. G. Carey, P. M. Smith, S. D. Theiss, and P. Wickboldt, *J. Vac. Sci. Technol. A*, **17**, 1946 (2000). [DOI: <http://dx.doi.org/10.1116/1.581708>]
- [3] C. D. Dimitrakopoulos and P.R.L. Malenfant, *Adv. Mater.*, **14**, 99 (2002). [DOI: [http://dx.doi.org/10.1002/1521-4095\(20020116\)14:2%3C99::AID-ADMA99%3E3.0.CO;2-9](http://dx.doi.org/10.1002/1521-4095(20020116)14:2%3C99::AID-ADMA99%3E3.0.CO;2-9)]
- [4] S. W. Lee and W. J. Cho, *J. Korean Phys. Soc.*, **60**, L1317 (2012). [DOI: <http://dx.doi.org/10.3938/jkps.60.1317>]
- [5] J. M. Larson and J. P. Snyder, *IEEE Trans. Electron Dev.*, **53**, 1048 (2006). [DOI: <http://dx.doi.org/10.1109/TED.2006.871842>]
- [6] H. C. Wu and C. H. Chien, *Appl. Phys. Lett.*, **102**, 062103 (2013). [DOI: <http://dx.doi.org/10.1063/1.4789997>]
- [7] K. W. Jo and W. J. Cho, *Appl. Phys. Lett.*, **105**, 213505 (2014). [DOI: <http://dx.doi.org/10.1063/1.4902867>]
- [8] J. S. Kim, M. K. Joo, M. X. Piao, S. E. Ahn, Y. H. Choi, H. K. Jang, and G. T. Kim, *J. Appl. Phys.*, **115**, 114503 (2014). [DOI: <http://dx.doi.org/10.1063/1.4868630>]
- [9] T. C. Fung, C. S. Chuang, C. Chen, K. Abe, R. Cottle, M. Townsend, H. Kumomi, and J. Kanicki, *J. Appl. Phys.*, **106**, 084511 (2009). [DOI: <http://dx.doi.org/10.1063/1.3234400>]
- [10] B. Y. Su, S. Y. Chu, Y. D. Juang, and S. Y. Liu, *J. Alloys and Compounds*, **580**, 10 (2013). [DOI: <http://dx.doi.org/10.1016/j.jallcom.2013.05.077>]
- [11] J. Yao, N. Xu, S. Deng, J. Chen, J. She, H.P.D. Shieh, P. T. Liu, and Y. P. Huang, *IEEE Trans. Electron Dev.*, **58**, 1121 (2011). [DOI: <http://dx.doi.org/10.1109/TED.2011.2105879>]
- [12] P. Kofstad, *Nonstoichiometry, Diffusion, and Electrical Conductivity in Binary Metal Oxides* (Wiley Interscience, New York, 1972).