

## 탄소나노튜브를 첨가한 4H-SiC MOS 캐패시터의 전기적 특성

이태섭<sup>1</sup>, 구상모<sup>1,a</sup>

<sup>1</sup> 광운대학교 전자재료공학과

### Electrical Characteristics of Carbon Nanotube Embedded 4H-SiC MOS Capacitors

Taeseop Lee<sup>1</sup> and Sang-Mo Koo<sup>1,a</sup>

<sup>1</sup> Department of Electronic Materials Engineering, Kwangwoon University, Seoul 139-701, Korea

(Received July 30, 2014; Accepted August 6, 2014)

**Abstract:** In this study, the electrical characteristics of the nickel (Ni)/carbon nanotube (CNT)/SiO<sub>2</sub> structures were investigated in order to analyze the mechanism of CNT in MOS device structures. We fabricated 4H-SiC MOS capacitors with or without CNTs. CNT was dispersed by isopropyl alcohol. The capacitance-voltage (C-V) and current-voltage (I-V) are characterized. Both devices were measured by Keithley 4200 SCS. The experimental flatband voltage ( $V_{FB}$ ) shift was positive. Near-interface trap charge density ( $N_{it}$ ) and negative oxide trap charge density ( $N_{ox}$ ) value of CNT embedded MOS capacitors was less than that values of reference samples. Also, the leakage current of CNT embedded MOS capacitors is higher than reference samples. It has been found that its oxide quality is related to charge carriers and/or defect states in the interface of MOS capacitors.

**Keywords:** Carbon nanotube, 4H-SiC, MOS capacitor

#### 1. 서 론

전력 반도체 소자에서 전력 손실이 증가하면 소자 내부의 온도가 상승하고, 그 결과 허용 주파수 및 사용 전류가 제한된다. 최근에 전력 반도체 소자로 많이 사용되고 있는 실리콘 (silicon, Si) 재료는 낮은 절연과파 특성, 낮은 열전도율 등의 재료적 특성의 한계로 인하여 전력 손실이 증가하고 있는 실정이다. 이에 따라 소자에서의 전력 손실을 최소화하기 위하여 넓은 에너지

밴드갭 (wide band gap) 반도체 재료를 이용하여 상기 문제를 해결할 수 있다. 넓은 에너지 밴드갭 반도체 재료들은 강한 공유결합을 하고 있어 격자 산란 (photon scattering)이 적기 때문에 높은 열전도율을 가지며, 고온 환경 및 기타 혹독한 환경에서도 동작 가능하다 [1].

본 연구에서는 다른 넓은 에너지 밴드갭 반도체 재료들과 비교하여 여러 장점을 가지고 있는 탄화규소 (Silicon Carbide, SiC)에 초점을 맞추었다. 특히 3C-, 6H-, 15R-SiC 등, 여러 가지 폴리타입 (polytype) 중에 4H-SiC는 전자 이동도 (electron mobility)가 높은 장점을 가지고 있으므로 전력 반도체 소자 제조에 선호된다 [2]. 4H-SiC는 Si와 C의 결합 에너지가 높기 때문에 물리·화학적으로 매우 안정적인 재료로서 3.26 eV의 고에너지 밴드 갭을 갖고 있다.

a. Corresponding author; [smkoo@kw.ac.kr](mailto:smkoo@kw.ac.kr)

4H-SiC의 다른 우수한 특징은 다른 고에너지 밴드 갭 반도체 (GaN, ZnO)에 비해 건식/습식 산화공정 (dry/wet oxidation)을 통하여 열산화막을 쉽게 형성시킬 수 있는 것이다. 또한, 실리콘 재료 기반의 공정 기술을 탄화규소에 적용 가능하다. 이는 탄화규소가 기존 반도체 응용분야를 대체할 차세대 재료임을 의미한다. 하지만, 많은 연구에서 SiC의 열산화막은 높은 계면 포획 전하 밀도 (interface trap charge density,  $\sim 10^{12} \text{ eV}^{-1} \text{ cm}^{-2}$ )에 기인하여 벌크 이동도 (bulk mobility)와 비교해 낮은 채널 이동도 (channel mobility)를 가지고 있어, 전력 반도체 소자에 적용 시 신뢰성이 떨어지는 것으로 알려져 있다 [1]. 이러한 문제점들을 탄소 나노튜브 (carbon nanotube, CNT)를 이용하여 극복하고자 하였다.

탄소 나노튜브는 우수한 저장 용량, 기계적 강도 및 높은 내열성을 가지고 있으며, 높은 전도성을 가지고 있다. 최근에 탄소 나노튜브 채널 소자 (CNT channeled device)와 중합체 (polymer), 금속 (metal), 세라믹 (ceramic) 과의 탄소 나노튜브 혼합물 등의 분야에서 활발하게 연구가 진행되고 있다 [3].

본 연구에서는 4H-SiC 기판 위에 이산화규소 ( $\text{SiO}_2$ ) 열산화막을  $1,200^\circ\text{C}$  고온에서 성장 시켰으며, 성장시킨 열산화막의 표면에 탄소 나노튜브를 분산 (dispersion) 하여 이의 전기적 특성을 분석하여, MOS 소자의 계면에서 탄소 나노튜브의 역할 및 응용 가능성을 평가하고자 하였다.

## 2. 실험 방법

본 실험에서는 n-type 4H-탄화규소 기판을 사용하여 MOS 커패시터를 제작하였다. 2개의 실리콘 카바이드 기판을  $1,200^\circ\text{C}$ 에서 1시간 동안  $\text{O}_2$  분위기에서 열산화하여 이산화규소 열산화막을 성장시켰다. 이후, 1개의 이산화규소/탄화규소 기판의 금속/산화막 계면에 탄소 나노튜브를 첨가하기 위한 공정을 진행하였다.

먼저 탄소 나노튜브를 이소프로필 알코올 ( $(\text{CH}_3)_2\text{CHOH}$ )과 혼합하였다. 혼합액을 스포이드를 이용하여 이산화규소 표면에 5회 분산시켰다. 친수성을 가진 이소프로필 알코올은 탄소 나노튜브를 이산화규소 표면에 안정적으로 분산가능하게 한다 [4]. 그 후, 카본 나노튜브가 분산된 이산화규소/실리콘 카바이드 기판을 hot plate에서  $120^\circ\text{C}$ 로 10분 간 가열하였다.

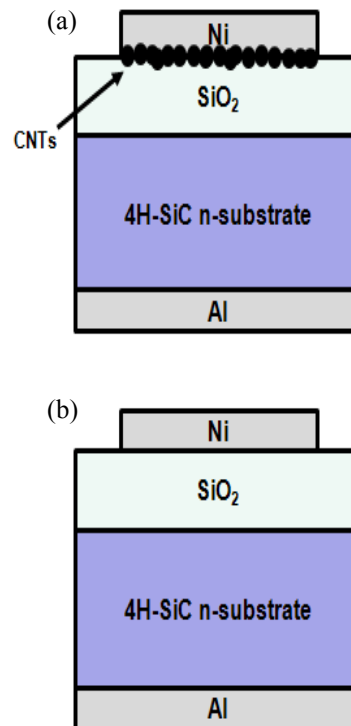


Fig. 1. Schematic device structures of 4H-SiC MOS capacitors (a) with or (b) without CNTs.

그 결과, 이소프로필 알코올은 증발하였고, 이산화규소 표면에 탄소 나노튜브가 분산되었다. 나머지 1개의 기판에는 카본 나노튜브 분산 공정을 진행하지 않았다. 분산 공정 후, 상부·하부전극을 형성하기 위하여 전자빔 증발기 (e-beam evaporator)를 사용하였다. 상부 전극은 섀도우 마스크 (shadow mask)를 사용하여 니켈 (Nickel, Ni)을 증착하였다.  $100 \text{ nm}$  두께와  $0.4 \sim 1.0 \mu\text{m}$  지름의 상부 전극을 패터닝하였다. 그리고 하부 전극은 알루미늄 (Al)을  $100 \text{ nm}$  두께로 형성하였다.

그림 1은 제작된 샘플들의 단면구조를 나타낸다. 제작된 샘플들은 Keithley 4200 SCS를 이용하여  $1 \text{ MHz}$ 의 주파수에서 커패시턴스-전압 (C-V) 측정을 하였다. C-V와 flatband shift voltage로부터 계면 포획 전하 밀도 (near-interface trap charge density,  $N_{it}$ )와 산화막 포획 전하 밀도 (oxide trap charge density,  $N_{ox}$ )가 유도되었다. 또한 전류-전압 (I-V) 측정을 통하여 소자의 누설 전류 (leakage current)를 분석하였다.

### 3. 결과 및 고찰

#### 3.1 C-V 측정 및 분석 결과

그림 2는 탄소 나노튜브가 첨가된 샘플 (CNT MOSCAP)과 참조 샘플 (reference)의 캐패시턴스-전압 (C-V) 측정 결과이다. C-V 측정은 모두 1 MHz의 고주파에서 전압을 왕복하여 실시하였다. 두 샘플의 그래프에서 히스테리시스 현상이 나타남을 알 수 있다.

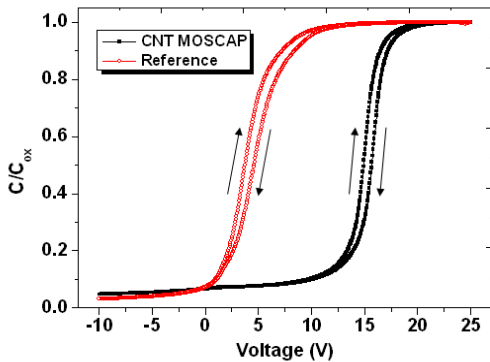


Fig. 2. High frequency (1 MHz) capacitance-voltage(C-V) curves of the CNT embedded sample and reference sample. Arrows indicate the voltage sweeping directions.

이는 탄소 나노튜브에 축적된 전하 캐리어 (charge carrier)에 기인한다. 또한, 니켈/산화규소 계면에서 결함 상태 (defect states)의 산화막 포획 전하와 계면 포획 전하에 의하여 히스테리시스 현상이 발생한다. 이러한 히스테리시스 현상으로 나타난 전압 차이 ( $V_{hys}$ )를 이용하여  $N_{it}$ 와  $N_{ox}$ 를 추출할 수 있다. 이는 아래 식을 이용하여 계산이 가능하다 [5,6].

$$N_{it} = \frac{C_{ox} |V_{hys}|}{qA} \quad (1)$$

$$N_{ox} = \frac{-C_{ox} V_{hys}}{qA} \quad (2)$$

여기서  $C_{ox}$ 는 축적 정전 용량 (accumulation capacitance)를 나타낸다. 위에 나타낸 식의 결과를 그림 3에 도시하였다. Reference 샘플과 CNT MOSCAP의

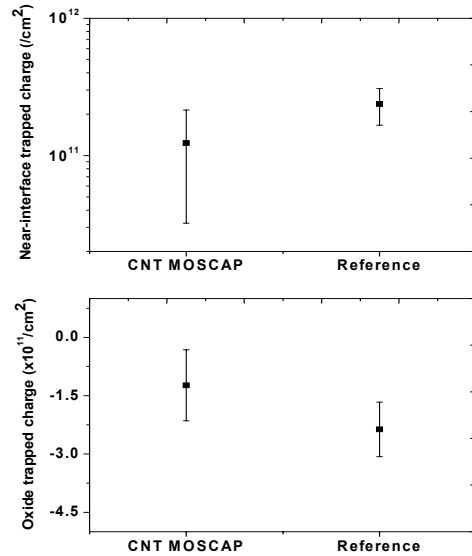


Fig. 3. Near-interface trapped charge density ( $N_{it}$ ) and oxide trapped charge density ( $N_{ox}$ ) of 4H-SiC MOS capacitors with or without CNTs.

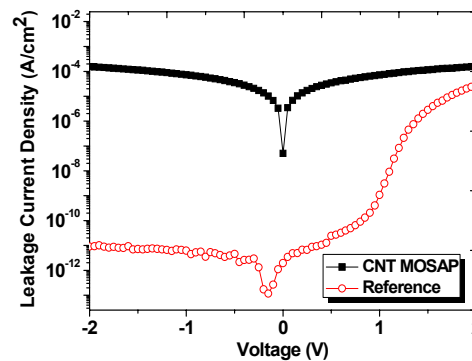


Fig. 4. Current-voltage (I-V) curves of the CNT embedded MOS capacitors and reference samples.

$N_{it}$ 는 각각  $1.89 \times 10^{11} \text{ eV}^{-1} \text{ cm}^{-2}$ 와  $2.86 \times 10^{11} \text{ eV}^{-1} \text{ cm}^{-2}$ 로 추출되었으며, 각 샘플의  $N_{ox}$ 는  $-1.89 \times 10^{11} \text{ eV}^{-1} \text{ cm}^{-2}$ 와  $-2.86 \times 10^{11} \text{ eV}^{-1} \text{ cm}^{-2}$ 로 분석되었다.  $N_{it}$ 와 negative  $N_{ox}$ 는 MOS 캐패시터에서 탄소나노튜브의 첨가에 따라 감소하는 경향을 나타내었다. 이는 탄소 나노튜브의 첨가가 MOS 소자의 채널 이동도 (channel mobility)를 증가시키는 원인이 될 수 있으며, 산화규소 기반 소자의 열산화로 인한 산화막 품질이 개선되었음을 의미한다.

### 3.2 I-V 측정 및 분석 결과

소자의 I-V 특성은 축적된 MOS 캐패시터에 -2 V의 전압에서 2 V 전압으로 바이어스를 걸어주어 측정된 결과를 그림 4에서 보여준다. Reference 샘플의 누설전류 밀도는  $\pm 1$  V의 전압에서  $6.23 \times 10^{-12}$  A/cm<sup>2</sup>과  $1.08 \times 10^{-9}$  A/cm<sup>2</sup>로 측정되었다. 이때, CNT MOSCAP은 Reference 샘플에 비하여 매우 큰 누설 전류 밀도 값을 나타낸다. CNT MOSCAP의 누설 전류 밀도는  $7.29 \times 10^{-5}$  A/cm<sup>2</sup>와  $7.14 \times 10^{-5}$  A/cm<sup>2</sup>로 분석되었다. 이는 기존의 연구에서 언급한 바와 같이 [7], 이산화규소 산화막에 첨가된 탄소 나노튜브의 전도 특성으로 인한 전자 터널링 (electron tunneling) 및 공간 전하 분극화 (space charge polarization)를 통하여 전하가 이동함과 관련이 있음을 알 수 있다.

### 4. 결론

탄소 나노튜브가 첨가된 MOS 캐패시터와 첨가되지 않은 소자들을 제작하여 이들의 전기적인 특성을 측정하였다. 샘플은 n-형 4H-SiC 웨이퍼를 사용하였다. 정전용량-전압 (C-V) 측정으로부터 샘플들의 계면 포획 전하 밀도 (near-interface trap charge density,  $N_{it}$ )와 산화막 포획 전하 밀도 (oxide trap charge density,  $N_{ox}$ )가 기준 샘플의 값보다 감소된 값을 보여주었다. 전류-전압 (I-V) 특성을 분석한 결과, 탄소 나노튜브가 첨가된 샘플의 누설 전류 (leakage current) 값들이 기준 샘플보다 큰 값을 얻었다. 탄소 나노튜브를 첨가한 MOS 캐패시터는 산화막 품질 측면에서 MOS 소자에 응용 가능할 것으로 판단된다.

### 감사의 글

본 연구는 지식경제 기술혁신사업 (WPM사업)으로 수행되고 있는 '초고순도 SiC 소재' 개발사업과 한국연구재단의 지원 (2013R1A1A2010400)과 그린카 등수송시스템 산업원천기술개발사업 (10042566)을 통해 연구 개발된 결과임을 밝힙니다.

### REFERENCES

- [1] W. Norimatsu and M. Kusunoki, *Phys. Review B*, **81**, 161410 (2010).
- [2] G. Y. Chung, C. C. Tin, J. R. Williams, K. McDonald, R. K. Chanana, Robert A. Weller, S. T. Pantelides, Leonard C. Feldman, O. W. Holland, M. K. Das, and J. W. Palmour, *IEEE Electron Devices Lett.*, **22**, 176 (2011).
- [3] P. J. F. Harris, *International Materials Reviews*, **49**, 31 (2004).
- [4] T. Suni, K. Henttinen, I. Suni, and J. Makinen, *Journal of The Electrochemical Society*, **149**, G349 (2002).
- [5] J. H. Moon, W. Bahng, I. H. Kang, S. C. Kim, M. G. Na, and N. K. Kim, *Journal of the Korean Physical Society*, **62**, 1363 (2014).
- [6] D. K. Schroder, *Semiconductor Material Device Characterization*, 3rd ed. (John Wiley & Sons, New York, 1982) p. 338.
- [7] Y. H. Kim, M. Osada, H. K. Kim, and S. M. Nam, *Jpn. J. Appl. Phys.*, **51**, 09LC07 (2012).