

## Ni/Cu 금속전극 태양전지의 Ni electroless plating에 관한 연구

이재두<sup>1</sup>, 김민정<sup>1</sup>, 권혁용<sup>1</sup>, 이수홍<sup>1,a</sup>

<sup>1</sup> 세종대학교 전자공학과

### The Research of Ni Electroless Plating for Ni/Cu Front Metal Solar Cells

Jae-Doo Lee<sup>1</sup>, Min-Jeong Kim<sup>1</sup>, Min-Jeong Kim<sup>1</sup>, and Soo-Hong Lee<sup>1,a</sup>

<sup>1</sup> Department of Electronics Engineering, Sejong University, Seoul 143-747, Korea

(Received January 17, 2011; Revised February 18, 2011; Accepted February 22, 2011)

**Abstract:** The formation of front metal contact silicon solar cells is required for low cost, low contact resistance to silicon surface. One of the front metal contacts is Ni/Cu plating that it is available to simply and inexpensive production to apply mass production. Ni is shown to be a suitable barrier to Cu diffusion into the silicon. The process of Ni electroless plating on front silicon surface is performed using a chemical bath. Additives and buffer agents such as ammonium chloride is added to maintain the stability and pH control of the bath. Ni deposition rate is found to vary with temperature, time, utilization of bath. The experimental result shown that Ni layer by SEM (scanning electron microscopy) and EDX analysis. Finally, plated Ni/Cu contact solar cell result in an efficiency of 17.69% on 2×2 cm<sup>2</sup>, Cz wafer.

**Keywords:** Silicon solar cells, Ni/Cu front metal, Ni electroless plating, Cu electroplating

#### 1. 서론

현재 결정질 실리콘 태양전지 시장의 대부분을 차지하고 있는 스크린 프린팅 태양전지는 전극 형성이 용이하고 대량 생산이 가능한 장점을 지니고 있다. 하지만 전면 전극 형성 물질인 Ag paste는 순수한 은 성분이 아닌 glass frit 성분을 함유하고 있어 열처리 공정 후 전기 전도도가 일반 순수 Ag 에 비해 약 1/3로 떨어지는 현상이 있다. 이런 단점을 보완하기 위해 전면 전극 형성에 있어서 plating을 이용한 Ni/Cu 금속전극을 형성하게 되면 Ag paste에 비해 저렴한 가격과 실리콘 기판과 전극 사이의 낮은 접촉 저항으로 인한 높은 효율을 달성할 수 있다[1,2]. 전극으로 사용되는 Ni은 Cu와 실리콘의 접촉을 막아주는 diffusion barrier 역할을 할 뿐만 아니라 열처리로 형성되는 Ni silicide를 이용하여 실리콘 기판과의 기계적 전기적 특성을 향상시켜준다. Ni silicide는 Ni<sub>2</sub>Si

(200~300°C), NiSi (300~700°C), NiSi<sub>2</sub> (700~900°C)의 각각의 열처리 온도에 따라 순차적으로 변화한다. 열처리 온도의 따라 각각 Ni<sub>2</sub>Si는 약 24 μΩ·cm, NiSi는 약 14 μΩ·cm, NiSi<sub>2</sub>는 약 50 μΩ·cm의 비저항을 가진다 [3,4]. 이처럼 태양전지에 적용하기 위해 접촉저항이 낮은 NiSi (14 μΩ·cm)을 사용하는데 이는 전극과 실리콘 기판간의 접촉저항을 낮추어 주어 결과적으로 직렬저항을 감소시켜 태양전지의 효율을 향상시킬 수 있다 [5].

이번 실험에서는 Ni을 Cu의 seed layer로 사용하기 위하여 무전해 도금 법을 이용하여 온도에 따른 Ni의 두께와 이를 이용하여 Ni/Cu 금속 전극 태양전지를 만들어 보았다.

#### 2. 실험 방법

본 실험은 boron으로 doping된 p-type wafer, 비저항

a. Corresponding author: shl@sejong.ac.kr

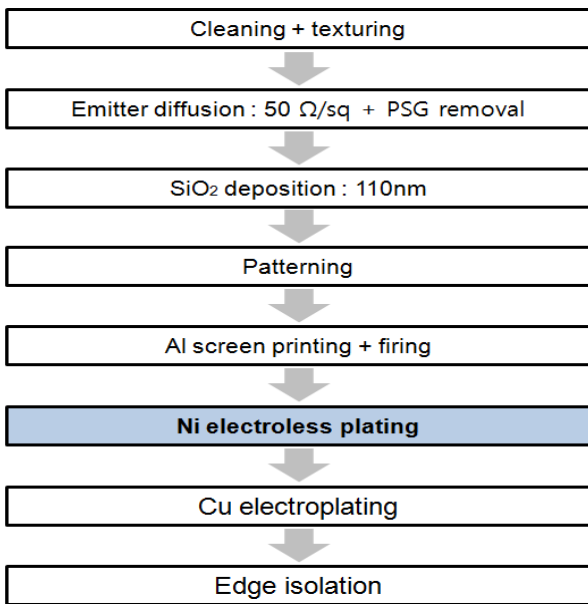


Fig. 1. Flow chart.

0.5~3.0 Ω·cm, 두께는 200 μm를 가진 Cz wafer를 사용하였다. 실험 공정 순서는 다음 그림 1과 같다.

우선 표면의 반사율을 낮추기 위해 DI : KOH : IPA 의 적당한 용액 비율로 random pyramid를 형성하였고, 잔류 solution 및 불순물을 제거하기 위해서 RCA cleaning을 하였다. Emitter 형성하기 위해 conventional tube furnace에서 POCl<sub>3</sub> liquid source를 이용하여 면저항 약 50 Ω/sq를 형성하였다. Diluted HF를 이용하여 diffusion 공정 중에 생긴 PSG(Phosphorus silicate glass)를 제거한 후 thermal oxidation furnace를 이용하여 약 110 nm의 산화막을 형성하였으며, 후면의 Al paste를 이용하여 screen printing을 한 후 열처리를 통해 후면 전극을 형성하였다. Ni을 무전해로 도금하는데 있어서 solution의 온도에 따라 실험을 진행하였으며, 최종적으로 Cu를 전해 도금하여 solar simulator를 이용한 태양전지의 I-V curve를 측정하였다.

### 3. 결과 및 고찰

#### 3.1 Ni electroless plating

실험에서는 전면전극으로 사용되어지는 Ag paste

Table 1. Ni electroless plating solution.

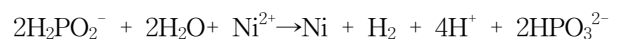
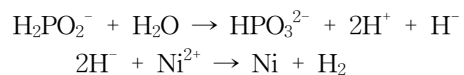
Nickel chloride	30 g / ℓ
Sodium hypophosphite	28 g / ℓ
Triammonium	65.8 g / ℓ
Ammonium chloride	58.0 g / ℓ

Table 2. Thickness of plated Ni layer according to temperature change.

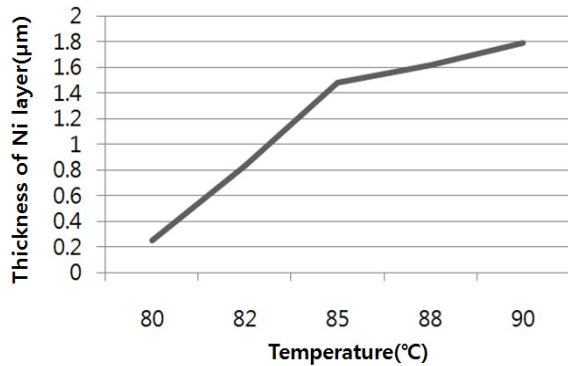
Temperature (°C)	Thickness of Ni layer(μm)
80°C	0.248 μm
82°C	0.832 μm
<b>85°C</b>	<b>1.482 μm</b>
88°C	1.618 μm
90°C	1.792 μm

를 대신하여 도금 법을 이용한 Ni/Cu 금속전극을 사용하였다. 우선 Cu는 Ag 다음으로 전기전도도가 우수하며, 가격도 저렴하기 때문에 반도체 시장 전반적으로 쉽게 널리 사용되어지고 있다. 하지만 Cu 금속은 Si 내부로 침투하여 pn junction 근처에서 누설 전류를 증가시키는 원인이 된다 [6]. Ni은 Cu가 silicon 내부로 침투하는 것을 방지해 주는 diffusion barrier 역할을 할 뿐만 아니라 Ni silicide를 형성하여 금속과 기판간의 접촉저항을 낮추어 준다.

무전해 도금으로 Ni을 형성하는 방법은 산화·환원 반응을 이용하는 것으로 환원제의 산화반응에 의해 금속이온이 환원되어 기판위에 석출되는 것으로 실리콘 표면에 Ni 도금막을 형성되는 과정은 다음과 같다.



Ni solution 중에 NiCl<sub>2</sub> (nickel chloride)를 주성분으로 하고 NaH<sub>2</sub>PO<sub>2</sub> (sodium hypophosphite)를 환원제로 사용하였으며, 또한 완충제 역할의 tri-ammonium citrate



**Fig. 2.** Thickness of plated Ni layer according to temperature change.

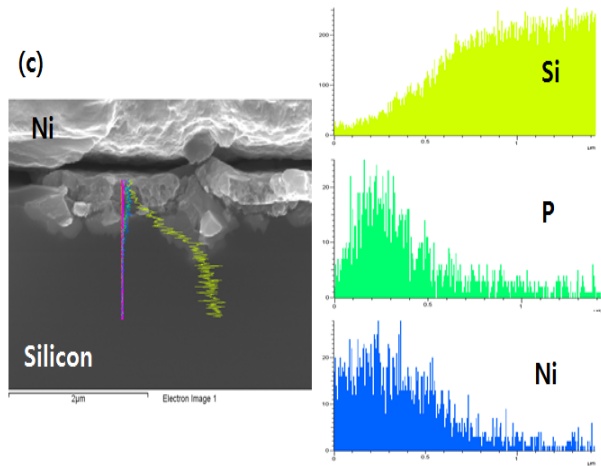
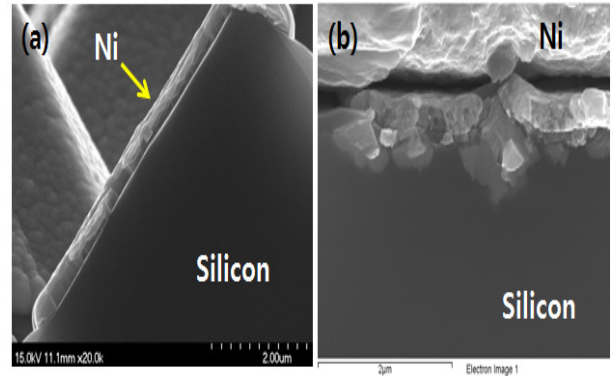
와 pH 조절을 위해 ammonium chloride를 첨가하여 pH 8.5~8.7을 유지한 상태에서 실험을 진행하였다.

본 실험에서 사용되어진 Ni 무전해도금 solution 조성비는 표 1과 같다

표 2와 그림 2는 시간을 일정하게 2min으로 고정시키고 Ni solution bath 온도에 따른 Ni 막의 두께 변화를 나타낸 것이다. 80°C 이하의 온도에서는 낮은 온도의 따른 Ni의 도금시간을 늘려야 하지만 장시간 도금은 solution bath의 ammonium가 증발하게 되어 증착 rate가 점차 떨어져 Ni이 기판 표면에 고르게 형성되지 않게 된다, 또한 88°C 이상에서는 solution bath에 ammonium의 증발로 인해 pH 조절이 어려웠으며 도금된 후 Ni막의 벗겨지는 현상을 보였다. 실험을 통해 85°C에서 2 min, pH 8.5~8.7 이었을 때 Ni 막이 고르게 도금되고 다음 공정으로 이어지는 Ni silicide sintering 공정과 Cu electroplating 공정에서도 벗겨지는 현상이 없이 고르게 형성되어 적절한 온도와 시간으로 여겨진다.

### 3.2 Ni sintering

Ni silicide를 형성하기 위해 RTP (rapid thermal process)를 이용하여 외부 공기와의 접촉을 최소화하여 진행하였다. Sintering 공정에 있어서 시간이 너무 길거나 온도가 너무 높으면 Ni이 Si안으로 확산되어 들어가 pn junction 부근에서 shunting path되어 cell의 Voc를 낮추는 역할을 하고, sintering 시간이 너무 짧거나 온도가 너무 낮으면 접촉저항이 커져서 전지



**Fig. 3.** SEM images of plated Ni layer (a) plated Ni layer before sintering (b) Ni silicide after sintering at 390°C for 10 min (c) shows EDX analysis of plated Ni layer after sintering at 390°C for 10 min.

의 FF (fill factor)을 낮추는 원인이 된다. 실험에서는 390°C에서 10분간 진행하였을 때 cell의 변환 효율이 가장 좋게 나타내었다.

그림 3에서는 Ni 전극의 SEM image와 EDX (energy dispersive X-ray spectroscopy) 성분 분석으로 Ni silicide가 형성된 것을 확인할 수 있다.

그림 3의 (a) SEM image에서는 electroless plating을 이용하여 Ni layer를 형성하였고, (b)에서는 sintering 공정을 통해 Ni silicide를 형성하여 Cu가 Si으로 확산되는 것을 막아주는 barrier 역할을 해 주는 seed layer를 형성된 것을 알 수 있다.

### 3.3 Cu electroplating

Cu의 전해 도금에는 황산구리( $\text{CuSO}_4 \cdot 5\text{H}_2\text{O}$ )와 황산( $\text{H}_2\text{SO}_4$ )로 이루어져 있다. 황산의 주요 역할은 도금액의 전도도를 향상시킴으로써 전류밀도를 낮은 전압에서 얻고자 하는데 있다. 실험에서는  $200 \text{ mA/cm}^2$ 의 전류밀도에서 15분간 진행하였으며, Ni seed layer가 형성된 기판을 음극에, Cu plate를 양극에 걸어 도금액에 담근 후 전류를 흘려주면 Ni이 형성된 부분에 Cu 전극이 형성된다.

Ni electroless plating을 적용한 Ni/Cu 금속 전극 태양전지를 제작하기 위해서 약  $50 \text{ } \Omega/\text{sq}$  면저항과 ARC와 passivation을 위한 약  $110 \text{ nm}$ 의  $\text{SiO}_2$  층을 증착하였고, 또한 후면을 Al paste를 통하여 screen printing 한 후  $850^\circ\text{C}$ 에서 1 min간 firing 하여 후면 전극을 형성하였다.

실험에서는 전면 전극으로 Ni을 electroless plating 하여 그림 2와 3과 같이 시간을 2 min으로 일정하게 고정시키고 온도에 따른 Ni layer의 두께를 확인하였다. 실험에서의 Ni layer는  $85^\circ\text{C}$  2 min 간 진행하였을 때 약  $1 \text{ } \mu\text{m}$ 의 두께를 일정하게 형성하였고, silicide 형성을 위한 sintering 공정에서도  $390^\circ\text{C}$  10 min간 진행하였을 때 shunting path가 일어나지 않으며 가장 좋은 변화효율을 나타내었다.

그림 4는 Cu를 electroplating을 통해 형성한 전극의 단면 SEM image이다. Ni silicide가 형성된 seed layer위에 Cu 전극을 도금하였고, 최종적인 전극의 선폭은 두께 약  $22.0 \text{ } \mu\text{m}$ , 폭 약  $43.4 \text{ } \mu\text{m}$ 로 형성하였다. 그림 4에서 Ni과 Si 사이의 분리가 일어나는 현상을 볼 수 있는데 전극 단면을 관찰하기 위해 절단할 때 물리적인 충격에 의한 현상으로 판단된다.

그림 5는 Ni/Cu 전극을 형성된 태양전지의 I-V 특성 곡선으로  $4\text{cm}^2$ 의 면적에서  $I_{sc} = 0.154 \text{ A}$ ,  $V_{oc} = 0.609 \text{ V}$ ,  $FF = 75.5\%$ ,  $\text{Efficiency}(\text{Eff}) = 17.69\%$ 의 태양전지를 제작하였다.

### 4. 결 론

본 논문에서는 상업용으로 사용되어지고 있는 결정질 실리콘 태양전지의 전극 형성 방법에서 기존의 Ag paste를 이용한 screen printing법이 아닌 plating을 이용하여 Ni/Cu를 형성하여 태양전지를 제작해보았다. Ni layer를 형성하는데 무전해 도금법을 이용

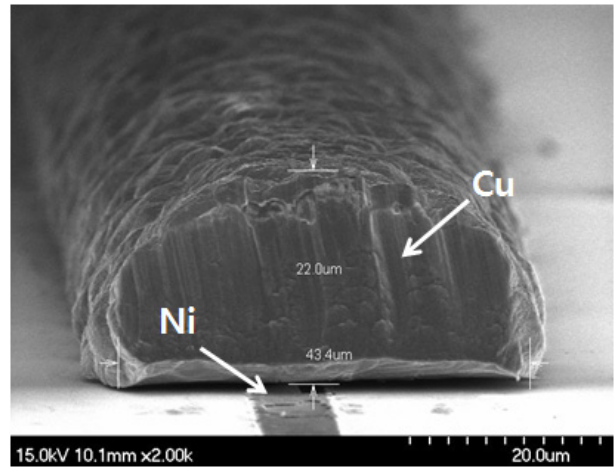


Fig. 4. SEM image of plated Ni/Cu solar cell.

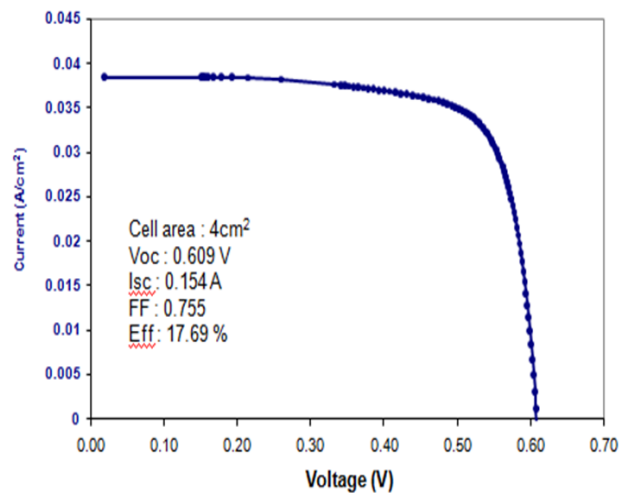


Fig. 5. Plated Ni/Cu solar cell I-V curve.

하였고 온도의 변화에 따라 Ni 막의 두께를 확인할 수 있었다. Ni이 얇게 형성되거나 혹은 두껍게 형성되었을 때 후공정에 벗겨지는 형성이 있었으며, 이는 전체 태양전지를 제작하는데 있어서 전후 공정에 적절한 Ni layer의 두께와 Ni silicide의 온도가 절대적으로 필요하다는 것을 알 수 있었다. 실험을 통해 plated Ni/Cu 금속 전면전극을 이용하여 17.69% 태양전지를 제작하였다.

하지만 도금된 Cu 전극의 두께가 선폭에 비해 높이가 낮아 aspect ratio가 낮음을 알 수 있었다. 이런 원인을 보완하기 위해 적절한 Ni silicide 형성 온도와 시간을 찾고 높은 aspect ratio를 갖는 Cu 막을 형성

하는 것이 변화 효율을 높이기 위한 연구라고 본다.

### 감사의 글

본 과제(결과물)는 지식경제부의 지원으로 수행한 에너지자원인력양성사업의 연구결과입니다.

### REFERENCES

- [1] Martin A. Green, *Silicon Solar Cells : Advanced principles practice, Centre for Photovoltaic Devices and Systems*, (University of New South Wales, sydney, 1995) p. 12.
- [2] E. J .Lee, D. S. Kim, S. H. Lee, *Sol. Energ. Mat. Sol. C*, **74**, 65 (2002).
- [3] E. Colgan, M. Maenpaa, M. Finetti and MA. Nicolet, *J. Electron. Mater*, **12**, 413 (1983).
- [4] Y. Hu, S. P. Tay, *J. Vac. Sci. Technol. A*, **16** (1998).
- [5] D. K. Schroder, *IEEE Trans. Electron Devices*, **31**, 647 (1984).
- [6] A. G. Milnes, *Deep impurities in semiconductors*, (Wiley, New York, 1973) p. 54.