

## 산화알루미늄 박막을 이용한 SiC MIS 구조의 제작 및 전기적 특성

### Fabrication and Electrical Properties of SiC MIS Structures using Aluminum Oxide Thin Film

최행철<sup>1</sup>, 정순원<sup>2</sup>, 정상현<sup>1</sup>, 윤형선<sup>1</sup>, 김광호<sup>1,a</sup>

(Haeng-Chul Choi<sup>1</sup>, Soon-Won Jung<sup>2</sup>, Sang-Hyun Jeong<sup>1</sup>, Hyeong-Seon Yun<sup>1</sup>, and Kwang-Ho Kim<sup>1,a</sup>)

#### Abstract

Aluminum oxide films were deposited on n-type 6H-SiC(0001) substrates by RF magnetron sputtering technique for MIS devices applications. Well-behaved C-V characteristics were obtained measured in MIS capacitors structures. The calculated interface trap density measured at 300 °C was about  $4.6 \times 10^{10} / \text{cm}^2 \text{ eV}$  in the upper half of the bandgap. The gate leakage current densities of the MIS structures were about  $10^{-8} \text{ A/cm}^2$  and about  $10^{-6} \text{ A/cm}^2$  measured at room temperature and at 300 °C for a  $\pm 1 \text{ MV/cm}$ , respectively. These results indicate that the interface property of this structure is enough quality to MIS devices applications.

**Key Words :** Aluminum oxide, MIS, 6H-SiC, Sputtering, Interface trap density

#### 1. 서론

반도체 소자의 동작에서 전력 손실을 최소화하는 것은 매우 중요한 요구사항 중의 하나이다. 현재 많이 사용되어지고 있는 실리콘 재료의 경우 낮은 열전도율, 낮은 절연파괴특성과 같은 물리적 특성의 한계에 부딪쳐 상기 요구를 만족시키지 못하는 실정이다. 전력소자에서 단위면적당 사용전류가 증가하거나 스위칭 주파수가 증가하면 전력 손실이 급격히 증가하는 경향이 있다. 전력손실이 증가하면 소자 내부의 온도 상승이 발생하게 되고, 이러한 온도 상승은 사용 전류나 허용 주파수를 제한하게 된다. 실리콘 소자의 경우 150 °C 이내로 제한되고 있다. 이를 해결하기 위한 하나의 방법이 에너지 밴드갭이 큰 재료를 사용하는 것이다[1]. 밴드갭 에너지가 크면 진성반도체 특성에 이르는

온도가 높아지므로 보다 높은 온도에서 안전하게 동작할 수 있다. 또한 넓은 에너지 밴드갭을 갖는 재료들은 강한 공유결합을 하고 있어 격자에너지 산란(photon scattering)이 적어 높은 열전도율을 나타내는 것으로 알려져 있다.

본 논문에서는 넓은 에너지 밴드갭을 갖는 재료 중에서 SiC(silicon carbide)에 주목하였다[2]. SiC는 다른 화합물 반도체 재료와 달리 자연산화막 형성이 가능하다는 장점을 지니고 있다[3]. 하지만 공정기술의 어려움으로 인해 응용범위는 제한적이다. SiC MOSFET(metal-oxide-semiconductor field effect transistor) 소자의 전기적 특성들에 대한 보고들에서는 SiC 열산화막의 낮은 품질과 매우 높은 계면준위 밀도 ( $10^{11} \sim 10^{12} / \text{cm}^2 \text{ eV}$ ), 고정 산화막 전하( $10^{11} \sim 10^{12} / \text{cm}^2$ ), 전하의 포획, 산화막에서의 캐리어 터널링, 표면 거칠기로 인한 반전 층 캐리어의 산란 등으로 인해 신뢰성이 떨어지는 것으로 나타나고 있다[4-6]. 또한, 열 산화 공정이 진행될 때 SiC를 구성하고 있는 탄소(C) 원자가 산소와 결합하여 CO 또는 CO<sub>2</sub>를 형성하여 증발되기도 하는데, 이것이 SiC 표면의 결함을 발생시키는 또 하나의 원인이 되기도 한다고 보고되고 있다[3].

1. 청주대학교 전자정보공학부  
(충북 청주시 상당구 내덕동 36)  
2. 한국전자통신연구원 IT융합·부품연구소  
a. Corresponding Author : khkim@cju.ac.kr  
접수일자 : 2007. 8. 23  
1차 심사 : 2007. 9. 11  
심사완료 : 2007. 9. 18

그러나 이러한 문제점들은 주로 열적산화를 통해 얻어진 산화막과 관련한 문제점으로 열산화막이 아닌 다른 유전체를 이용한다면 극복이 가능해질 수 있다[7]. 현재까지 ONO, AlN, oxynitrides 등을 이용한 논문들이 보고되고 있다[8-11].

본 논문에서는 SiO<sub>2</sub> 대신 유전율이 상대적으로 크고, 밴드 갭 에너지가 큰 산화알루미늄을 채택하여 스퍼터링법으로 MIS 커패시터를 제작하였으며, 전기적 특성을 평가하였다. 보다 상세한 분석을 위하여 시료를 300 °C로 가열한 경우와 그렇지 않은 경우의 계면 특성 및 누설전류 특성을 평가하였으며, 그 결과에 대해 논하고자 한다.

## 2. 실험 방법

본 실험에서는 RF 마그네트론 스퍼터링 시스템을 이용하여 산화알루미늄 박막을 증착하였다. 기판으로 사용된 웨이퍼는 n-type 실리콘 면을 가지며 3.5° off-axis 된 최종 실리콘 표면을 가진 SiC 에피택시 성장된 6H-SiC(0001)으로, 1~2×10<sup>15</sup> cm<sup>-3</sup>로 질소 도핑된 것을 사용하였다. 준비된 웨이퍼는 RCA 세정 (SC-1, SC-2)을 거친 후 10 % HF 용액에 10 분간 담겼다. 세정이 끝난 웨이퍼는 즉시 스퍼터링 챔버 내부에 장착되었으며, 초기 진공을 1×10<sup>-6</sup> Torr 이하로 유지시켰다. 산화알루미늄 박막 증착에는 순도가 99.99 %, 크기가 3 인치인 Al<sub>2</sub>O<sub>3</sub> 타겟을 사용하였으며, 실온에서 0.1~0.2 nm/s의 증착 속도로 50 nm를 형성하였다. 박막 증착 시 반응가스로 Ar를 사용하였으며, 성막이 진행되는 동안의 챔버 내 압력은 버터플라이 밸브의 조절을 통하여 10 mTorr를 유지하도록 하였다. 타겟과 기판 사이의 거리는 55 mm, RF 파워는 50 W로 각각 고정하였다.

그림 1에 SiC MIS 커패시터의 공정 순서도를 나타내었다. 박막의 두께와 굴절율은 파장이 632.8 nm인 엘립소미터(RUDOLPH RESEARCH/Auto EL)를 이용해 측정하였으며, MIS 소자의 전기적 특성 평가를 위한 전극은 열적 증착기(thermal evaporator)를 사용하여 알루미늄(6N-Al)을 직경 200 μm의 원형 금속 마스크를 이용하여 증착하였다. 이렇게 제작된 MIS 커패시터의 게이트 누설전류를 측정하기 위해서 pA meter인 HP4140B를 사용하였으며, 용량-전압 특성을 평가하기 위하여 정밀 LCR 측정기인 HP4284A를 사용하였다. 또한 보다 정확한 계면 특성의 확인을 위하여 시편을 가열(~300 °C)할 수 있는 기구를 자체 제작하여 사용하였다. 그림 2에 제작된 소자의 단면 구조와 시편 가열 기구의 개략도[12]를 나타내었다.

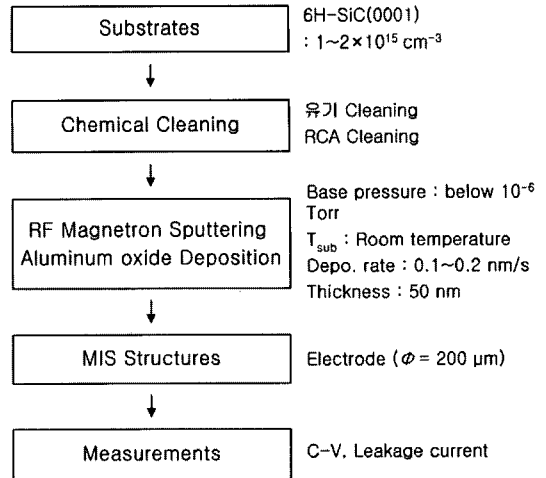


그림 1. SiC MIS 커패시터의 공정 순서도.

Fig. 1. The process flowchart of the SiC MIS capacitors.

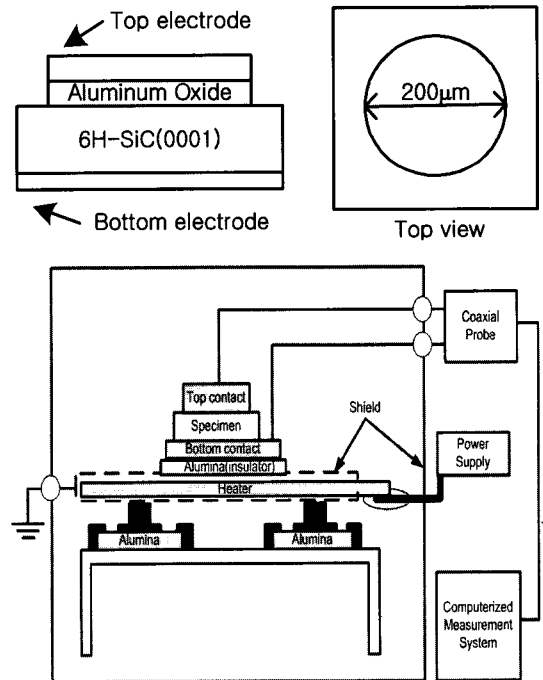


그림 2. SiC MIS 커패시터의 단면도와 제작된 시편 가열 장치.

Fig. 2. Cross sectional view of a SiC MIS capacitor and manufactured device specimen heater.

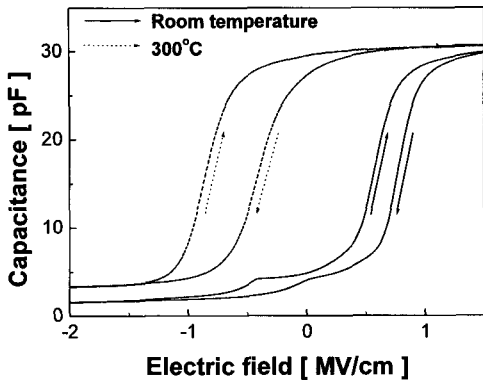


그림 3. Al/산화알루미늄/6H-SiC(0001) MIS 커패시터의 1 MHz 용량-전압 특성 곡선.

Fig. 3. 1 MHz C-V characteristic curves of the Al/aluminum oxide/6H-SiC(0001) MIS capacitors.

### 3. 결과 및 검토

그림 3은 Al/산화알루미늄/6H-SiC(0001) MIS 커패시터의 1 MHz 용량-전압 특성 곡선을 보인 것이다. 정확한 계면 특성을 확인하기 위하여 실온에서 평가한 결과(실선)와 기판온도 300 °C에서 평가한 결과(점선)를 동시에 나타내었다. 산화알루미늄 박막의 두께는 50 nm이다. 특성 측정은 암실에서 이루어졌으며, 축적영역으로부터 반전 영역으로 20 mV/s의 속도로 측정하였다.

그림에서 보면, 300 °C에서 측정한 시편의 경우 히스테리시스의 폭이 증가함과 동시에  $V_{FB}$ 의 위치가 음전압 쪽으로 이동하는 현상을 확인할 수 있다. 이는 시편의 온도가 올라갈수록 계면 근처의 트랩 및 박막 내부 트랩에 갇혀 있던 전하들이 열 에너지를 얻게 되어 트랩 밖으로 잘 빠져나오면서 나타난 결과로 판단된다. 즉, 게이트 전계가 -2 MV/cm인 경우를 보면, 실온 측정에서의 경우는 계면 근처의 페르미 준위와 진성 페르미 준위 사이에서는 인가된 전압에 대한 계면 준위의 응답시간이 매우 길어서 갇힌 전하들이 쉽게 빠져나오지 못하고 결국 트랩 내에 머물게 된다. 따라서 홀(hole)이 생성되어도 계면 트랩(interface trap)에 모두 갇혀 빠져 나오지 못하고 deep depletion 상태에 머물게 되어 반전 상태에 도달하지 못하는 상황이 발생하게 되는 것이다. 이에 반해 300 °C 측정인 경우는 생성된 홀과 계면 트랩에 갇혀 있던 홀들이 가전자대(valence band)로 여기된 결과로 반전 상태에 도달한 것을 확인할 수 있다. 용량-전압 그래프의 축적영역으로부터 계산된 산화알루미늄의

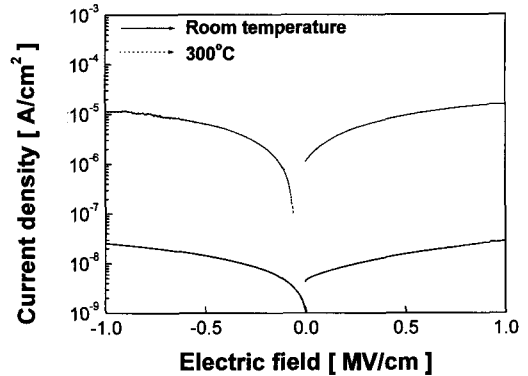


그림 4. Al/산화알루미늄/6H-SiC(0001) MIS 커패시터의 누설전류밀도 특성 곡선.

Fig. 4. The leakage current density characteristic curves of the Al/aluminium oxide/6H-SiC(0001) MIS capacitors.

비유전율은 약 5.5 였다.

그림 4는 Al/산화알루미늄/6H-SiC(0001) MIS 커패시터의 누설전류밀도 특성 곡선을 나타낸 것이다. 제작된 소자의 정확한 특성을 확인하기 위하여 그림 3의 C-V 특성 평가처럼 실온 및 기판 온도 300 °C에서 평가하였다. 실선으로 표시된 실온에서 측정된 결과를 보면, 양 및 음의 방향으로 인가시킨 전계 범위 내에서 누설전류가  $10^{-8}$  A/cm<sup>2</sup> 이하의 특성을 보임을 확인할 수 있다. 점선으로 나타난 기판온도 300 °C에서 측정된 결과에서는 누설전류가  $10^{-6}$  A/cm<sup>2</sup> 이하의 특성을 보였다. 이 결과는 SiC 기판을 이용한 선행 연구 결과들과 비교했을 때 우수한 특성이라 할 수 있다[13,14].

그림 5는 고주파(high-frequency) C-V법을 이용해 산출한 계면준위밀도(interface state density;  $D_{it}$ )를 나타낸 것인데, 그림 3의 용량-전압 특성을 평가한 시료와 동일한 것을 사용하였다. 시료 온도를 300 °C로 유지한 상태에서  $D_{it}$ 를 계산하였다. 그림에서  $D_{it}$ 는 중간 갭(mid gap)으로부터 약 0.7 eV 떨어진 곳에서의 값이 약  $4.6 \times 10^{10}$  /cm<sup>2</sup>eV 이었다. 건식 열산화 또는 습식 산화 공정을 거친 다음 재산화 및 후열처리, 1200 °C 이상의 고온에서의 산화질소 패시베이션 등의 복잡한 공정을 수행한 후 계면준위를 상당히 낮출 수 있다는 SiC MOS에 관한 최근의 발표에서  $D_{it}$ 는 대부분이  $10^{11}$ /cm<sup>2</sup>eV 정도의 값을 가지는 것으로 보고되고 있는데[15-17], 산화알루미늄을 사용한 본 논문의 결과는 약 1 order 정도 낮은 매우 우수한 계면 특성을 가진 것으로 판단된다.

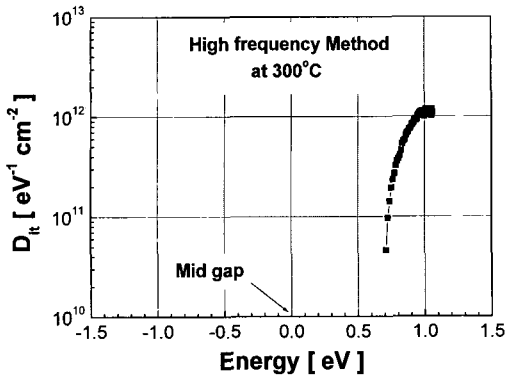


그림 5. Al/산화알루미늄/6H-SiC(0001) MIS 커패시터의 300 °C에서 측정된 계면준위밀도.

Fig. 5. Interface state density of the MIS capacitor with a thickness of 50 nm measured at 300 °C.

#### 4. 결론

반응성 RF 마그네트론 스퍼터링법을 이용하여 Al/산화알루미늄/6H-SiC(0001) MIS 커패시터를 성공적으로 구현하였다. 전기적 특성을 평가한 결과, 인가전계 1 MV/cm의 범위에서 측정된 누설전류밀도가 실온 측정의 경우  $10^{-8}$  A/cm<sup>2</sup>, 300 °C 측정의 경우  $10^{-6}$  A/cm<sup>2</sup>로 매우 우수함을 알 수 있었다. 또한 용량-전계 특성 결과 실온 측정의 경우에는 반전 상태에 도달하지 못했으나, 300 °C 측정에서는 생성된 홀과 계면 트랩에 갇혀 있던 홀들이 가전자대로 여기된 결과로 반전 상태에 도달한 것을 확인할 수 있었다.

고주파 C-V법을 이용해 계산한 계면준위밀도는 중간 갭(mid gap)으로부터 약 0.7 eV 떨어진 곳에서의 값이 약  $4.6 \times 10^{10}$ /cm<sup>2</sup>eV 으로 매우 우수한 계면특성을 유지하고 있음을 확인할 수 있었다. 그러나 용량-전계 특성에서 히스테리시스 현상 및 박막 내에 존재하는 전하들로 인한 평탄대(flat-band) 전압의 이동 등은 개선해야할 문제점으로 생각하며, 충분한 EHP(electron-hole pair) 형성이 가능할 정도의 큰 에너지를 가해 주어 측정할 필요성이 있음을 확인하였다. 이러한 문제점들을 개선시킨다면 보다 다양한 분야로의 SiC MIS 소자의 활용이 가능하리라 판단된다.

#### 참고 문헌

[1] M. Hasanuzzaman, S. K. Islam, and L. M.

Tolbert, "Effects of temperature variation (300–600 K) in MOSFET modeling in 6H-silicon carbide", Solid-State Electronics, Vol. 48, Iss. 1, p. 125, 2004.

- [2] C. E. Weitzel, J. W. Palmour, C. H. Carter Jr., K. Moore, K. J. Nordquist, S. Allen, C. Thero, and M. Bhatnagar, "Silicon carbide high-power devices", IEEE Trans. Electron Devices, Vol. 43, No. 10, p. 1732, 1996.
- [3] V. V. Afanasev, M. Bassler, G. Pensl, and M. Schulz, "Intrinsic SiC/SiO<sub>2</sub> interface states", Phys. Stat. Sol. (a), Vol. 162, p. 321, 1997.
- [4] C. Raynaud, J.-L. Autran, J. B. Broit, B. Balland, N. Becourt, T. Billon, and C. Jaussaud, "Comparison of trapping-detrapping properties of mobile charge in alkali contaminated metal-oxide-silicon carbide structures", Appl. Phys. Lett., Vol. 66, No. 18, p. 2340, 1995.
- [5] J. A. Cooper, "Advances in SiC MOS technology", Phys. Stat. Sol. (a), Vol. 162, p. 305, 1997.
- [6] D. M. Brown, E. Downey, M. Ghezzi, J. Kretchmer, V. Krishnamurthy, W. Henessy, and G. Michon, "Silicon carbide MOSFET integrated circuit technology", Phys. Stat. Sol. (a), Vol. 162, p. 459, 1997.
- [7] S. Sridevan, V. Misra, P. K. McLarty, B. J. Baliga, and J. J. Wortman, "Rapid thermal chemical vapor deposited oxides in N-type 6H-silicon carbide", IEEE Electron Device Letters, Vol. 16, No. 11, p. 524, 1995.
- [8] X. W. Wang, Z. J. Luo, and T.-P. Ma, "High-temperature characteristics of high-quality SiC MIS capacitors with O/N/O gate dielectric", IEEE Trans. Electron Devices, Vol. 47, No. 2, p. 458, 2000.
- [9] T. Shirasawa, K. Hayashi, S. Mizuno, S. Tanaka, K. Nakatsuji, F. Komori, and H. Tochihara, "Epitaxial silicon oxynitride layer on a 6H-SiC(0001) surface", Physical Review Letters, Vol. 98, p. 136105, 2007.
- [10] 김용성, 김광호, "반응성 RF 마그네트론 스퍼터링법을 이용한 AlN/SiC 구조의 제작 및 특성", 전기전자재료학회논문지, 18권, 11호, p. 977, 2005.
- [11] 김용성, 김광호, "6H-SiC 위에 형성한 에피택시 AlN 박막 구조에 대한 전기적 특성의 평

- 가온도 의존성”, 전기전자재료학회논문지, 19권, 1호, p. 18, 2006.
- [12] 김용성, “질화 알루미늄 박막을 게이트 절연막으로 이용한 SiC MIS device의 제작 및 특성에 관한 연구”, 청주대학교 박사학위논문, p. 37, 2006.
- [13] A. Paskaleva, R. R. Ciechonski, M. Syväjärvi, E. Atanassova, and R. Yakimova, “Electrical behavior of 4H-SiC metal-oxide-semiconductor structures with Al<sub>2</sub>O<sub>3</sub> as gate dielectric”, J. Appl. Phys., Vol. 97, p. 124507, 2005.
- [14] S.-W. Huang and J.-G. Hwu, “Ultrathin aluminum oxide gate dielectric on N-type 4H-SiC prepared by low thermal budget nitric acid oxidation”, IEEE Trans. Electron Devices, Vol. 51, No. 11, p. 1877, 2004.
- [15] K. Fujihira, Y. Tarui, M. Imaizumi, K. Ohtsuka, T. Takami, T. Shiramizu, K. Kawase, J. Tanimura, and T. Ozeki, “Characteristics of 4H-SiC MOS interface annealed in N<sub>2</sub>O”, Solid-State Electronics, Vol. 49, No. 6, p. 896, 2005.
- [16] P. T. Lai, J. P. Xu, and C. L. Chan, “Effects of wet N<sub>2</sub>O oxidation on interface properties of 6H-SiC MOS capacitors”, IEEE Electron Device Letters, Vol. 23, No. 7, p. 410, 2002.
- [17] T. Chen, Z. Luo, J. D. Cressler, T. F. Isaacs-Smith, J. R. Williams, G. Chung, and S. D. Clark, “The effects of NO passivation on the radiation response of SiO<sub>2</sub>/4H-SiC MOS capacitors”, Solid-State Electronics, Vol. 46, No. 12, p. 2231, 2002.