

CMRC 여파기를 이용한 2.4 GHz 대역의 VCO 설계

A 2.4 GHz Band VCO Design by Using CMRC Filter

정승백 · 이종민 · 양승인

Seungback Jung · Chongmin Lee · Seung-In Yang

요약

본 논문에서는 무선 통신 기기의 주요 부품인 VCO(Voltage Controlled Oscillator)의 고조파 특성을 개선시키기 위하여 CMRC(Compact Microstrip Resonant Cell) 구조를 이용한 여파기를 공진기 후단에 적용하였다. CMRC 여파기는 PBG, DGS 등 다른 여파기에 비하여 그 크기가 소형일 뿐 아니라 제작이 용이한 장점을 가지고 있다. 본 논문에서 제안한 CMRC를 이용한 VCO의 2차 고조파 특성은 -42.83 dBc , 위상 잡음 특성은 100 kHz offset에서 -95.83 dBc/Hz 이었다. CMRC를 공진기 후단에 연결하는 것이 CMRC를 공진기로 이용하는 것보다 2차 고조파 특성은 약 15.73 dB , 위상 잡음은 약 31.13 dB 개선되었다.

Abstract

In this paper, we applied the CMRC to a resonator to improve the harmonic characteristic of VCO. The CMRC filters have some advantage. It is a small size as well as easy to manufacture than PBG, DGS and other filters. This paper was proposed by using CMRC for a VCO. The second harmonic of -42.83 dBc and the phase noise at 100 kHz offset of -95.83 dBc/Hz was achieved, respectively. The VCO has better second harmonic character by 15.73 dB and phase noise by 31.13 dB in case of CMRC applied behind a resonator than CMRC used as a resonator.

Key words : CMRC, VCO, Oscillator, Harmonic, Phase Noise

I. 서론

최근 무선 통신 시스템은 이동 통신 및 무선 네트워크에 대한 급격한 수요 증가로 크게 발전하고 있으며, 또한 더욱 많은 정보를 제공하기 위하여 광대역, 초고주파의 형태로 발전하고 있는 추세이다.

이에 따라 RF System에서 VCO는 없어서는 안되는 핵심 부품이며, VCO의 성능 개선을 위하여 다양한 연구가 발표되고 있다. 발진기의 특성은 출력 특성과 고조파 특성 그리고 위상 잡음 등이 고려된다. 특히, 고조파 특성은 시스템의 전체적인 성능을 좌우하기 때문에 고조파 특성의 성능 개선이 중요한 부분이다. 고조파 특성을 개선하는 방법으로는 PBG,

DGS 등의 여파기를 사용하여 성능을 개선하는 방법이 사용되어져 왔다. 그러나 앞에서 이야기한 여파기들은 저주파 대역에서 특히 좋은 성능을 얻기 위하여 회로의 크기가 커야 하는 단점과 접지면에 주기적인 삭각으로 제작의 어려움이 있다.

본 논문에서 제안한 CMRC 구조는 회로의 크기를 감소시키면서 제작도 용이한 장점이 있다. CMRC 구조는 전력 증폭기 등 다양한 회로에 적용 가능하고 전력 증폭기 적용시 3차 IMD(Intermodulation Distortion) 특성을 개선시키는 효과가 있는 것으로 알려졌다^[1]. 본 논문에서는 CMRC 구조를 이용하여 특정 대역을 저지함으로써 위에 예시한 일반적인 방법보다 좀 더 단순하고 크기도 작으면서 성능도 개선시

「이 연구는 2007학년도 숭실대학교 대학 연구비의 지원으로 연구되었음.」

숭실대학교 전자공학과(Department of Electronic Engineering, Soongsil University)

· 논문 번호 : 20070703-067

· 수정완료일자 : 2007년 8월 22일

킨 VCO를 설계 및 제작하였다.

II. 설계 및 Simulation 결과

본 논문에서 제안한 CMRC 구조를 공진기 후단에 적용한 VCO를 설계하였다.

2-1 CMRC의 설계

CMRC는 PBG나 DGS와 마찬가지로 특정 대역을 저지하는 특성을 가지고 있다. 그러나 PBG나 DGS는 접지면의 식각으로 회로 크기의 감소와 성능 개선 등에 제한이 있고, 또한 접지 면에 식각을 함으로 인해 제작이 복잡한 단점이 있다^[2]. 그러나 CMRC 구조는 앞의 PBG나 DGS의 단점을 극복하고 보다 단순화된 설계로 제작이 용이한 장점이 있다. 전송 선로 이론에 의하면, 무 손실 선로에서 전파 상수 $\beta = \omega_0 \sqrt{LC}$ 이다. ω_0 는 각 주파수이고, L 과 C 는 단위 길이 당 분포된 각각의 직렬 인덕턴스와 병렬 캐패시턴스이다. 무 손실 전송 선로에서 특성 임피던스는 $Z_0 = \sqrt{\frac{L}{C}}$ 이 된다. CMRC 구조에서는 직렬 인덕턴스와 병렬 캐패시턴스의 값을 늘림으로 인해서 slow wave effect(큰 전파 상수 값)와 대역 저지 특성을 얻게 해준다.

그림 1은 일반적인 CMRC의 구조를 나타낸 것이다. 일정 길이의 선로는 등가적으로 직렬 인덕터가 되고, 직각 삼각형의 선로는 등가적으로 병렬 캐페시터가 된다. 따라서 CMRC 구조의 등가 회로는 그림 2와 같이 된다. 본 논문에서 제안한 CMRC 구조의 크기는 $W_1=5.22$ mm, $W_2=2.6$ mm, $W_3=0.5$ mm, $W_4=0.5$ mm, $L_1=17.1$ mm, $L_2=12.5$ mm, $L_3=0.5$ mm

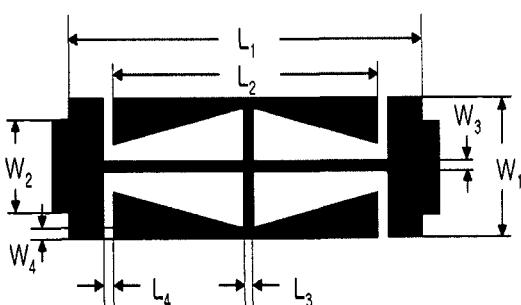


그림 1. 일반적인 CMRC의 구조
Fig. 1. General structure of CMRC.

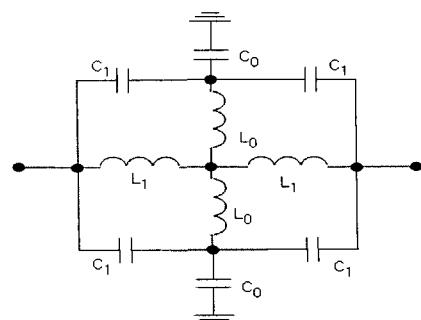


그림 2. 일반적인 CMRC의 등가회로
Fig. 2. Equivalent circuit of CMRC.

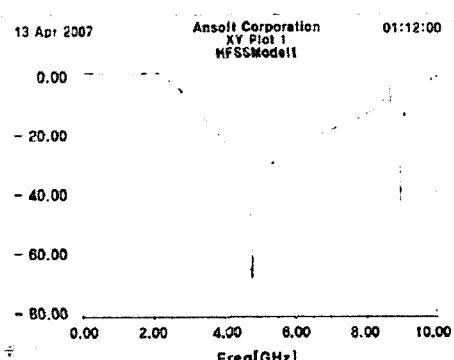


그림 3. 제안된 CMRC의 주파수 특성 $S(2,1)$
Fig. 3. Frequency characteristic of proposed CMRCS(2,1).

로 설계하였다. CMRC의 설계는 논문^[3]을 바탕으로 설계되었으며, 그림 1의 L_1 과 W_1 을 조정함으로써 차단 주파수를 조정할 수 있다.

CMRC 구조를 시뮬레이션 한 결과는 그림 3과 같으며, 2.4 GHz의 2차 고조파인 4.8 GHz에서의 S_{21} 의 값은 -67.61 dB 이다.

2-2 VCO의 설계

본 논문에서 제안한 VCO를 제작하기 위해 사용된 능동 소자는 NE3210S1이다. 사용된 기판은 유전율 3.2인 TACONIC-TLC 기판을 사용하였다. 또한 능동 소자가 부정 저항을 갖게 하기 위한 임피던스 변환 회로를 마이크로스트립 라인과 L , C 를 조합하여 구성하였다. 공진기는 일반적인 마이크로스트립 라인으로 만든 LC 공진기를 이용하였다. 본 논문에서 제안하는 CMRC는 그림 4의 O 부분으로 LC 공진기 후단에 위치시켰다.

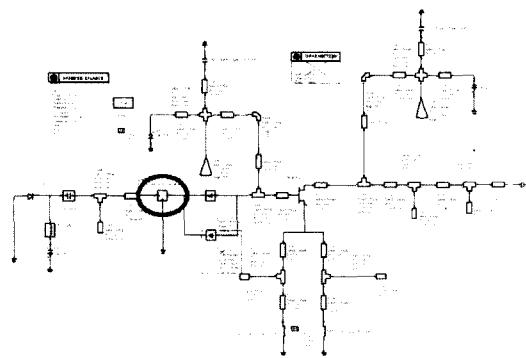


그림 4. VCO의 회로도(O 부분이 CMRC)
Fig. 4. The schematic of VCO(O resonator is CMRC).

VCO의 설계 목표는 IEEE802.11b의 표준과 같으며, 이를 표 1에 나타내었다.

ADS를 이용한 설계시 베렉터 다이오드의 제어 전압(Vctrl)을 0~5 V까지 변화시켰으며, 그 결과는 그림 5와 같이 2.423~2.507 GHz 범위에서 발진하였다.

발진 주파수가 목표치와 오차가 있는 것은 실제 제작시의 오차를 고려하여 조금 높게 발진하도록 하였으며, 조정 범위는 목표치인 83 MHz와 근사하게 나옴을 알 수 있었다.

고조파 특성은 그림 6과 같으며, 2차 고조파는

표 1. IEEE802.11b의 표준
Table 1. Standard of IEEE802.11b.

Item	Target
Frequency	2.4~2.483 GHz
Tuning range	83 MHz

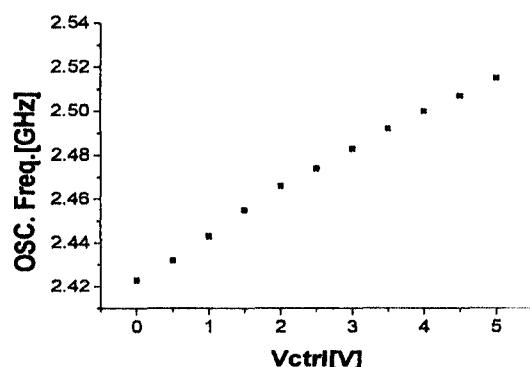


그림 5. 발진 주파수의 범위
Fig. 5. The tuning range.

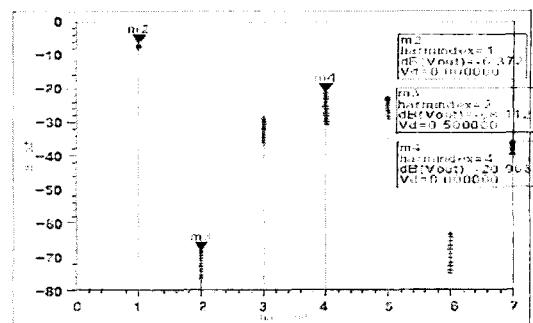


그림 6. VCO의 고조파 특성
Fig. 6. The characteristic of the harmonics in VCO.

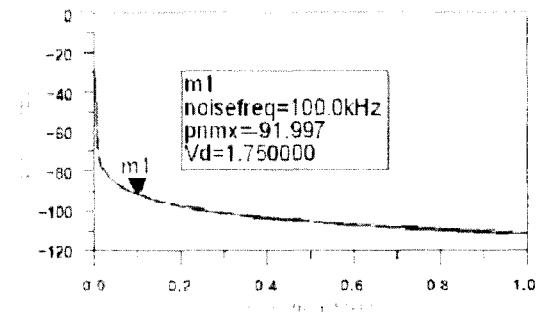


그림 7. 위상 잡음 @100 kHz
Fig. 7. The phase noise @100 kHz.

-61.74 dBc의 값을 보였다. VCO의 중요 특성인 위상 잡음은 그림 7과 같이 100 kHz offset에서 -91.997 dBc의 값을 보였다.

III. 제작 및 실측

위의 결과를 바탕으로 본 논문에서 제안한 CMRC를 적용한 VCO를 제작하였고, 성능의 검증을 위하여 추가로 CMRC를 적용하지 않은 발진기를 제작하여 비교 측정하였다.

그림 8은 실제 제작한 CMRC이며, 그림 9와 같이 실제 측정 시 결과는 4.73 GHz에서 -50.949 dBc이다. 시뮬레이션 결과 값인 -67.61 dBc보다 다소 높게 나왔으나, 이는 제작시의 오차로 인한 것으로 생각된다.

그림 10은 시뮬레이션을 바탕으로 실제 제작한 VCO이며, O 부분이 CMRC 부분이다.

3-1 CMRC의 제작

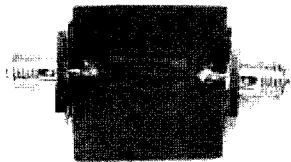


그림 8. 제작된 CMRC

Fig. 8. The fabricated CMRC.

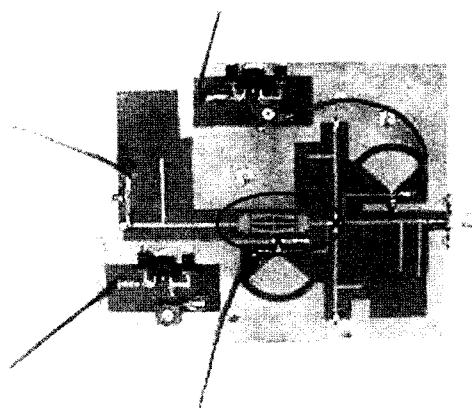


그림 10. 제작된 VCO

Fig. 10. The fabricated VCO.

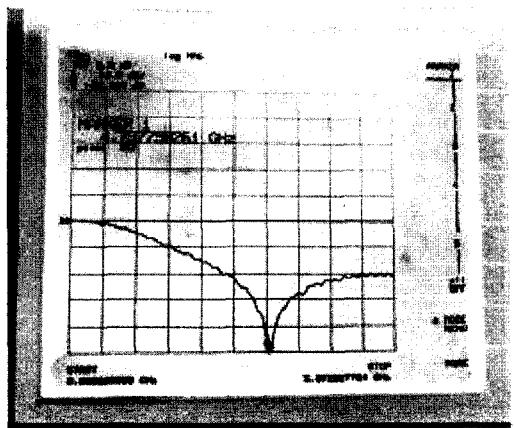


그림 9. CMRC의 S_{21}

Fig. 9. The S_{21} of the CMRC.

3-2 VCO의 제작

그림 11은 제작된 VCO의 고조파 특성을 측정한 것이며, 2차 고조파는 -42.83 dBc 로 시뮬레이션 결과인 -61.74 dBc 보다는 좋지 않은 결과를 얻었지만, 고조파 성분이 전체적인 잡음 영역 근처까지 내려갔음을 알 수 있다.

그림 12는 제작된 VCO의 위상 잡음을 측정한 것으로 100 kHz Offset에서 -95.83 dBc 이며, simulation 결과인 -91.997 dBc 보다 다소 좋게 측정되었다.

그림 13은 제작한 VCO의 발진 주파수를 보여주며, 조정 전압을 0~5 V까지 변화시켰을 경우 $2.3979 \sim 2.4816 \text{ GHz}$ 범위에서 발진함을 알 수 있다.

3-3 Oscillator의 제작

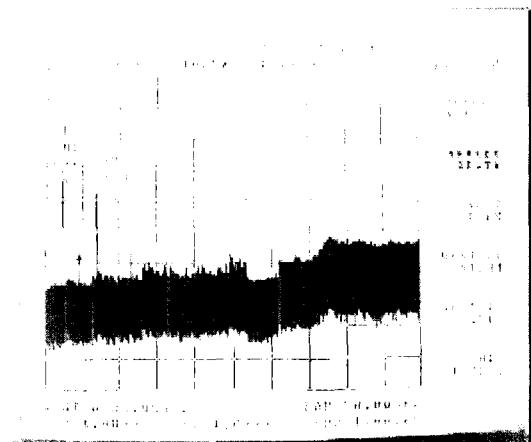


그림 11. VCO의 고조파 특성

Fig. 11. The characteristic of the harmonics in VCO.

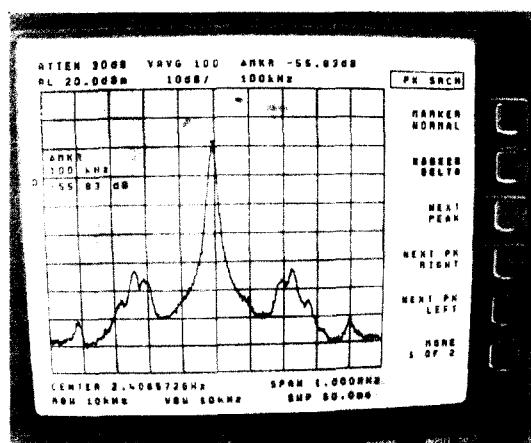


그림 12. VCO의 위상 잡음 @100 kHz

Fig. 12. The phase noise of VCO @100 kHz.

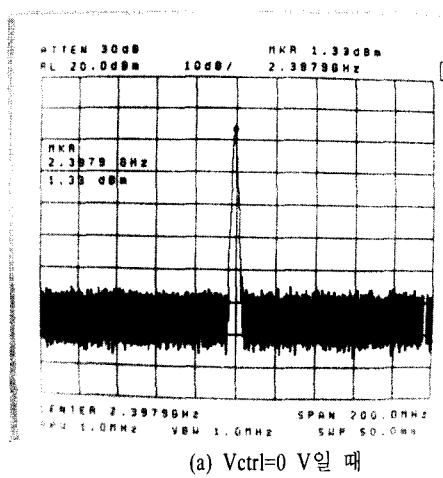
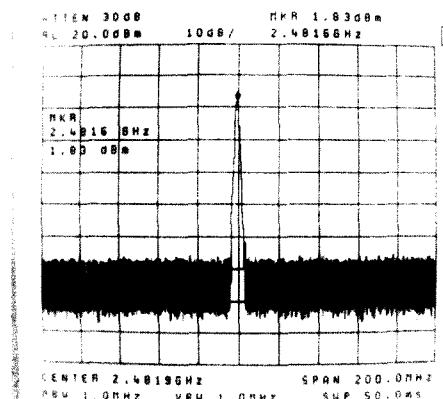
(a) $V_{ctrl}=0$ V 일 때
(a) at $V_{ctrl}=0$ V(b) $V_{ctrl}=5$ V 일 때
(b) at $V_{ctrl}=5$ V

그림 13. 발진 주파수

Fig. 13. The oscillation frequency.

그림 14는 본 논문에서 제안한 VCO와의 성능 비교를 위해 제작한 CMRC를 사용하지 않은 oscillator이다. 그림 15는 제작한 oscillator의 고조파 특성이며, 2차 고조파는 -16 dBc로 측정되었다. 그림 16은 움상 잡음 특성이며, 100 kHz offset에서 -82.5 dBc로 측정되었다.

IV. 결과 비교

본 논문에서 제안한 VCO와 CMRC를 적용하지 않은 oscillator 그리고 CMRC를 공진부로 사용한 oscillator^[4]의 결과를 비교하였다.

먼저 본 논문에서 제안한 VCO의 계산치와 측정

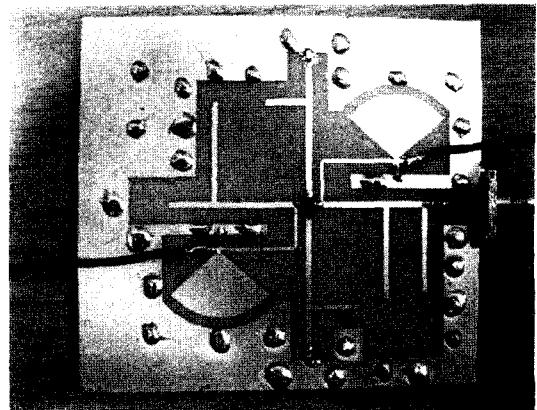


그림 14. 제작된 발진기
Fig. 14. The fabricated oscillator

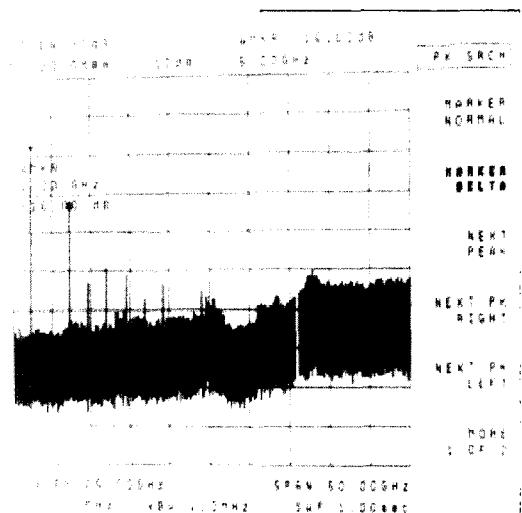


그림 15. 발진기의 고조파 특성

Fig. 15. The characteristic of the harmonics of oscillator.

치를 정리하면 다음의 표 2와 같이 된다.

제작한 oscillator와의 제안된 VCO의 결과 값은 표 2에 비교하였다.

표 2. 제안한 VCO의 측정 결과

Table 2. A measurement results of the proposed VCO.

Item	Simulation	Measurement
Frequency	2.423 ~ 2.507 GHz	2.3879 ~ 2.4816 GHz
Harmonic	~ -61.74 dBc	-42.83 dBc
Phase noise @100 kHz	-91.997 dBc	-95.83 dBc

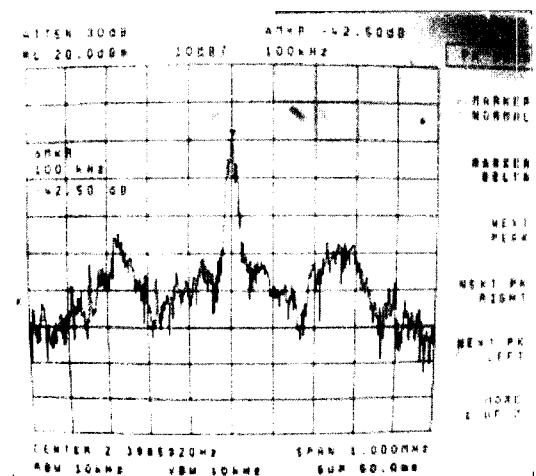


그림 16. 발진기의 위상 잡음 @100 kHz
Fig. 16. The phase noise of Oscillator @100 kHz.

표 3. 제안한 VCO와 oscillator와의 비교

Table 3. The comparison of the proposed VCO with oscillator.

Item	Oscillator	Proposed VCO
Harmonic	-16 dBc	-42.83 dBc
Phase noise @100 kHz	-82.5 dBc	-95.83 dBc

표 4. 제안한 VCO와 참고문헌 [4]의 비교

Table 4. The comparison of the proposed VCO with Reference [4].

Item	Reference [4]	Proposed VCO
Harmonic	-27.1 dBc	-42.83 dBc
Phase noise @100 kHz	-64.7 dBc	-95.83 dBc

표 3에서 보는 것과 같이 Oscillator와 비교했을 경우, 본 논문에서 제안한 VCO의 2차 고조파 특성은 26.83 dB, 그리고 100 kHz Offset에서의 위상 잡음은 13.33 dB의 성능 개선을 보였다.

표 4는 CMRC 구조를 공진기로 사용한 oscillator^[4]와의 결과를 비교하였다. 표 4와 같이 CMRC를

단일 공진기로 사용한 VCO^[4]와의 비교에서는 2차 고조파 특성은 15.73 dB, 위상 잡음은 31.13 dB의 성능 개선을 보였다.

V. 결 론

CMRC 여파기를 공진부 후단에 설치하는 것을 본 논문에서 제안하였으며, 이를 실험을 통하여 성능을 검증하였다. 그 결과, CMRC 구조를 공진기로 사용한 것보다 CMRC 구조를 공진기 후단에 적용함으로써 발진 주파수의 2차 고조파 성분을 억제하여 2차 고조파는 15.73 dB, 그리고 위상 잡음은 31.13 dB의 성능 개선 효과를 확인하였다. 또한, 일반적인 마이크로스트립 라인 LC 공진기를 이용한 발진기에 CMRC를 적용한 경우도 2차 고조파는 26.83 dB, 그리고 위상 잡음은 13.33 dB의 성능 개선을 보였다. 향후 Q 값이 높은 공진기를 이용하여 설계하면 좀 더 높은 성능을 얻을 것으로 기대된다.

참 고 문 헌

- [1] 양승인, 손형길, "Compact microstrip resonant cell을 이용한 전력증폭기의 선형화 개선에 관한 연구", 한국전자파학회논문지, 16(2), pp. 149-153, 2005년 2월.
- [2] D. Nestic, "A new type of slow wave 1D PBG microstrip BPF", *Microwave Optical Tech. Letter*, vol. 37, no. 5, pp. 201-203, May 2003.
- [3] Kam Man Shum, Xue Quan, Chi Yuk Chiu, and Chi Hou Chan, "Compact BPF using CMRC", *Proceedings of Asia-Pacific Microwave Conference*, pp. 93-95, 2003.
- [4] Quan Xue, Kam Man Shum, and Chi Hou Chan, "Novel oscillator incorporating a compact microstrip resonant cell", *IEEE Microwave and Wireless Components Letter*, vol. 11, no. 5, pp. 202-204, May 2001.

정승백



2002년 2월: 한라대학교 컴퓨터공학과 (공학사)
2002년 3월~2004년 2월: 숭실대학교 정보통신공학과 (공학석사)
2004년~현재: 숭실대학교 전자공학과 박사과정
[주 관심분야] 초고주파 회로설계,
전력증폭기 설계, 발진기 설계 등

이종민



2005년 2월: 숭실대학교 정보통신전자공학부 (공학사)
2005년 3월~2007년 2월: 숭실대학교 정보통신공학과 (공학석사)
2007년 현재: 숭실대학교 정보통신공학과 박사과정
[주 관심분야] RF Front_End System 및 소자

양승인



1974년 2월: 서울대학교 전기공학과 (공학사)
1976년 2월: 한국과학기술원 전기공학과 (공학석사)
1987년 8월: 한국과학기술원 전기 및 전자공학과 (공학박사)
1978년~현재: 숭실대학교 정보통신전자공학부 교수
1996년~1999년: 한국전자과학회 학술이사
2000년~2003년: 한국전자과학회 부회장
2004년~2005년: 한국전자과학회 회장
2006년~현재: 한국전자과학회 명예회장
2004년~2005년: 숭실대학교 공과대학장
[주 관심분야] M/W 전송망과 위성망과의 간섭 분석, 위상 잡음 최소화 연구, MMIC 설계