

DC-DC Converter용 자성박막 인덕터 설계에 관한 연구

A Study on Design of Magnetic Thin Film Inductors for DC-DC Converter Applications.

윤의중*, 김좌연**, 박노경***, 김상기****, 김종대*****

(Eui-Jung Yun*, Jwayeon Kim**, Nhokyung Park***, Sang-Gi Kim****, Jongdae Kim*****)

Abstract

In this study, the optimum structure of a magnetic thin film inductor was designed for application of DC-DC converters. The Ni₈₁Fe₁₉ (at%) alloy was selected as a high-frequency(≥MHz) magnetic thin film core material and deposited on various substrates (bare Si, SiO₂ coated Si) using a high vacuum RF magnetron sputtering system. As-deposited NiFe thin films show similar magnetic properties compared to bulk NiFe alloys, indicating that they have a good film quality. The optimum design of solenoid-type magnetic thin film inductors was performed utilizing a Maxwell computer simulator (Ansoft HFSS V7.0 for PC) and parameters obtained from the magnetic properties of magnetic core materials selected. The high-frequency characteristics of the inductance(L) and quality factor(Q) obtained for the designed inductors through simulation agreed well with those obtained by theoretical calculations, confirming that the simulated result is realistic. The optimum structure of high-performance (Q≥60, L = 1μH, efficiency≥90%), high-frequency (≥5MHz), and solenoid-type magnetic thin film inductors was designed successfully.

Key Words : Solenoid-type Magnetic Thin Film Inductor, DC-DC Converter, Maxwell Simulator, Ni₈₁Fe₁₉ (permalloy), RF Magnetron Sputtering, High-frequency

1. 서 론

최근의 silicon 소자 제조기술의 발전을 통한 각종 전자 소자들의 계속되는 소형화와 경량화 추세는 가장 무겁고 크기가 큰 전원장치(power supply)의 존재로 큰 장애가 되어왔으며 이러한 전원장치의 소형화를 위해 미국, 일본, 유럽 등에서는 모든 노력을

경주하여왔다[1].

중요한 전원장치인 DC-DC converter의 크기를 줄이기 위해 사용되고 있는 가장 최근의 기술들은 더 높은 주파수에서의 동작, 최적화 된 박막 인덕터(thin film inductor 또는 planar inductor)의 삽입, 분포 적인 전력 구조 등을 요구하고 있는데, 특히 박막 인덕터의 최적화는 DC-DC converter의 효율과 수명, 전력밀도 등을 높이는데 결정적인 역할을 하므로 가장 중요 시 되고 있다[2, 3].

지금까지 ferrite가 고주파 응용을 위한 박막 인덕터에 자성 코어재료로 널리 사용되어 왔다[4]. 그러나 ferrite는 MHz 이상의 주파수 영역에서 투자율이 급격하게 떨어져 최근에 MHz 이상에서 동작을 요구하는 미소 박막 인덕터에는 사용할 수 없다. 따라서 박막 인덕터들의 상한 동작 주파수를 높이기 위해서는 MHz 이상의 공진 주파수 영역에서 투자율이 높

* 호서대학교 제어계측공학과
(충남 아산시 배방면 세출리 산29-1 호서대학교,
전화: 041-540-5486, Fax: 041-540-5480,
E-mail: ejyun@office.hoseo.ac.kr)

** 호서대학교 재료공학과

*** 호서대학교 정보통신공학과

****한국전자통신연구원 회로소자기술연구소
전력소자팀

2000년 8월 23일 접수, 2000년 12월 26일 심사완료

은 자성 박막 코아재료에 대한 연구와 그리고 와전류, 기생 정전용량 등의 과도한 증가 없이 도체 코일의 선 폭 및 도체 사이의 거리를 최소화 할 수 있는 구조 설계에 대한 연구가 절대적으로 요구되고 있다. 그러나 이러한 분야에 대한 국외의 연구는 초기단계이며 국내적으로는 거의 전무한 실정이다. 최근에 개발된 박막 인덕터의 최대 효율은 70% [5]이며 전력밀도는 $250W/in^3$ 에 이르고 있으나 이러한 인덕터로 이루어진 converter는 19% [6]의 아주 낮은 효율을 나타내고 있다.

현존하는 인덕터와 비교하여 더 크기가 작고 저손실, 높은 인덕턴스, 높은 성능지수(quality factor)의 특징을 갖는 박막 인덕터를 성공적으로 설계/제작하기 위해서는 다음과 같은 문제점을 해결해야 한다: 1) 저 손실, 높은 인덕턴스, 높은 성능지수를 동시에 만족할 수 있는 최적의 박막 인덕터 구조설계의 어려움, 2) MHz 이상의 높은 동작 주파수의 실현, 3) 기존의 Si/GaAs 공정기술을 이용할 수 있는 박막 인덕터 제조방법의 발굴. 1)과 2)의 문제점을 해결하기 위해서는 코아 물질로서 MHz-GHz 영역의 높은 자기공진주파수를 갖는 자성물질을 사용하고 또한 인덕터 설계가 가장 용이한 bifiler wound 구조(solenoid 형태)[7-9]를 이용하여 인덕턴스와 성능지수를 모두 극대화 시켜야 한다. 3)의 문제점을 해결하기 위해서는 가능한 습식 식각을 배제하여 자성 박막 층과 식각용액 사이의 화학적 반응을 제거하고 대신 lift-off 공정이거나 건식 식각 공정을 사용해야 한다.

본 논문에서는 MHz 이상에서 사용할 수 있는 자성 코아재료를 개발하고 개발된 자성재료의 중요한 파라미터들을 사용하여 중요한 진원장치인 DC-DC converter에 사용될 수 있는 자성박막 인덕터의 최적 구조를 설계하였다. 시뮬레이션 결과는 이론치와 비교하여 그 타당성을 검증하였다. 자성박막 인덕터는 설계된 대로 제작되고 그 특성을 검증하여 다음 논문에 제출될 예정이다.

고주파용 자성박막의 개발은 박막으로 된 소형의 noise filter와 고감도의 자기 센서 제조 등에 응용이 가능할 전망이다. 박막 인덕터나 변압기를 이용한 소형의 전원장치 제작을 통해 이동성 컴퓨터의 소형경량화에 크게 기여할 수 있어서 경제 산업적 측면에서 큰 의미를 갖게 될 것이다. 또한 본 연구는 고성능의 소형 인덕터 및 변압기 개발에 크게 기여할 수 있으며, 더 나아가 고속/고주파수에서 동작하는 다른 자성소자(스위칭 전력 공급 변압기, 자기센서, 기록 자기 헤드, 고주파 부품 및 effective media, RF

tags 등등)의 개발에 그 토대를 마련할 수 있다고 사료된다.

인덕터의 코아 로 사용되는 자성 재료는 다음과 같은 조건을 가지고 있어야 높은 인덕턴스와 높은 성능지수를 갖는 인덕터를 제작할 수 있다: 1) 우수한 연자성 성질을 가져 높은 주파수에서도 높은 투자율을 가져야 한다. 2) 높은 포화자화($4\pi M_s$)를 가져야 한다. 3) 0 에 가까운 자기변형(magnetostriction)을 가져야 한다($\lambda_s \approx 0$). 즉 외부의 자기장의 변화에 따라 core 자체의 크기가 변하지 말아야 한다. 4) 높은 ferromagnetic 공진 주파수($2.8(4\pi M_s \times H_{an})^{1/2}$ (MHz))를 가져야 한다. 5) 우수한 일축자기이방성 및 열적 안정성을 가져야 한다. 6) 철손을 극소화시키기 위하여 비저항이 커야 한다. 표1은 이러한 조건들을 만족시키는 대표적인 자성재료 들의 예[10-12]를 들고 있다. 표1에서 언급된 자성재료 중에서 다음과 같은 이유로 permalloy ($Ni_{81}Fe_{19}$) 자성 박막 재료를 인덕터의 코아재료로 선택하였다:

- 1) 높은 주파수(5MHz) 에서도 높은 투자율($\mu_r = 1600$)을 갖는다.
- 2) 높은 포화자화($4\pi M_s = 10kGauss$)를 갖는다.
- 3) 0 에 가까운 자기변형을 갖는다($\lambda_s \approx 0$).
- 4) 높은 ferromagnetic 공진 주파수($f_c = 686.4MHz$)를 갖는다.
- 5) 비교적 우수한 열적 안정성(열화 되는 Curie 온도 = $600^\circ C$)을 갖는다.
- 6) 우수한 일축자기이방성(uniaxial magnetic anisotropy) 성질을 갖는다.
- 7) 비교적 큰 비저항을 갖는다.
- 8) 반도체분야의 실리콘처럼 자성재료 분야에서 잘 알려지고 안정된 특성을 갖는다.

2. 고주파용 자성 박막 재료 개발

그림 1은 SiO_2 가 코팅 된 Si 기판 위에 적층된 $1 \mu m$ 의 두께를 가진 $Ni_{81}Fe_{19}$ 합금 자성 박막의 대표적인 M-H 루프 특성을 나타낸다. 이 그림으로부터 자화 용이축(easy axis) 방향과 자화 곤란축(hard axis) 방향의 자화 양상이 뚜렷이 구별되고 있다. 이 이력곡선으로부터 자화 곤란축 방향의 일축이방성자계(uniaxial anisotropy field; H_{an})가 약 6 Oe 임을 알 수 있다. 표2는 이 그림에서 얻은 자성성질을 문헌상에 존재하는 bulk 값[10]과 비교한 결과를 나타낸다. 표2에서 알 수 있듯이 본 연구에서 적층된 $Ni_{81}Fe_{19}$ 합금 자성 박막 층은 bulk 에 비견할 만한

표 1 인덕터의 core 로 사용 될 수 있는 대표적인 자성재료 들

Table 1 Typical magnetic materials used for the core of the inductor

Material	Saturation Magnetization ($4\pi M_s$), kG	Coercivity (H_c), Oe	Permeability (μ_r), at 1MHz
Permalloy($Ni_{81}Fe_{19}$)	10.8	0.1-0.2	1000-2000
$Co_{90}Fe_{10}$	19.3	20-30	600
Co-based Amorphous ($Co_{87}Zr_{15}Nb_8$)	11	0.1-0.5	1000-7000
Fe-based Nanocrystalline ($Fe_{16}N_2$, FeHfC(N))	15-29	0.3-1.0	1000-5000
Multilayer (NiFe/(oxide, nitride))	10-20	0.1-1.0	2000-9000
Metal oxide ($Fe_{82}Hf_{3.4}O_{14.6}$)	8-18	0.1-5.0	100-3000

우수한 연자기 특성을 갖는 양질의 재료임을 알 수 있다. 표3은 그림 1의 M-H 루프 특성을 나타내는 박막을 적층할 때 사용된 중요한 파라미터들을 요약 하고 있다.

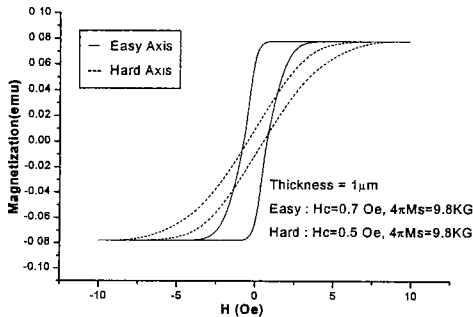


그림 1 SiO_2 가 코팅 된 Si 기판 위에 적층된 $1\mu m$ 두께의 $Ni_{81}Fe_{19}$ 자성 박막의 대표적인 M-H loop

Fig. 1 Typical M-H loops of nominal $1\mu m$ thick $Ni_{81}Fe_{19}$ magnetic thin films deposited on the SiO_2 coated Si substrate

그림 2는 두개의 서로 다른 기판(bare Si 기판, SiO_2 코팅 된 Si 기판) 위에 $1\mu m$ 의 두께를 가진 $Ni_{81}Fe_{19}$ 합금 자성 박막을 적층하였을 때의 대표적인 M-H 루프 특성 및 그 자기적 성질을 나타낸다. 이 결과로부터 우리는 두 가지의 기판에 관계없이 비슷한 성질의 박막을 얻을 수 있음을 알 수 있다.

그림 3은 그림 1의 특성을 갖는 $Ni_{81}Fe_{19}$ 합금 자

성 박막 층의 0~100MHz 주파수 영역에서의 실효투 자율(μ')-주파수(f) 특성을 나타낸다. 이 그림에서는

표 2 참고문헌 10으로부터 얻어진 bulk 값들과 비교된 그림 1로부터 얻어진 $Ni_{81}Fe_{19}$ alloy 박막의 자기적 성질과 전기적 비저항 값들의 요약

Table 2 Summary of the magnetic properties and electrical resistivity of $Ni_{81}Fe_{19}$ alloy thin films from Fig. 1 compared with bulk values from Ref. 10

Parameters	Measured Value	Reported Value[10]
$4\pi M_s$ (Gauss)	9,800	10,800
H_c (Oe)	0.7	0.1-0.2
H_{an} (Oe)	6	6.1
Resistivity ($\mu\Omega$ -cm)	25-34	20

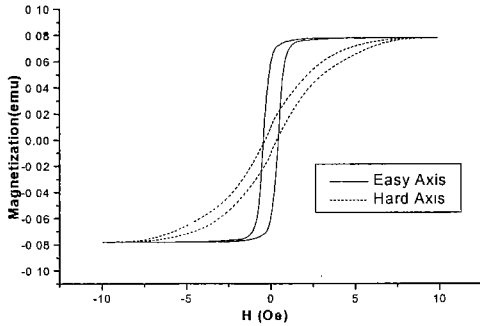
자화 곤란축 방향의 특성이 자화 용이축 방향의 특성보다 고주파에서 더 우수하게 나타나고 있는데 이는 일반적으로 자화 곤란축 방향의 투자율이 저주파 영역에서는 자화 용이축 방향의 투자율보다 작으나 고주파영역에서는 자화 용이축 방향의 투자율보다 크기 때문이다[10]. 그림에서 알 수 있듯이 자화 곤란축 방향의 실효투자율($\mu_r = \mu'$)이 약 30 MHz까지 ~1600으로 일정하여 우수한 고주파 특성을 보여주고 있다

표 3 적층된 Ni₈₁Fe₁₉ 자성박막에 대한 중요한 적층 변수들의 요약

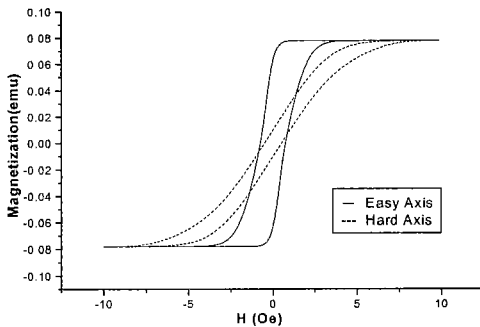
Table 3 Summary of the important deposition parameters of as-deposited Ni₈₁Fe₁₉ magnetic thin films

Parameters	Value
RF Power	240 W
Substrate Voltage	0 V
Base Pressure	7×10^{-7} Torr
Pre-sputter Time	3 min.
Magnetic Bias Field	400 Oe
Ar Pressure	40 mTorr
Deposition Rate	100 Å/min.
Film Thickness	1 μm
Target-Substrate Distance	5 cm
Substrate Temp.	Room Temperature

Properties	(a) Sample	(b) Sample
$4\pi M_s$ (Gauss)	9,950	9,800
H_c (Oe)	0.5	0.7
H_{an} (Oe)	5	6
Resistivity ($\mu\Omega$ -cm)	22	25-34



(a)



(b)

그림 2 (a) bare Si 기판과 (b) SiO₂ 코팅 된 Si 기판 위에 적층된 1 μm 두께의 Ni₈₁Fe₁₉ 자성 박막들의 M-H loop; (c)의 표는 (a) 와 (b) sample로부터 얻어진 자기적 성질들을 비교하고 있다

Fig. 2 M-H loops of nominal 1 μm thick Ni₈₁Fe₁₉ magnetic thin films deposited on (a) the bare Si and (b) the SiO₂ coated Si substrates; Table (c) compares properties of sample (a) with those of sample (b)

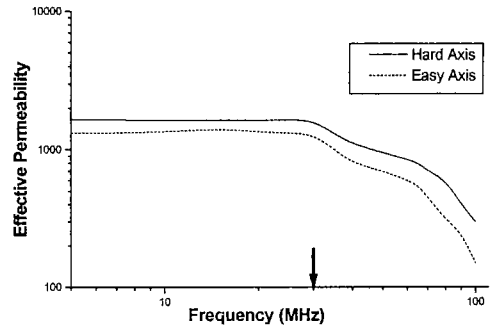


그림 3 그림 1의 M-H 특성을 갖는 Ni₈₁Fe₁₉ 자성 박막 층의 실효투자율(μ)-주파수(f) 특성

Fig. 3 Effective permeability (μ)-frequency (f) characteristic of Ni₈₁Fe₁₉ magnetic thin films with the M-H characteristic shown in Fig. 1

3. 실험 방법

자성 코아재료로 선택된 permalloy NiFe 자성 박막층은 Ni₈₁Fe₁₉ (atomic %) alloy target (순도 : 99.95 %)으로부터 RF magnetron sputtering 적층 장비를 이용하여 up-sputtering 방식으로 적층되었다. 시스템의 base 압력은 7×10^{-7} Torr, 투입전력은 200-300W, 기판과 target과의 거리는 5cm, 순도 99.999%의 Ar 압력은 10-40mTorr이었다. 0.5-1 μm의 두께를 가진 Ni₈₁Fe₁₉ alloy 자성 박막 층은 bare Si wafer, SiO₂(~1 μm 두께) 코팅 된 Si wafer 등

의 1cm×1cm의 정방형 기관 위에 적층 되었다. 박막의 두께는 3절에서 언급된 대로 5MHz 주파수에서의 표피깊이(Skin depth) (3μm) 이하가 되도록 결정하였는데 그 이유는 박막의 두께가 표피깊이 이상으로 두꺼운 경우 와전류 손실이 커져서 고주파 연자기 특성이 열화 되며, 박막의 두께 방향으로도 자기이방성이 증가하여 박막 면내 방향으로의 연자기 특성이 열화되기 때문이다. 각 박막 층은 상온에서 적층되었고 적층 도중 자성박막에 평면방향으로 일축자기이방성을 부여하기 위해 SmCo₅ 자석을 기관 지지 부에 부착하여 400 Oe의 자기장을 가하였다. 박막 층의 두께는 alpha-step(Tenco)을 이용하여 측정하였고, 박막층의 자성성질은 진동시료형자속계(vibrating sample magnetometer; VSM)와 low field M-H hysteresis graph (drive field ≤ 100 Oe) 을 사용하여 상온에서 측정되었고, 자성 박막재료의 상온 resistivity는 four-point probe를 이용하여 측정되었다. 자성 박막의 투자율-주파수 특성은 permeammeter 을 이용하여 측정되었다.

높은 인덕턴스(L) 와 성능지수(Q)를 갖는 자성박막 인덕터 설계 시 고려해야 할 가장 중요한 사항은 1) core 로 사용되는 자성 박막재료의 올바른 선택, 2) 코일로 사용되는 금속재료의 올바른 선택, 그리고 3) 인덕터의 올바른 형태 선택 등이 있다. 1)의 경우 여러 가지 자성 박막재료 중에서 시론에서 기술된 근거를 바탕으로 permalloy (Ni₈₁Fe₁₉)를 코아용 자성박막재료로 선택하였고, 2)의 경우 코일의 내부도체의 표피효과로 기인되는 인덕터의 금속 손실을 최소화하기 위하여 높은 전도도(σ=5.8×10⁷(1/Ωm))를 가지며 접착력이 우수하여 제조 공정 시 유리한 특징을 보이는 구리(Cu)를 코일용 금속재료로 선택하였으며, 3)의 경우에는 4절에서 기술된 근거를 바탕으로 솔레노이드 형태를 고려하였다. 본 논문에서 자성박막 인덕터 설계 시 고려된 설계사양은 1) 인덕턴스 L= 1-3 μH, 2) 동작 주파수 = 5 MHz, 3) 입력 전력 = 2 W, 4) 입력 전압 = 3.3 V, 5) 자기 공진 주파수 = 100 MHz 이었다. 이러한 설계사양은 최근의 DC-DC converter에서 요구되는 설계사양에 준하여 선택되었다. 또한 인덕터 설계 시 Maxwell이라는 컴퓨터 simulator(Ansoft HFSS V7.0 for PC)를 이용하고 2절의 자성재료의 자성특성을 사용하여 설계된 인덕터들의 인덕턴스 L 과 성능지수 Q의 시뮬레이션 값들을 얻고 이론에 의한 계산 값들과 비교 분석함으로써 위에서 기술된 설계사양을 만족시키는 자성박막 인덕터의 최적 구조를 도출하였다.

4. 결과 및 고찰

4.1 박막 인덕터 설계

솔레노이드 형태의 자성박막 인덕터는 다음과 같은 장점들 [8] 을 가지고 있어서 본 논문에서 중요한 비중을 차지한다:

- 1) 인덕터가 차지하는 면적을 비교적 작게 증가시키면서 단순히 권선 수를 증가시킴으로서 L값을 높일 수 있다.
- 2) 간단하면서도 잘 알려진 식을 사용하여 인덕터의 L 과 Q값을 계산할 수 있어 인덕터 설계가 용이하다.
- 3) 효율이 높다.
- 4) 저항이 작다.

그림 4(a)는 대표적인 솔레노이드 형태의 박막 인덕터의 구조를 나타낸다.

4.1.1 코아의 설계

그림 4(b)는 코아용 자성박막의 구조를 나타내는데 여기서 W_m 은 코아의 폭을, l_m 은 코아의 길이를, t_m 은 코아의 두께를, A_m 은 코아의 단면적(W_mt_m)을 각각 나타낸다. 임의의 코아재료에 대하여 코아의 단면적 A_m 은 다음과 같은 식으로 표현할 수 있다 [13]:

$$A_m = W_{mtm} = \frac{V \times 10^8}{4fNB_{\max}} \quad (1)$$

여기서 V(입력 전압)=3.3 V, f(주파수)=5MHz, N(권선수)=10, B_{max}=4π M_s/2=9853/2 이다. 따라서 코아의 단면적 A_m 은 3.35×10⁻⁴ cm² 이 얻어진다.

MHz - GHz 주파수 대역에서는 와전류에 의하여 코아 자성박막의 표피두께 δ_m 내에서만 자기장 H 와 전속밀도 B 가 존재하고 코아의 내부에는 존재하지 않게 된다. 또한 주파수가 증가할수록 표피두께의 감소로 와전류 손실이 증가하여 투자율 μ가 감소하게 되어 L 값을 높이는 자성박막으로서의 역할을 할 수 없게 된다. 따라서 5MHz 의 동작 주파수에서 코아 자성박막의 와전류 손실을 극소화하기 위하여 코아의 두께 t_m 은 5MHz에서의 코아 자성박막의 표피두께 δ_m 보다 얇거나 같아야 하므로 다음의 식으로부터 [10]

$$t_m \leq \delta_m(5MHz) = \sqrt{\frac{\rho_m}{\pi f \mu_o \mu_r}} = 3.28 \mu m \quad (2)$$

코아의 두께 t_m 을 ~3 μm 로 선택하였다. 여기서

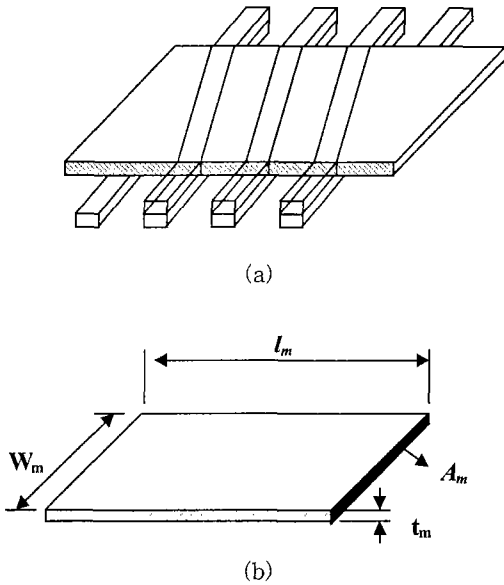


그림 4 Solenoid 형태의 박막 인덕터의 (a) 전체 구조와 (b) Core 의 구조
 Fig. 4 (a) Overall structure and (b) core structure of the solenoid-type thin film inductors

코아의 투자율 $\mu_r=1600$, 코아의 비저항 $\rho_m=33.97 \times 10^{-8} \Omega m$ 이다. 이렇게 해서 얻어진 t_m 과 (1)식으로부터 코아의 폭 W_m 은 11.2mm의 값을 얻을 수 있었다. 또한 코아의 길이 l_m 은 여러 가지 L 값에 대하여 다음과 같은 식으로부터 유도해 낼 수 있다 [7,9]:

$$l_m = \frac{\mu_o \mu_r N^2 A_m}{L} = \begin{cases} 6.70(L=1\mu H \text{일 때}) \\ 3.35(L=2\mu H \text{일 때}) \\ 2.23(L=3\mu H \text{일 때}) \end{cases} \quad (3)$$

4.1.2 코일의 설계

고 주파수 영역에서 코일 내부도체의 표피효과 때문에 발생하는 인덕터의 금속손실을 최소화하기 위하여 높은 전도도($\sigma_c = 5.8 \times 10^7 (1/\Omega m)$)를 가진 구리(Cu)를 코일용 금속재료로 선택하였다. Cu 코일 박막의 와전류 손실을 극소화하기 위하여 코일의 두께 t_c 는 5MHz에서의 Cu 코일 박막의 표피두께 δ_c 보다 얇거나 같아야 하므로 다음의 식으로부터 [10]

$$t_c \leq \delta_c(5MHz) = \sqrt{\frac{1}{\pi f \mu_o \mu_r \sigma_c}} = 29.6 \mu m \quad (4)$$

코일의 두께 t_c 를 $\sim 20 \mu m$ 로 선택하였다. 코일과 코일 사이의 거리 S (coil space) 와 코일의 폭 (coil width) W_c 사이에는 다음과 같은 식이 성립하는데

$$W_c = \frac{l_m}{N} - S \quad (5)$$

여기서 코아의 길이 l_m 은 L 의 값에 따라 (3)식의 결과로 표현되고 권 선수 N 은 10으로 고정하였으므로 이 결과를 이용하면 다음과 같은 표4를 얻을 수 있다.

표 4 인덕턴스 (L) 과 coil space (S) 의 변화에 따른 코일의 폭 (W_c) 변화

Table 4 Variation of the coil width(W_c) with the inductance(L) and coil space(S)

L(μH)	l_m (mm)	S(μm)	W_c (μm)
1	6.70	100	570
2	3.35	100	235
3	2.23	100	123
1	6.70	300	370
2	3.35	300	35

4.1.3 자성박막 인덕터의 손실

4.1.3.1 동손(구리 손실; copper loss)

동손 [10] 은 Cu 코일의 저항에 의해 발생하는 손실로서 일반적으로 낮은 주파수에서는 전체 총 손실 중 70~80% 을 차지하고 주파수가 증가할수록 감소하여 주파수와 반비례 관계에 있다. 본 연구에서 설계된 자성박막 인덕터의 동손을 계산하기 위하여 우선 설계된 인덕터 코일의 총 길이 l_c 를 $l_c = 2 W_m \times N = 224mm$ 로 얻었고, 앞에서 선택된 코일의 두께 $t_c = 20 \mu m$ 와 표4 에서 S=100 일 때 얻었던 코일의 폭 W_c 을 이용하여 코일의 단면적 A_c 를 다음과 같이 계산하였다.

$$A_c = t_c W_c = \begin{cases} 11.4 \times 10^{-3} mm^2 (L=1\mu H \text{일 때}) \\ 4.7 \times 10^{-3} mm^2 (L=2\mu H \text{일 때}) \\ 2.46 \times 10^{-3} mm^2 (L=3\mu H \text{일 때}) \end{cases} \quad (6)$$

(6)식의 결과와 앞에서 언급된 l_c , σ_c 값을 이용하여 코일의 저항 R을 L의 값에 따라[10]

$$R = \frac{l_c}{\sigma_c A_c} = \begin{cases} 0.34\Omega (L = 1\mu H \text{ 일 때}) \\ 0.82\Omega (L = 2\mu H \text{ 일 때}) \\ 1.57\Omega (L = 3\mu H \text{ 일 때}) \end{cases} \quad (7)$$

와 같이 구할 수 있었다. 이때 입력전력 $P=2W=V \times I=3.3 \text{ volt} \times I$ 로부터 전류 $I=0.6A$ 를 구하여 이 전류 값과 (7)식의 결과로부터 5MHz에서의 동손을 다음과 같이 구하였다.

$$\text{동손} = I^2 R = \begin{cases} 0.12W (L = 1\mu H \text{ 일 때}) \\ 0.30W (L = 2\mu H \text{ 일 때}) \\ 0.57W (L = 3\mu H \text{ 일 때}) \end{cases} \quad (8)$$

4.1.3.2 철손(코아 손실; Eddy current power loss)

철손[10]은 자성 코아의 손실로서 일반적으로 낮은 주파수에서는 전체 총 손실 중 20~30%을 차지하고 주파수가 증가할수록 증가하여 동손과는 반대로 주파수와 비례 관계에 있다. 본 연구에서 설계된 자성박막 인덕터의 철손을 계산하기 위하여 우선 설계된 인덕터 코아 자체의 부피 V_m 을 앞에서 선택된 $W_m = 11.2\text{mm}$, $t_m = 3\mu\text{m}$, (3)식의 결과를 이용하여 다음과 같이 계산하였다.

$$V_m = W_m t_m l_m = \begin{cases} 2.25 \times 10^{-4} \text{ cm}^3 (L = 1\mu H \text{ 일 때}) \\ 1.13 \times 10^{-4} \text{ cm}^3 (L = 2\mu H \text{ 일 때}) \\ 0.75 \times 10^{-4} \text{ cm}^3 (L = 3\mu H \text{ 일 때}) \end{cases} \quad (9)$$

또한 단위부피당 철손은 다음과 같이 표현되는데[10]

$$\begin{aligned} \text{철손}(W/\text{cm}^3) &= \frac{10^{-16} \pi^2 t_m^2 B_{\max}^2 f^2}{6 \rho_m} N_{\text{layer}} \\ &= 264.43(W/\text{cm}^3) \end{aligned} \quad (10)$$

여기서 $t_m=3 \times 10^{-4}\text{cm}$, $f=5\text{MHz}$, N_{layer} =코아 박막적층의 개수=1, $B_{\max}=4\pi \text{ Ms}/2=9853/2$, 그리고 $\rho_m=33.97 \times 10^{-6} \Omega\text{cm}$ 이다. (9)-(10)식으로부터 최종적으로 설계된 인덕터의 철손은 5MHz의 동작주파수에서 L의 값에 따라

$$\begin{aligned} \text{철손} &= 264.43(W/\text{cm}^3) \times V_m \\ &= \begin{cases} 0.059W (L = 1\mu H \text{ 일 때}) \\ 0.030W (L = 2\mu H \text{ 일 때}) \\ 0.020W (L = 3\mu H \text{ 일 때}) \end{cases} \end{aligned} \quad (11)$$

로 표시된다.

4.1.3.3 총 손실 및 효율(eficiency)

총손실은 동손과 철손의 합으로 표시되므로 식 (8)과 (11)로부터

$$\begin{aligned} \text{총손실} &= \text{동손} + \text{철손} \\ &= \begin{cases} 0.12 + 0.059 = 0.179W (L = 1\mu H) \\ 0.30 + 0.030 = 0.330W (L = 2\mu H) \\ 0.57 + 0.020 = 0.590W (L = 3\mu H) \end{cases} \end{aligned} \quad (12)$$

로 표시된다. 이 결과로부터 동손은 총손실의 67%을 차지하고 철손은 총손실의 33%을 차지하여 총손실을 줄이기 위해서는 동손을 낮추는 것이 무엇보다 효과적이라는 결론을 얻었다. 또한 효율 η 은 일반적으로 다음과 같이 얻어진다.

$$\eta = \frac{\text{입력전력} - \text{총손실}}{\text{입력전력}} = \begin{cases} 91.1\% (L = 1\mu H) \\ 83.5\% (L = 2\mu H) \\ 70.5\% (L = 3\mu H) \end{cases} \quad (13)$$

이 결과로부터 우리는 $L = 1\mu H$, $\eta \geq 90\%$ 인 solenoid 형태의 자성박막 인덕터를 제작할 수 있는 가능성을 얻었다.

4.1.4 성능지수(Q)의 계산

앞에서 얻어진 결과를 토대로 하여 성능지수(Q)는 $f = 5\text{MHz}$ 일 때 다음과 같이 표현될 수 있다[7, 9]:

$$\begin{aligned} Q &= \frac{\omega L}{R} = \frac{\pi f \mu_o \mu_r N \sigma_c W c t c t m}{l_m} \\ &= \begin{cases} 93.5 (L = 1\mu H \text{ 일 때}) \\ 77.1 (L = 2\mu H \text{ 일 때}) \\ 60.6 (L = 3\mu H \text{ 일 때}) \end{cases} \end{aligned} \quad (14)$$

표 5 본 연구에서 설계된 최적구조의 Solenoid 형 자성박막 인덕터의 Parameter
Table 5 Parameters of the optimum structure of solenoid-type magnetic thin film inductors designed in this study

Core			Coil				Characteristics of Inductors			
Width (W _m)	Length (l _m)	Thickness (t _m)	Width (W _c)	Space (S)	Thickness (t _c)	No. of Turns (N)	L	Operating Frequency	η	Q
11.2 mm	6.7 mm	3 μm	570-370 μm	100-300 μm	20 μm	10	1 μH	5 MHz	91-87 %	93-60

이 결과로부터 Q>60, L = 1μH, η ≥90% 인 솔레노이드 형태의 자성박막 인덕터를 제작할 수 있는 가능성을 엿 볼 수 있었다. 일반적으로 (14)식은 낮은 주파수 대역에서 성립하며 주파수가 증가함에 따라 성능지수가 선형적으로 증가한다. 그러나 고주파에서는 기생성분 요소가 증가하여 누설전력이 증가하기 때문에 성능지수가 감소하여 (14)식으로는 성능지수를 구할 수 없게 된다.

4.2 선택된 최적구조의 자성박막 인덕터와 시뮬레이션 결과

표5 는 앞에서 잘 알려진 식을 이용하여 설계된 자성박막 인덕터의 최적구조의 중요한 파라미터를 요약한 것이다. 표5 에서 나타낸 최적 구조로 설계된 자성박막 인덕터의 변수들을 기준으로 하여 어느 한 변수만을 변화시키면서 Maxwell이라는 컴퓨터 simulator(Ansoft HFSS V7.0 for PC)를 이용하여 시뮬레이션을 수행하였다.

그림 5 는 식(3) 을 이용하여 계산된 인덕턴스-코아 길이 특성을 시뮬레이션으로 구한 인덕턴스-코아 길이 특성과 비교한 것이다. 또한 그림 6 은 식(3) 을 이용하여 계산된 인덕턴스-코아 두께 특성을 시뮬레이션으로 구한 인덕턴스-코아 두께 특성과 비교한 것이다. 그림 5 와 6으로부터 계산 값과 시뮬레이션 값은 잘 일치하고 있음을 알 수 있다. 따라서 설계된 솔레노이드 형태의 자성박막 인덕터는 이미 잘 알려져 있는 식(3)을 만족시킴을 알 수 있다. 또한 인덕턴스 값을 극대화시키려면 코아의 구조설계가 가장 중요하다는 것을 알려주고 있다.

그림 7 은 코일폭 (W_c)의 변화에 따른 인덕턴스 (L)의 변화를 나타내는 시뮬레이션 결과이다. 그림에서 알 수 있듯이 코일폭이 370 μm 이고 코일과 코일 사이의 간격(coil space)이 300 μm 일 때 인덕턴스 값이 최대가 됨을 알 수 있다.

그림 8 은 식(14) 를 이용하여 계산된 성능지수 (Q-factor)-주파수 특성을 시뮬레이션으로 구한 성능지수-주파수 특성과 비교한 것이다. 그림 8로부터 계산된 값과 시뮬레이션 값은 잘 일치하고 있음을 알 수 있다. 따라서 설계된 솔레노이드 형태의 자성박막 인덕터는 이미 잘 알려져 있는 식(14)를 만족시킴을 알 수 있다.

결론적으로 Maxwell이라는 컴퓨터 simulator (Ansoft HFSS V7.0 for PC)를 이용하여 얻은 인덕터 특성들은 앞에서 기술된 식들을 이용하여 계산된 인덕터 특성들과 잘 일치하였으므로 앞에서 사용된 설계 방식의 타당성을 입증하였다.

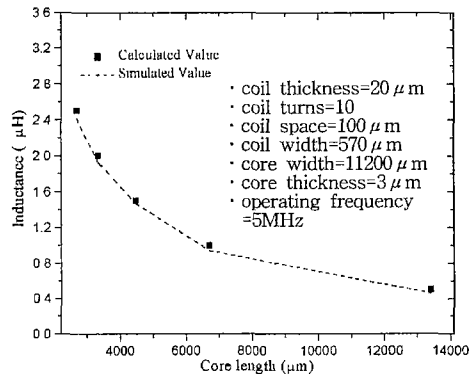


그림 5 Core 길이의 변화에 따른 인덕턴스의 변화. 채워진 네모 모양은 식(3)으로부터 계산된 이론 값을, 점선은 Maxwell simulator로 얻어진 시뮬레이션 값을 나타낸다

Fig. 5 Variation of the inductance with the core length. The solid square symbol refers to the theoretical data calculated from Eq. (3) and the dotted line shows the simulated data obtained from Maxwell simulator

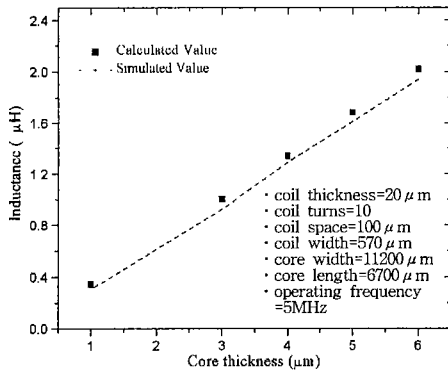


그림 6 Core 두께의 변화에 따른 인덕턴스의 변화. 채워진 네모 모양은 식(3)으로부터 계산된 이론 값을, 점선은 Maxwell simulator로 얻어진 시뮬레이션 값을 나타낸다

Fig. 6 Variation of the inductance with the core thickness. The solid square symbol refers to the theoretical data calculated from Eq. (3) and the dotted line shows the simulated data obtained from Maxwell simulator

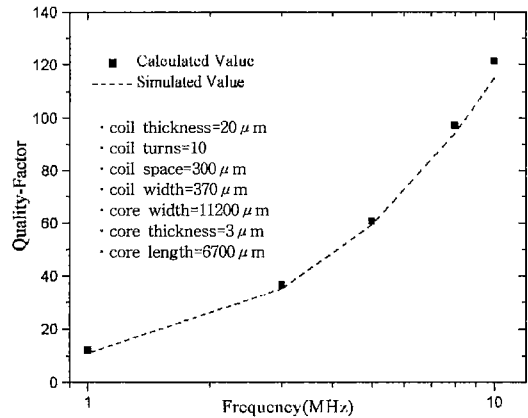


그림 8 주파수 변화에 따른 성능지수(Q-factor)의 변화. 채워진 네모 모양은 식(14)로부터 계산된 이론 값을, 점선은 Maxwell simulator로 얻어진 시뮬레이션 값을 나타낸다

Fig. 8 Variation of the quality factor(Q-factor) with frequency. The solid square symbol refers to the theoretical data calculated from Eq. (14) and the dotted line shows the simulated data obtained from Maxwell simulator

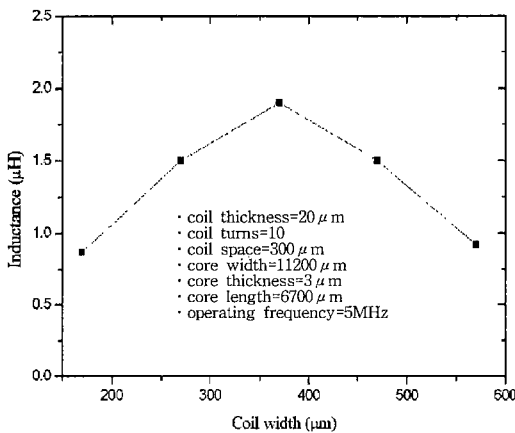


그림 7 Maxwell simulator로 얻어진 Coil 폭 (W_c)의 변화에 따른 인덕턴스(L)의 변화

Fig. 7 Variation of the inductance (L) with the coil width (W_c) obtained from Maxwell simulator

5. 요약 및 결론

본 논문에서는 우선 박막 인덕터의 고주파용 자성 박막 재료 개발에 주력하였다. 서론에서 언급된 근거를 바탕으로 $Ni_{81}Fe_{19}$ 를 코어용 자성 박막 재료로 선택하였고, 박막들은 RF magnetron 스퍼터링 적층 방법으로 여러 가지 기판(bare Si, SiO_2 가 코팅된 Si) 위에 적층 되었으며 bulk 와 동일한 자기적 특성 및 투자율-주파수 특성을 갖는 양질의 자성 박막층의 성장조건을 찾을 수 있었다. 이렇게 얻어진 자기적 특성 및 투자율-주파수 특성은 Maxwell이라는 컴퓨터 simulator (Ansoft HFSS V7.0 for PC)에 이용되어 솔레노이드 형태의 자성 박막 인덕터를 설계하였다. 시뮬레이터를 이용하여 얻은 인덕터 특성과 이미 잘 알려진 수치들을 이용하여 계산된 인덕터 특성들은 잘 일치하였고 정해진 설계사양을 만족시키는 고성능($Q \geq 60$, $L = 1 \mu H$, $\eta \geq 90\%$)의 솔레노이드 형태의 자성 박막 인덕터의 최적구조를 성공적으로 도출하였다. 본 논문의 결과는 앞으로 수행될 고주파용 자성박막 인덕터 제작을 뒷받침 할 것이다.

감사의 글

본 연구는 한국전자통신연구원의 2000년도 위탁연구(계약번호: 00067)비 지원에 의해 수행되었습니다.

참고 문헌

- [1] K. Kawabe, H. Koyama, and K. Shirae, "Planar Inductor", *IEEE Trans. Magn.*, Vol. MAG-20, No. 5, pp. 1804-1806 1984.
- [2] D. Maliniak, "Dense DC-DC Converters Actively Share Stress", *Electronic Design*, pp. 39-44, Jan. 1993.
- [3] J.G. Kassakian, "High Frequency High-Density Converters for Distributed Power Supply Systems", *Proceedings IEEE*, Vol. 76, No. 4, pp. 362-376, April 1988.
- [4] I. Sasada, T. Yamaguchi, K. Harada, and Y. Notohara, *IEEE Trans. Magn.*, Vol. 29, No. 6, pp. 3231-3233, 1993.
- [5] M. Mino, T. Yachi, A. Tago, K. Yanagisawa, and K. Sakakibara, "A New Planar Microtransformer for Use in Micro-Switching Converters", *IEEE Trans. Magn.*, Vol. 28, No. 4, pp. 1969-1973, July 1992.
- [6] K. Yamasawa, K. Maruyama, I. Hirohama, and P.P. Bringer, "High-Frequency Operation of a Planar-Type Microtransformer and its Application to Multilayers Switching Regulators", *IEEE Trans. Magn.*, Vol. 26, No. 3, pp. 1204-1209, 1990.
- [7] R.F. Soohoo, "Magnetic Thin Film Inductors for Integrated Circuit Applications", *IEEE Trans. Magn.*, Vol. 15, No. 6, pp. 1803-1805, 1979.
- [8] J.B. Yoon, C.H. Han, E.S. Yoon, and C.K. Kim, "Monolithic Fabrication of Electroplated Solenoid Inductors Using Three-Dimensional Photolithography of a Thick Photoresist", *Jpn. J. Appl. Phys.*, Vol. 37, Part 1, No. 12B, pp. 7081-7085, December 1998.
- [9] C.H. Ahn, and M.G. Allen, "Micromachined Planar Inductors on Silicon Wafers for MEMS Applications", *IEEE Trans. on Industrial Electronics*, Vol. 45, No.6, pp. 866-876, December 1998.
- [10] B.D. Cullity, *Introduction to Magnetic Materials*, Addison Wesley, Massachusetts, p. 491-554, 1972.
- [11] T. Sato, H. Tomita, A. Sawabe, T. Inoue, T. Mizoguchi, and M. Sahashi, "A Magnetic Thin Film Inductor and its Application to a MHz Switching dc-dc Converter", *IEEE Trans. Magn.*, Vol. 30, No. 2, pp. 217-223, March 1994.
- [12] M. Senda and O. Ishii, "High Frequency Magnetic Properties of CoFe/SiO₂ Multilayer Film with the Inverse Magnetostrictive Effect", *IEEE Trans. Magn.*, Vol. 30, No. 1, pp. 155-158, Jan. 1994.
- [13] B.J. Masserant, E.W. Beans, and T.A. Stuart, "A Study of Volume vs. Frequency for Soft Switching Converters", *IEEE PESC*, p. 625-632, July 1992.