

다이 본딩 lamination head 열해석

황순호, 이영림*

*공주대학교 기계자동차공학부

e-mail:ylee@kongju.ac.kr

Thermal analysis of the Lamination Head for Die Bonding

Soon ho Hwang, Young Lim Lee*

*Division of Mechanical and Automotive Engineering, Kongju National University

요 약

생산성 증가 및 비용 절감을 위해 반도체 공정 기술을 단순화 시키는 것이 필요하다. WBL(Wafer Backside Lamination) 기술을 이용해 필름(film) 형태로 얇은 다이접착제를 웨이퍼(wafer)에 접착하여 반도체 칩과 PCB를 붙이는 방법과 직접 PCB에 다이접착제를 붙이는 방법을 사용하면 획기적으로 공정을 단순화 시킬 수 있다. 하지만 Lamination 기법은 고온을 이용하여 모듈화된 PCB에 접착하므로 전도와 복사에 의해 주변 접착제 필름이 녹아 버리는 문제점이 발생한다. 본 연구에서는 고온으로 인한 필름 용해 현상을 방지하기 위하여 백크라이트를 설치하였으며 CFD 해석을 통해 PCB와 반도체 칩을 접착시킬 때 열이 PCB에 미치는 영향을 살펴보았다.

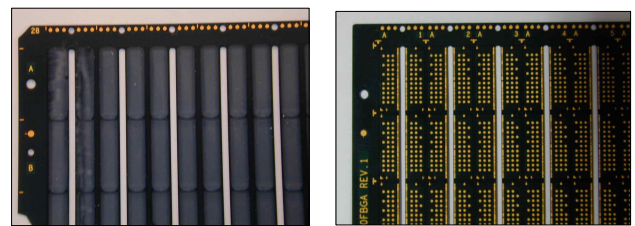
1. 서론

진공관을 이용한 전자 제품 출현 이후 성능향상 및 소형화 목적으로 인해 현재에는 반도체를 이용한 전자제품이 대부분을 차지하고 있다. 컴퓨터, 세탁기, 냉장고, LED 조명기구 등 거의 모든 전자 제품에 사용되는 반도체는 거대한 시장을 가지고 있으며 2010년 세계 반도체 시장은 2,426억 달러에 이를 것으로 전망하고 있다.

반도체(Semiconductor)는 도핑에 따라 진성반도체와 불순물반도체로 나뉘며 실리콘(Si)과 게르마늄(Ge)과 같은 원소의 공유결합되어 있는 특수반도체도 존재한다[1]. 도체와 부도체의 성질을 동시에 가지고 있기 때문에 논리회로를 구성할 수 있으며 특정 기능을 하는 전자회로를 구성할 수 있다. 또한 기술의 발전은 제품의 소형화를 가능하게 한다. 반도체 소자 기술은 고차원적인 전문 기술을 이용해 소형화, 경량화 및 고효율화를 지속적으로 연구하고 있다. 이와 함께 생산성 향상을 위해서는 반도체 공정의 개선도 이루어지고 있다.

WBL(Wafer Backside Lamination) 기술은 다이접착제를 균일한 필름(film) 형태로 만들어 웨이퍼(Wafer) 이면에 접착 후, 다이싱 공정을 거쳐 칩과

PCB 혹은 리드 프레임(lead frame)을 직접 접착한다. 이 공정을 이용할 경우 균일한 두께와 위치에서도 포가 가능하며 불필요한 공정을 생략하여 공정단일화를 할 수 있다. 이와 달리, 그림 1과 같이 PCB에 미리 필름(film)을 접착 후 웨이퍼에서 칩을 이동시킨 뒤 안착된 칩을 일정온도로 경화하는 기술이 있다. 접착제의 경우 열경화성 에폭시 레진 또는 아크릴계 레진을 이용한 ACF(Anisotropic Conductive

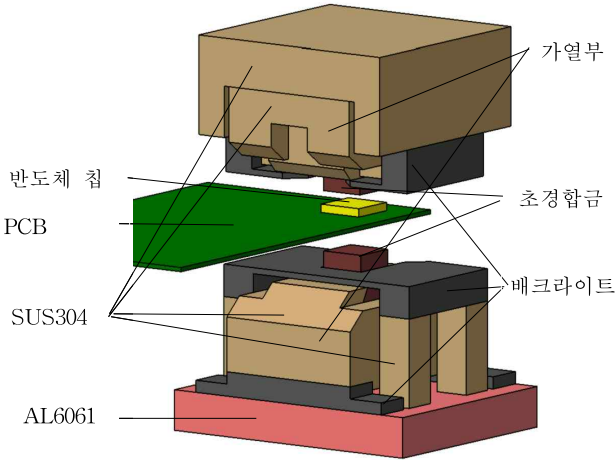


(a) 접착제 필름 부착 부분

(b) PCB 기관 부분

[그림 1] 접착제 필름을 붙인 PCB

2. Lamination head 수치해석



[그림 2] Lamination head 구조

Film)나 페이스트 형태인 ACP(Anisotropic Conductive Paste), 도전입자를 제거한 비전도성 필름인 NCF(Non-conductive Film) 등이 존재한다.[2] 하지만 Lamination을 이용한 방식은 일정 온도를 반도체 칩과 모듈화된 PCB에 인가할 때 복사, 전도, 높이, 간격 등의 이유로 옆 구간의 다이접착제가 미리 용해(melting)되는 문제점이 발생한다. 그러므로 Lamination 방식을 이용하여 반도체와 PCB를 접착할 경우 열 관리법이 매우 중요하다.

반도체 접착과 관련되어 Lin[4]은 ACF를 이용한 upper-to-lower 패드의 높이 및 비대칭률이 증가할 경우 결함의 가능성이 증가하는 것을 확인하였다. Lee[3]은 ACF를 이용한 3차원 칩 적층패키지 제조에 관한 연구를 하였으며 접합 순서에 따라 열화가 발생됨을 확인하였다.

그림 2는 Lamination head의 구조이며 위아래 한 쌍의 장치로 되어있다. 가열부에 에너지를 가하여 250 °C 까지 온도를 증가시키며 가열된 SUS로 인해 열전도가 발생하여 초경합금으로 온도가 인가된다. 장치 사이에 PCB와 반도체 칩을 두고 일정한 압력과 시간으로 접착 시킨다. 장치는 0.6초 동안 반도체 칩과 PCB를 접착한 후 0.3초 이동하여 두 번째 칩을 0.6초 동안 접착시키는 반복적인 작업을 실시한다.

본 연구에서는 Lamination 방식을 이용해 PCB에 반도체 칩을 접착시킬 때 열이 주변에 미치는 영향을 수치해석으로 확인하였다. 또한 복사에 의해 발생하는 열에너지를 줄이기 위한 목적으로 배크라이트를 이용한 경우 PCB에 미치는 영향을 살펴보았다.

200 °C 정도에서 용해되어 반도체 칩과 PCB를 접착시키는 접착제 필름은 열원 및 복사열이 노출될 경우 주변 접착제 필름이 먼저 녹아 버리는 경우가 생긴다. 이는 제품의 불량으로 이어지므로 수치해석을 통해 칩과 PCB 및 필름의 온도 분포를 파악해야 한다.

CFD 해석은 정상상태와 비정상상태로 나누었으며 비정상상태의 경우 해석시간을 줄이기 위해 정상상태에서 장치를 가열한 후 반도체칩과 PCB를 생성하여 정상상태로 계산된 온도를 interpolated 시켰다. 복사(radiation)를 고려하기 위해 DT(discrete transfer)를 이용하였으며 3차원 압축성 유체로 가정하였다. PCB로 온도 인가시 필름 용해 문제를 해결하기 위해 단열제품인 배크라이트를 설치하여 PCB에 미치는 영향을 확인하였다.

Lamination head의 3차원 모델링은 Catia[5]를 이용하였고, 상용 소프트웨어인 Fluent[6]를 사용하여 층류유동에 대한 수치해석을 하였으며 격자에 무관한 해(grid independent solution)를 얻기 위해 약 120만 개의 사면체(tetrahedral) 격자를 만들었다.

3. 수치해석 결과

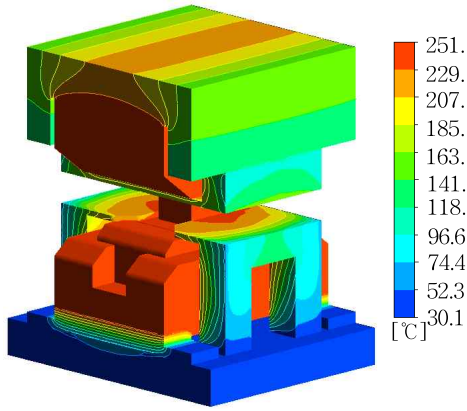
3.1. 배크라이트 설치시 정상상태해석

표 1은 가열부에 250 °C 인가 후 정상상태로 계산된 초경합금의 온도이다. 초경합금 상부와 하부 모두 가열부에 비해 2 °C 이내로 감소하므로 접착에 적합한 온도까지 도달한 것을 볼 수 있다.

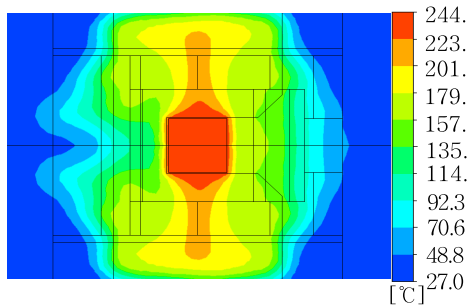
그림 4는 Lamination head와 PCB의 온도 분포를 나타내었다. 정상상태 해석으로 인해 PCB의 접착지점뿐만 아니라 다른 부분까지 온도가 인가된 것을 볼 수 있다. 즉, 주변에 있는 접착제 필름이 용해될 가능성이 존재한다. 하지만 정상상태 해석은 0.6초 동안만 접촉시키는 상황과는 차이가 발생하므로 비정상상태 해석이 필요하다.

[표 1] 초경합금 온도결과

Parts	Temperature (°C)
Cemented carbide_top	248.34
Cemented carbide_bottom	248.39

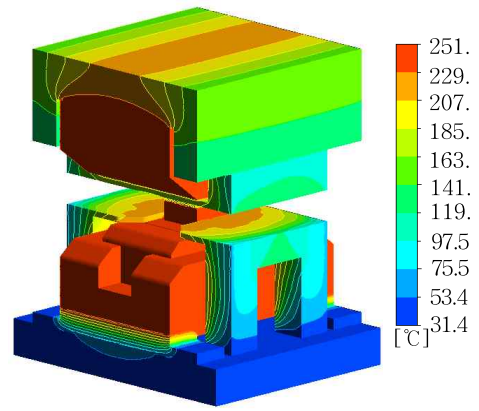


(a) Lamination head

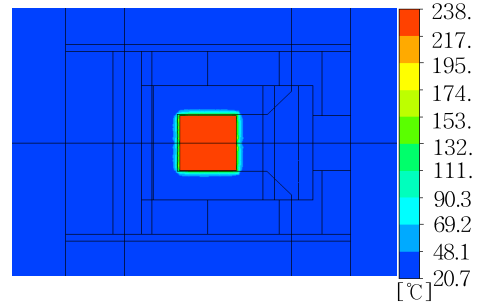


(b) 백라이트 사용시 PCB 온도

[그림 4] 정상상태 Lamination head와 PCB 온도 분포



(a) Lamination head



(b) 백라이트 사용시 PCB 온도

[그림 5] 비정상상태 Lamination head와 PCB 온도 분포

정상상태 해석에서 계산된 Lamination head의 온도를 Interpolate 시킨 후 비정상상태로 해석을 실시하였다. 그림 5는 가열부에서 0.6초 동안 상온 상태의 반도체 칩과 PCB로 열이 전달된 후 Lamination head와 PCB의 열 분포이다. 백라이트가 설치된 경우 Lamination head 부분의 온도는 정상상태와 유사하지만 PCB의 경우 접촉지점 이외의 부분으로 온도 확산이 발생하지 않았다. 이것은 PCB의 온도 분포를 확인하기 위해선 반드시 비정상상태가 필요하지만 PCB에 인가되는 온도 및 Lamination head 온도를 알아보기 위해선 정상상태 해석만으로 예측이 가능한 것을 나타낸다.

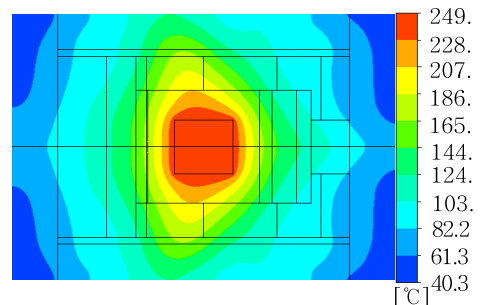
표 2의 시간에 따른 온도 변화에서 초경합금은 초기부터 0.6초 까지 interpolate 온도와 거의 일정하며, 0.6초 에서 반도체 칩과 PCB의 온도는 각각 237.9°C와 233.3°C로 접촉 온도인 200°C의 ± 20% 이내의 범위에 위치하므로 0.6초의 본딩 시간이 적합하다고 할 수 있다.

3.2. 백라이트 제거시 정상상태 해석

그림 6은 백라이트가 없는 경우 PCB의 온도 분포인데 백라이트가 설치된 경우와는 달리 열이 주

[표 2] 본딩 시간에 따른 온도

Time (s)	Temperature (°C)			
	Lead frame	Semiconductor chip	Cemented carbide_top	Cemented carbide_bottom
0.1	220.2	225.1	246.8	248.1
0.2	226.1	231.2	246.8	248.1
0.3	299.0	234.0	246.8	248.1
0.4	230.9	235.8	246.9	248.2
0.5	232.3	237.0	246.9	248.2
0.6	233.3	237.9	247.0	248.2



[그림 6] 백라이트가 미사용시 PCB의 온도

변부까지 확산된 것을 볼 수 있다. 즉, 주변 필름의 용해로 인해 접착이 불안정하며 제품 불량률이 증가될 가능성이 존재한다.

4. 결론

본 연구는 Lamination head에 배크라이트 설치시 수치해석을 통한 PCB의 온도 분포를 확인하였으며 얻은 결론은 다음과 같다.

- 1) 초경합금은 0.1초 이내에서 본딩 가능한 온도까지 도달하였으며 접착 구간이 끝나는 0.6초 에서 최대 본딩 온도 이내에 위치한다.
- 2) 0.6초 동안 비정상상태로 수치해석을 한 경우 PCB 에서 접착 지점을 제외한 다른 장소로 온도 확산이 거의 발생하지 않았다.
- 3) Lamination 방식을 이용해 칩과 PCB의 접착시 제품 불량률을 줄이기 위해선 배크라이트를 설치가 반드시 필요하다.

참고문헌

- [1] 정용성, “알기쉬운 반도체 공학”, 정일, pp44-71, 2009.2
- [2] 백경욱, “반도체 패키지용 이방성 전도성 접착제 기술의 최신 동향”, 한국세라믹학회 논문지, Vol.8 No.6, pp23-39, 2005.12
- [3] 이영철, “ACF를 이용한 3차원 패키지의 제조 공정에 대한 연구.” 대한용접·접합학회, pp32-37, 2009.6
- [4] Chao-Ming Lin, “Failure analysis of pad-height effects in the fine-pitch interconnection of the anisotropic conductive films”, Microelectronics Reliability, Volume 48, Issue 7, pp1087-1092, July 2008
- [5] Catia, V5R17, Dassault Systems, 2006.
- [6] Fluent, Version 6.1, Fluent, Inc., Lebanon, NH 2005.